

IMT-2000용 수신단 One-chip MMIC의 설계 및 제작*

신상문 · 권태운 · 최재하
전기전자정보시스템공학부

<요약>

본 논문은 IMT-2000용 수신단 One-chip MMIC의 설계 및 제작에 관한 것이다. LNA, 이중 평형 믹서, LO 발룬, RF 발룬, 그리고 IF 증폭기를 하나의 칩에 집적시켰다. 새롭게 제안된 바이어스 회로는 공정상의 변화와 온도의 변화 등의 원인에 의한 문턱전압의 변화를 보상할 수 있다.

제작된 칩의 측정 결과는 모의실험으로 얻은 결과와 일치하지 않는다. LNA는 변환이득이 평탄하게 동작하지 않을 뿐만 아니라 발진현상도 나타났다.

문제에 대한 분석을 통해 원인을 찾았으며, 이 결과는 향후 연구에 사용하려고 한다. 믹서의 변환손실은 -14dB , IP3는 4dBm , 포트간 격리도는 25dB 이상인 특성을 나타낸다. 설계된 칩은 ETRI MESFET $0.5 \mu\text{m}$ 공정으로 제작하였으며 칩 사이즈는 $1.4\text{mm} \times 1.4\text{mm}$ 이다.

A design and fabrication of the receiver one-chip MMIC for IMT-2000

Sang-moon Shin · Tae-Woon Kwon · Jae-Ha Choi
School of Electric-Electronic Information System Engineering

<ABSTRACT>

This paper describes a design and fabrication of a one-chip receiver MMIC for IMT-2000. The LNA, double balanced mixer, LO balun, RF balun, IF amplifier and a bias circuit are integrated a chip. Each balun operates active and composed of

* 이 논문은 IDEC의 부분적인 지원에 의해 연구되었음.

MESFETs. The new applied bias circuit is able to compensate the variation of the threshold voltage caused by the process variation, temperature changes, and etc.

The measured response of the fabricated chip doesn't correspond with the simulated performance. the LNA is not only the conversion gain doesn't operates flatly, but also even the oscillation presented. By the study of the cause about the problem, the factor was found. And the result will be deal with further study.

The mixer achieves the conversion losses of -14dB, IP3 of 4dBm, and port to port isolation over 25dB.

The designed chip is fabricated by the ETRI MESFET $0.5\mu m$ process. The chip size is $1.4m \times 1.4m$.

1. 서 론

현대 사회가 고도의 정보화 사회로 발전함에 따라 정보통신의 수요는 날로 증가하여 시간과 공간의 제약을 받지 않고 사용할 수 있는 통신방식의 욕구가 크게 증가하고 있다. 이동통신, 위성통신 등 무선통신을 이용한 개인 휴대 통신의 수요가 점점 늘어나고 있고,가입자들의 무선통신 서비스 요구도 다양해지고 있어 가입자들의 요구를 만족시키기 위한 연구가 활발히 진행되고 있다. 이런 상황에서 무선 통신 부품 기술은 핵심 기술로 부각되고 있으며, 특히 이동 통신 단말기용 고주파 부품은 단말기의 성능을 좌우하는 핵심부품으로 소형화, 경량화, 저가격화 측면에서 더 나은 고주파 부품의 개발을 위해 다방면에서 연구가 진행되고 있다. 이러한 측면에서 볼 때 개인 이동 통신용 단말기 관련 고주파 부품의 집적화는 필수적인 요구사항이라 볼 수 있다. 고주파 부품의 집적화를 통해 소형화, 경량화를 실현 할 수 있게 되었으며 대량생산을 통해 제작 단가를 낮출 수 있게 됨으로 인해 관련시장의 확대가 기대된다.

본 논문에서는 IMT-2000 서비스 대역인 2.11GHz~2.14GHz에서 최적의 동작을 할 수 있도록 설계 및 제작을 하였다. Super-heterodyne 방식의 수신단 회로에서 RF필터를 제외한 Receiver Front-End를 단일칩으로 설계하였다. 전체회로는 2개의 FET를 cascade로 구성한 LNA, 저항성 영역에서 동작하도록 설계한 Double balanced mixer, 막서의 손실을 보상하기 위한 IF amplifier, FET를 사용한 능동 balun, 그리고 공정의 변화를 보상하기 위한 바이어스 보상회로를 포함한다. 수신부 MMIC에서 가장 중요한 파라메타는 저잡음 특성과 선형성 이므로 이 부분을 위주로 설계를 하였으며 초고주파 집적회로공정기술인 한국전자통신연구원 MESFET공정을 통해 제작하여 그 성능을 검증하였다.

2. LNA 이론

LNA(Low Noise Amplifier)는 안테나를 통해서 입력된 신호를 최초로 증폭시켜 주는 역할을 하는 소자로서 입력신호의 잡음을 억제시키며 신호전력을 다음 단인 막서에서 변환 가능한 신호레벨로 증폭시켜 주는 역할을 한다. 일반적으로 트랜지스터를 두 개 혹은 세

개를 사용하며 5GHz 이하인 대역에서는 저잡음 소자인 MESFET을 널리 사용해 왔다.

2.1 Noise analysis

2-port 증폭기의 잡음 지수는

$$F = F_{\min} + \frac{r_n}{g_s} |y_s - y_{opt}|^2 \quad (1)$$

와 같이 표현된다. 위 식(1)에서 각 상수를 정의하면

$y_s = g_s + jb_s$: 트랜지스터에 제공되는 소스 어드미턴스

y_{opt} : 최소 잡음지수가 되게 하는 최적의 소스 어드미턴스

F_{\min} : 트랜지스터의 최소 잡음지수($y_s = y_{opt}$ 일 때 얻는다)

r_n : 트랜지스터의 등가 잡음저항

g_s : 소스 어드미턴스 실수부

y_s 와 y_{opt} 를 반사계수 Γ_S 와 Γ_L 로 표현하면

$$y_s = \frac{1}{Z_0} \frac{1 - \Gamma_S}{1 + \Gamma_S} \quad (2)$$

$$y_{opt} = \frac{1}{Z_0} \frac{1 - \Gamma_{opt}}{1 + \Gamma_{opt}} \quad (3)$$

가 된다. 이 식을 식(1)에 적용하면

$$F = F_{\min} + \frac{4r_n |\Gamma_S - \Gamma_{opt}|^2}{Z_0 (1 - |\Gamma_S|^2) |1 + \Gamma_{opt}|^2} \quad (4)$$

위 식(4)는 F_{\min} , r_n , Γ_{opt} 에 의해 결정된다. 이 값들은 잡음 파라메타(noise parameter)로 정의되고 있다.

고정된 잡음지수 F에 대해서 이 결과는 Γ_S 평면에서 하나의 원을 나타낼 수 있다. 먼저, 잡음지수 파라메타 N을 다음과 같이 정의하면

$$N = \frac{|\Gamma_S - \Gamma_{opt}|^2}{1 - |\Gamma_S|^2} = \frac{F - F_{\min}}{\frac{4r_n}{Z_0}} |1 + \Gamma_{opt}|^2 \quad (5)$$

이 식은 주어진 잡음 지수와 잡음 파라메타에 대해서 일정한 값이 된다.
이 식(5)를 다시 쓰면

$$(\Gamma_S - \Gamma_{opt})(\Gamma_S^* - \Gamma_{opt}^2) = N(1 - |\Gamma_S|^2) \quad (6)$$

$$\Gamma_S \Gamma_S^* - (\Gamma_S \Gamma_{opt}^* + \Gamma_S^* \Gamma_{opt}) + \Gamma_{opt} \Gamma_{opt}^* = N - N |\Gamma_S|^2 \quad (7)$$

$$\Gamma_S \Gamma_S^* - \frac{(\Gamma_S \Gamma_{opt}^* + \Gamma_S^* \Gamma_{opt})}{N+1} = \frac{N - |\Gamma_{opt}|^2}{N+1} \quad (8)$$

이 된다. 양 변에 $|\Gamma_{opt}|^2/(N+1)^2$ 을 더하고 정리하면 다음 식(9)와 같이 된다.

$$|\Gamma_S - \frac{\Gamma_{opt}}{N+1}| = \frac{\sqrt{N(N+1 - |\Gamma_{opt}|^2)}}{(N+1)} \quad (9)$$

이 결과는 다음과 같은 원들을 나타낸다.

$$\text{중심} : C_F = \frac{\Gamma_{opt}}{N+1} \quad (10)$$

$$\text{반경} : RF_F = \frac{\sqrt{N(N+1 - |\Gamma_{opt}|^2)}}{(N+1)} \quad (11)$$

LNA의 설계시 설계된 잡음지수 값과 측정된 잡음 지수의 값은 항상 같은 값을 나타내지 않는다. 그 이유는 실제 제작된 LNA가 가지는 소자간의 임피던스 부정합과 Process variation 때문이다. 또한 최고이득지점과 최소잡음지점은 일치하지 않기 때문에 LNA의 설계시에는 항상 이들간의 비율배반적인(trade-off) 관계를 고려해 설계한다. 최근의 연구를 통해 이 둘 사이의 불합치를 해결하기 위한 새로운 형태의 LNA 구조가 소개되고 있다.

2.2 Power gain

マイ크로웨이브 대역에서 동작하는 증폭기의 전력 이득을 정의 할 때에는 일반적으로 변화기 전력이득 G_T (the transducer power gain), 동작전력이득 G_P (the operating power gain), 유효전력이득 G_O (the available power gain)의 세 가지를 사용하며 아래의 식과 같이 표현한다. 이 중 증폭기의 설계에서는 G_T 를 주로 사용하며 아래의 그림에서 G_T 는 다음의 식과 같이 표현 할 수 있다.

$$G_T = \frac{1 - |\Gamma_S|^2}{|1 - \Gamma_{IN} \Gamma_S|^2} |S_{21}|^2 \frac{1 - |\Gamma_L|^2}{|1 - S_{22} \Gamma_L|^2} \quad (12)$$

$$= \frac{1 - |\Gamma_S|^2}{|1 - S_{11}\Gamma_S|^2} |S_{21}|^2 \frac{1 - |\Gamma_L|^2}{|1 - \Gamma_{out}\Gamma_L|^2} \quad (13)$$

위 식에서 Γ_{IN} 과 Γ_{out} 는 아래의 식과 같다.

$$\Gamma_{IN} = S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{22}\Gamma_L} \quad (14)$$

$$\Gamma_{OUT} = S_{11} + \frac{S_{12}S_{21}\Gamma_S}{1 - S_{11}\Gamma_S} \quad (15)$$

변환기 이득은 소스로부터의 가용전력에 대한 부하로 전달된 전력의 비이므로 입력 정합 뿐 아니라 출력 정합에도 의존하게 된다. 따라서 입력 정합회로, 트랜지스터, 출력 정합회로에 대해 각각의 유효이득을 정의하면 다음과 같다.

$$G_S = \frac{1 - |\Gamma_S|^2}{|1 - \Gamma_{IN}\Gamma_S|^2} \quad (16)$$

$$G_O = |S_{21}|^2 \quad (17)$$

$$G_L = \frac{1 - |\Gamma_L|^2}{|1 - S_{22}\Gamma_L|^2} \quad (18)$$

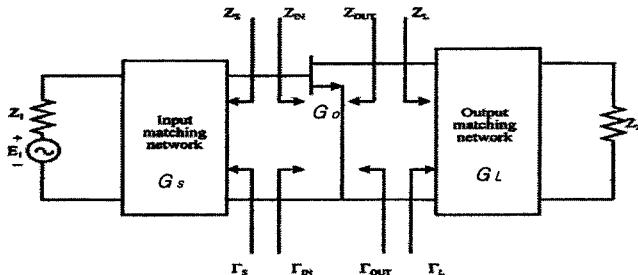


그림 [2-1] 마이크로파 증폭기의 다이어그램

위의 수식을 통해 G_T 는 Γ_S 와 Γ_L , 그리고 트랜지스터의 S-파라메타 함수임을 알 수 있다. 입력 정합단(input matching network)은 전원 임피던스 Z_1 을 Z_S , 혹은 소스 반사계수 Γ_S (source reflection coefficient)로 변환시키고, 출력 정합단(output matching network)은 임피던스 Z_2 를 부하 임피던스 Z_L , 혹은 부하 반사계수 Γ_L (load reflection coefficient)로 변환시킨다. Γ_S , Γ_L , 그리고 트랜지스터의 S-파라메타는 증폭기의 이득을 결정한다.

수동소자를 사용하여 정합단을 구성하는 경우 Γ_S , Γ_L 의 값이 각각 $|\Gamma_S| < 1$,

$|\Gamma_L| < 1$ 이 된다. 즉 Z_S , Z_L 과 관련된 저항소자의 값이 양수 값을 가짐을 의미한다. 그러나 식(17)과 식(18)로부터 S-파라메타가 특정한 조건을 만족할 때 $|\Gamma_{IN}| > 1$, $|\Gamma_{OUT}| > 1$ 인 경우를 볼 수 있다. 이 경우는 트랜지스터의 입력단이나 출력단이 부성저항(negative resistance)특성을 가지거나 발진이 일어 날 수 있다.

2.3 Stability Conditions

증폭기의 안정도나 발진에 대한 저항력은 설계 시에 대단히 중요한 고려사항이다. 이것은 S-파라메타나 정합단, 그리고 터미네이션으로 결정된다. 2-포트 네트워크에서는 입력단이나 출력단이 부성저항성분을 가지는 경우 발진이 일어날 수 있다.

발진은 $|\Gamma_{IN}| > 1$, $|\Gamma_{OUT}| > 1$ 인 경우 일어나며 단방향성 소자를 사용할 때 $|S_{11}| > 1$ 이나 $|S_{22}| > 1$ 일 때 발생한다.

Γ_{IN} 과 Γ_{OUT} 은 소스와 부하 정합회로에 의존하기 때문에 증폭기의 안정도는 Γ_S 와 Γ_L 에 의존하게 된다. 마이크로웨이브 증폭기의 안정도는 다음과 같이 두 가지로 정의한다.

1. 무조건 안정(Unconditional stable) : 모든 수동소스와 부하 임피던스에서 $|\Gamma_{IN}| < 1$ 이고 $|\Gamma_{OUT}| < 1$ 이면(즉, $|\Gamma_S| < 1$ 이고 $|\Gamma_L| < 1$) 회로는 무조건 안정된다.
2. 조건적 안정(Conditional stable) : 수동소스와 부하임피던스의 어떤 범위에 대해서만 $|\Gamma_{IN}| < 1$ 이고 $|\Gamma_{OUT}| < 1$ 이면 회로는 조건적 안정하다. 이것은 잠정적 불안정 상태(potentially unstable)라고 할 수 있다.

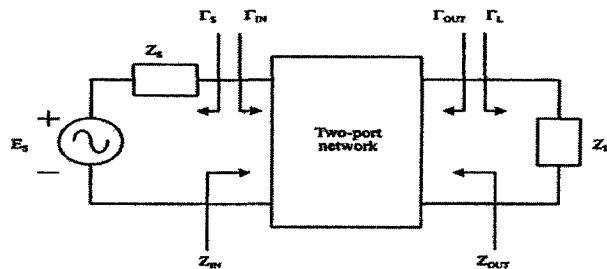


그림 [2-2] 2-포트 회로의 안정도

회로의 안정조건은 주파수에 의존하므로 설계한 주파수에 대해서는 안정하고 그 이외의 주파수에 대해서는 안정하다고 확신할 수 없다. 무조건 안정에 대한 조건을 찾아주면 증폭기가 무조건적으로 안정하기 위해서는 $|\Gamma_{IN}|$ 과 $|\Gamma_{OUT}|$ 다음을 만족해야 한다.

$$|\Gamma_{IN}| = |S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{22}\Gamma_L}| < 1 \quad (19)$$

$$|\Gamma_{OUT}| = |S_{11} + \frac{S_{12}S_{21}\Gamma_S}{1 - S_{11}\Gamma_S}| < 1 \quad (20)$$

안정원은 Γ_L (또는 Γ_S)평면에서 $|\Gamma_{IN}| = 1$ (또는 $|\Gamma_{OUT}| = 1$)에 대한 궤적이며 이 때의 안정원은 Γ_S 및 Γ_L 에 대한 안정과 잠정적 불안 영역 사이의 경계를 결정한다. Γ_S 와 Γ_L 는 Smith chart상에 놓여 있어야 한다.

아래의 식은 입력과 출력 안정원의 중심과 반경을 나타내는 식이다.

1. $|\Gamma_{IN}| = 1$ 의 조건에서 Γ_L 에 대한 출력 안정원

$$\text{반경} : R_L = \left| \frac{S_{12}S_{21}}{|S_{22}|^2 - |\Delta|^2} \right| \quad (21)$$

$$\text{중심} : C_L = \frac{(S_{22} - \Delta S_{11}^*)^*}{|S_{22}|^2 - |\Delta|^2} \quad (22)$$

$$\Delta = S_{11}S_{22} - S_{12}S_{21}$$

2. $|\Gamma_{OUT}| = 1$ 의 조건에서 Γ_S 에 대한 입력 안정원

$$\text{반경} : R_S = \left| \frac{S_{12}S_{21}}{|S_{11}|^2 - |\Delta|^2} \right| \quad (23)$$

$$\text{중심} : C_S = \frac{(S_{11} - \Delta S_{22}^*)^*}{|S_{11}|^2 - |\Delta|^2} \quad (24)$$

$$\Delta = S_{11}S_{22} - S_{12}S_{21}$$

식(28)로 주어진 안정도 계수를 이용하면 안정한 영역을 즉시 찾을 수 있으며, 증폭기의 설계시 유용하게 사용되고 있다. $K > 1$ 이고 $\Delta < 1$ 이면 무조건 안정하다.

안정도 계수(Stability factor)

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|} \quad (25)$$

$$\Delta = S_{11}S_{22} - S_{12}S_{21}$$

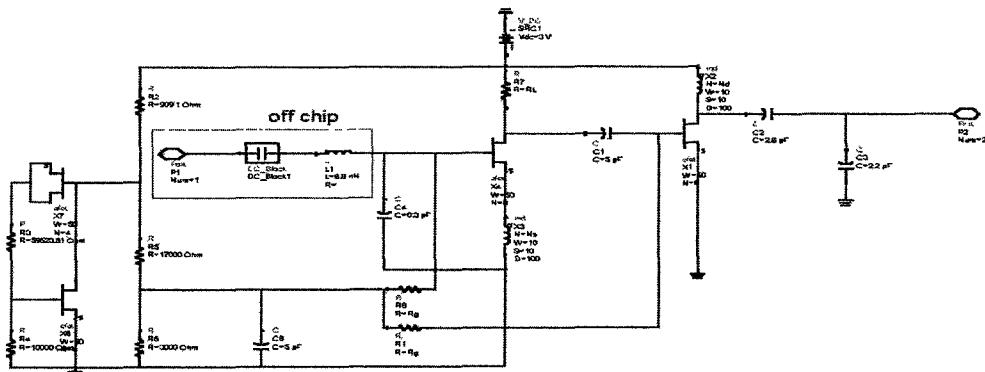
2.4 LNA 의 설계

저잡음 증폭기는 수신단의 가장 앞 단에 위치하며 안테나로부터 입력되는 미약한 신호를 저잡음으로 증폭하여 다음 단에서 처리할 수 있는 레벨로 증폭하는 기능을 한다. 저잡음 증폭기의 설계시 가장 중요한 파라메터는 잡음지수와 선형성으로 잡음지수는 전체 수신시스템의 잡음을 결정하며, 선형성은 얼마나 큰 신호를 찌그러짐 없이 증폭할 수 있는가

를 나타내는 기준이 되며 P_1 dB 또는 IP3로 표현한다.

설계된 저잡음 증폭기는 공통소스 구조의 2단으로 설계하였다. 잡음, 선형성을 고려하여 게이트 바이어스 저항 $20 k\Omega$ 으로 적절한 동작점을 $0.3V$ 로 결정하였다. 초단 증폭기는 잡음정합과 임피던스 정합을 동시에 시킬 수 있도록 소스에 인덕터를 사용하였고 둘째단 증폭기는 드레인에 인덕터를 사용하여 선형성을 개선하고 전력이득을 극대화 하였다. 게이트는 8-finger로 설정하여 트랜지스터의 power capacity를 증가시키고자 하였다.

회로의 안정성을 확보하기 위해서 공정의 변화와 전원전압의 변화에 보상을 위한 새로운 바이어스 보상회로를 구성하여 게이트 전압으로 공급하였으며, 입출력단자의 접지단자를 분리하였다. 아래의 그림은 설계된 2단 저잡음 증폭기를 나타내며 입력정합회로의 인덕터는 off-chip으로 처리하여 package후에 회로의 동작을 최적화 시켜 주었다.



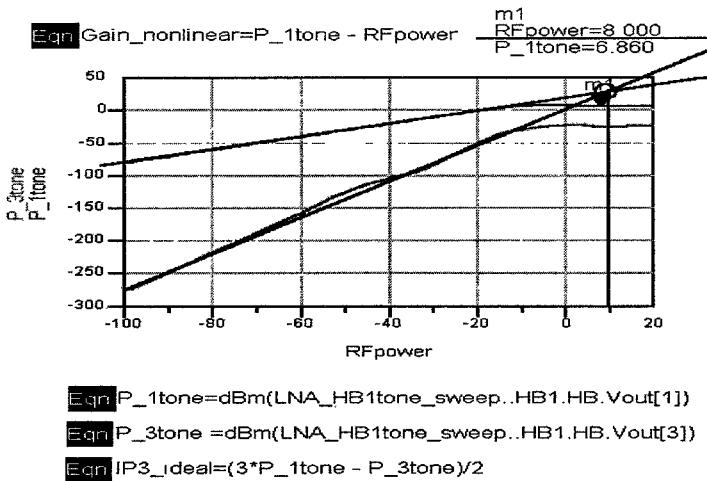


그림 [2-6] 수신부 저잡음 증폭기의 선형특성

3. 믹서 설계

3.1 믹서의 동작원리

믹서는 이론적으로 선형장치이다. 신호를 어떤 주파수에서 다른 주파수로 천이 시키는 것은 선형적인 동작이다. 이러한 동작은 시변저항과 같은 시변환, 선형회로소자에 의해 이루어진다. 게이트 전압이 최대값에 도달하면 채널저항은 매우 낮다. 흔히 수 음(a few ohm)이다. 이 범위의 저항은 저항성 믹서에 있어서 좋은 변환동작을 취하기에 적당하다. 주파수 변환을 제공하기 위해 MESFET의 저항성 채널을 이용하는 믹서를 FET 저항성 믹서라 부른다. 이러한 믹서를 실현하기 위해 아래의 사항을 반드시 지켜 줘야한다.

- DC 게이트 바이어스와 함께 LO를 FET의 게이트에 인가해야 한다.
- RF를 드레인에 인가
- 드레인에서 IF를 여과
- 드레인에 DC 바이어스를 인가시키지 않음

물론 IF와 RF를 분리시키고 드레인 컨덕턴스의 펌핑(pumping)으로부터 LO 누설을 막기 위해 적절한 필터링이 요구된다. 후자가 먼저 말한 것 보다 더욱 중요하다.

MIXER는 두 가지의 신호 즉 LO(Local Oscillator)와 RF(Radio Frequency)신호를 비선형 소자에 인가하여 비선형 소자가 가지는 곱셈 특성을 이용하여 두 신호의 합 또는 차 주파수성분인 IF(Intermediate Frequency)신호를 발생하는 장치이다.

간단한 MIXER의 동작원리를 그림[4-1]에 나타내었다.

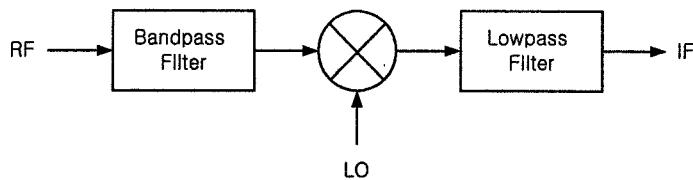


그림 [3-1] 믹서의 동작원리

위 그림의 동작을 수식으로 표현하면

$$v_{RF} = A \cos(w_{RF}t)$$

$$v_{LO} = B \cos(w_{LO}t)$$

$$v_{IF} = AB \cos(w_{RF}t) \cos(w_{LO}t)$$

$$= \frac{AB}{2} [\cos(w_{RF} + w_{LO})t + \cos(w_{RF} - w_{LO})t]$$

위 식에 나타난 것처럼 $w_{LO} + w_{RF}$ 또는 $w_{LO} - w_{RF}$ 성분을 필터로써 선택해 내면 상향 변환(up conversion) 또는 하향변환(down conversion) 믹서가 된다.

GaAs MESFET 믹서는 초고주파대의 증폭기용으로 개발되었으며 게이트와 소스사이에 셀트키 장벽이 믹서로 사용되면 IF와 FET자체에 의한 증폭이 동시에 일어난다.

3.2 하향 주파수 변환 믹서와 중간주파수 증폭기 설계

아래의 그림[4-6]은 하향 주파수 변환 믹서의 블록도이다. 저잡음 증폭기에서 출력된 신호는 IRF(Image Rejection Filter)를 거쳐 하향 주파수 변환 믹서로 입력되고 여기서 LO신호와 혼합되어 두 주파수의 차 성분인 중간주파수로 변환된다. 중간주파수로 변환된 신호는 IF 증폭기에서 증폭된다.

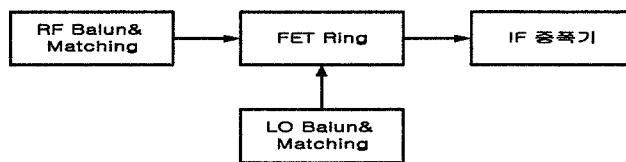


그림 [3-2] 수신부 하향 주파수 변환 믹서의 블럭도

믹서의 잡음지수는 일반적으로 10dB 정도이며 전체 수신단의 잡음 특성을 개선하기 위해서는 믹서의 잡음지수를 최소화 할 필요가 있다. 이를 위한 방법으로 믹서 전단에 증폭 회로를 두는 방법을 사용한다.

믹서의 설계에서 가장 문제가 되는 부분은 LO신호와 고주파 신호가 출력단에 나타남으로써 IF 증폭기를 포화시키는 것이며 이를 해결하기 위해 ring 형태의 믹서와 차동증폭기

를 적용하였다. 설계한 믹서는 Double Balanced FET resistive Mixer 구조를 선택하였다. 이런 구조의 믹서는 FET를 triode 영역에서 동작시키는 구조로 높은 선형성과 저잡음 특성을 얻을 수 있다. 그러나 변환손실이 15dB 정도 발생하는 단점이 있다.

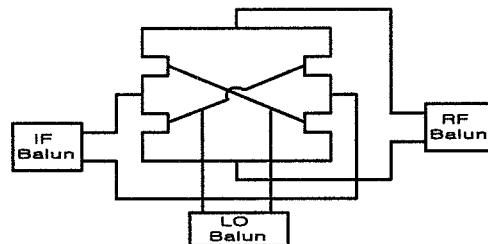


그림 [3-3] Double Balanced FET ring
Mixer의 구조

IF 증폭기는 수신부의 최종단으로 연결될 IF SAW Filter의 입력임피던스가 일반적으로 $1000\ \Omega$ 이다. 따라서 출력단 임피던스를 $1000\ \Omega$ 으로 정합하여야 한다. IF 증폭기의 출력신호가 차동신호이므로 이를 위해서 두 개의 상보출력단에 각각 $500\ \Omega$ 의 저항을 MMIC내부에서 전원전압과 각각의 드레인 사이에 연결하였다. 또한 전력이득의 극대화와 IF SAW filter와의 정합을 위해 칩 외부에서 인덕터를 연결할 수 있도록 구성하였다.

3.3 믹서의 설계

다음의 그림[3-4]은 설계된 하향 주파수 변환 믹서와 IF 증폭기의 회로도이다.

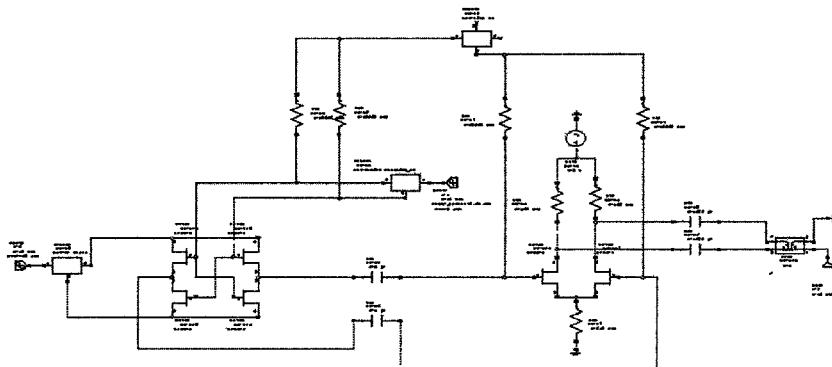


그림 [3-4] 하향 주파수 변환 믹서와 IF 증폭기의 회로도

적용된 바이어스 회로는 공정의 변화에 보상이 되도록 하여 동작특성을 최적화하였다.

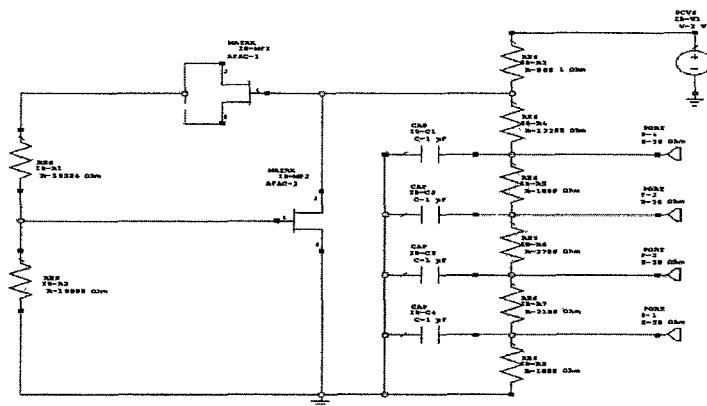


그림 [3-5] 바이어스 회로

Balun 회로는 초단에 공통게이트 구조의 능동정합을 적용하고 출력된 신호를 공통소스/드레인 구조의 차동회로로 입력하여 증폭하였다. LO Balun은 믹서의 게이트가 충분한 스위칭 동작이 가능하도록 하기 위해 차동증폭단을 추가하였다. 또한 LO 누설신호 제거특성을 개선하기 위해 피드백 회로를 채택하였다.

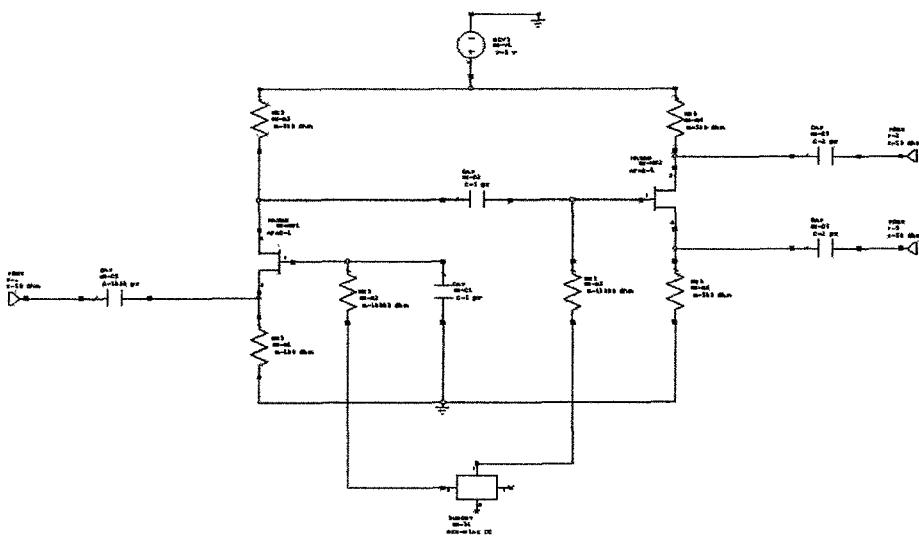


그림 [3-6] RF Balun 회로도

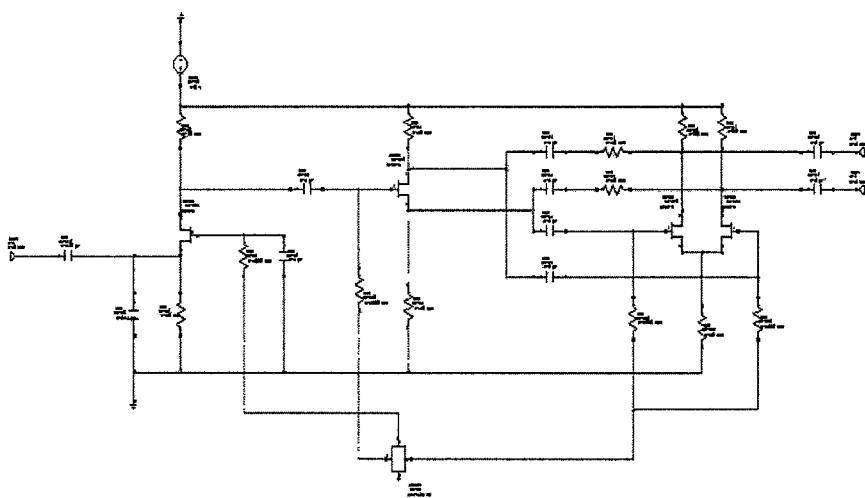


그림 [3-7] LO balun 회로도

3.4 출력결과

RF주파수 2.14GHz를 RF단에 인가시키고, LO단에 1.93GHz를 인가시켜 210MHz의 IF 주파수를 출력시키고 있음을 아래의 결과를 통해 알 수 있다.

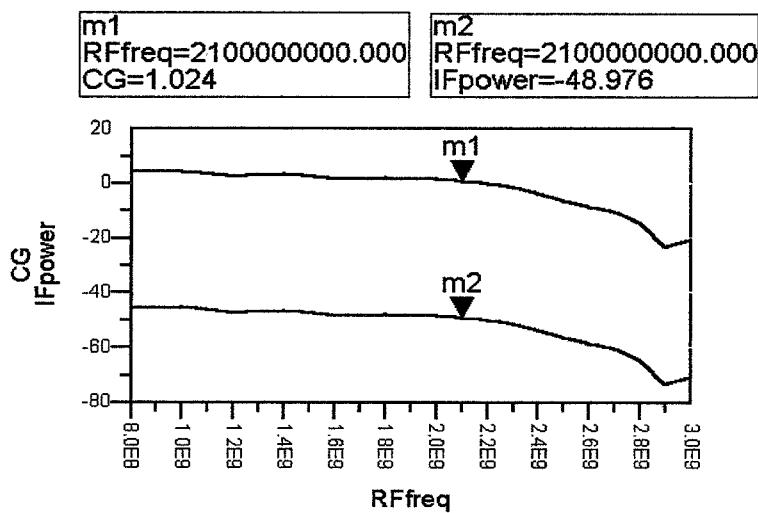


그림 [3-8] 수신부 하향 주파수 변환 막서의 RF 주파수에 따른 변환이득

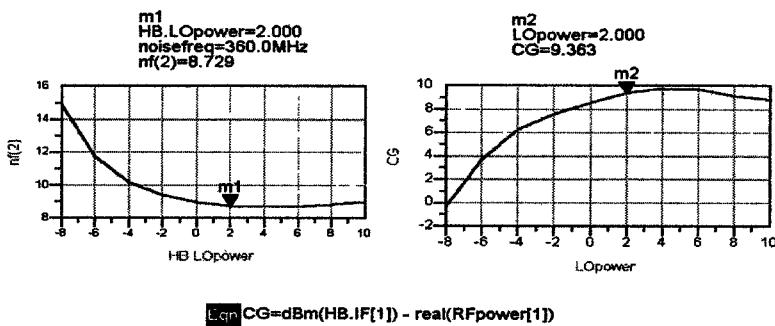


그림 [3-9] 수신부 믹서의 LO전력에 따른 변환이득과 잡음

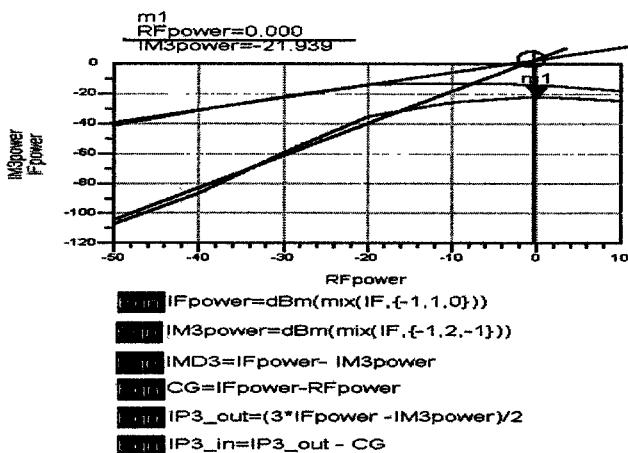


그림 [3-10] 수신부 하향 주파수 변환 믹서의 IP3

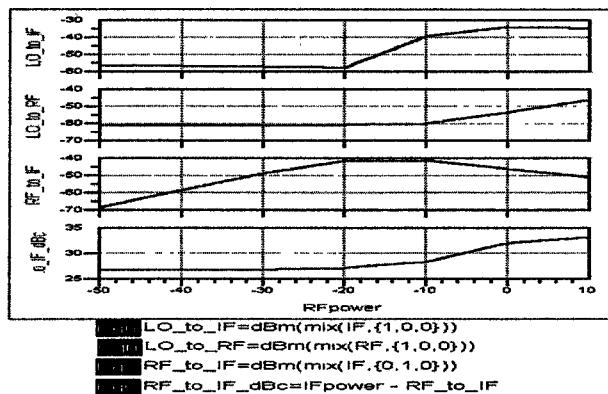


그림 [3-11] 수신부 하향 주파수 변환 믹서의 포트간의 격리도

4. 제작 및 측정결과

4.1 제작

설계된 빙서는 ETRI MESFET $0.5 \mu\text{m}$ 공정으로 제작되었다. 그림 [4-1a]는 최종 Layout이고 그림 [4-1b]은 제작된 빙서의 실제 제작 후 사진이다. 칩 사이즈는 $1.4\text{mm} \times 1.4\text{mm}$ 이며, 그림 [4-2]는 측정을 위해 제작한 구조물이다.

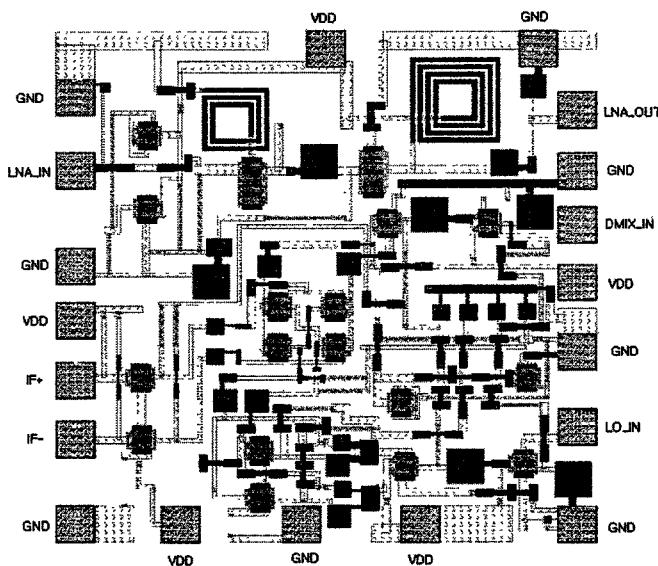


그림 [4-1] (a)Layout

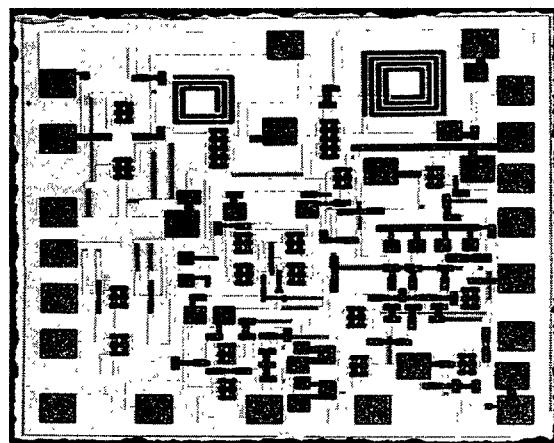


그림 [4-1] (b)제작된 칩

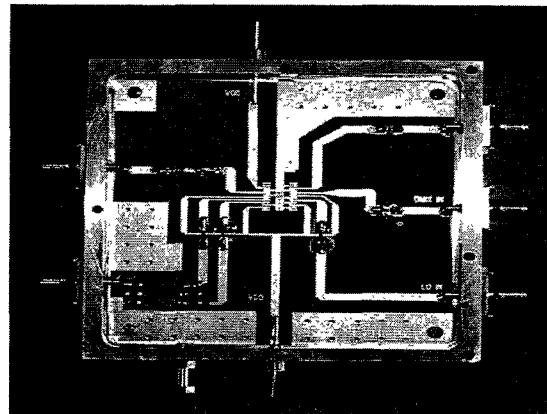


그림 [4-2] Test jig

4.2 측정

4.2.1 Mixer Spectrum

RF 주파수 2.14GHz를 -20dBm, LO 주파수 1.93GHz를 0dBm으로 인가시켜 주었을 때 210MHz에 -37.33dBm의 IF 주파수가 출력되고 있다.

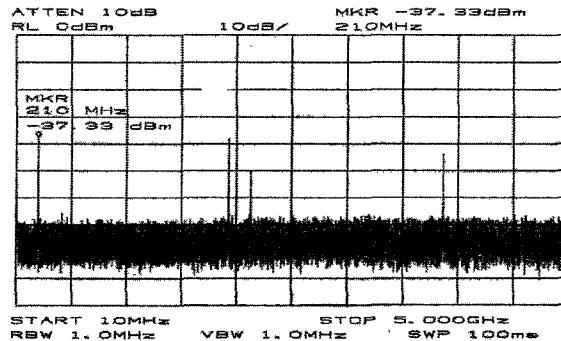


그림 [4-3] 주파수 스펙트럼

4.2.2 Isolation 특성

Isolation 특성은 측정하고자 하는 포트 이외의 포트에 50Ω termination을 달아 2-포트 회로를 구성한 후 S-파라미터특성을 관찰한다. 각각의 경우 S_{11} 이 Return loss, S_{21} 이 Port-to-Port Isolation이다.

LO-to-IF Isolation이 약 25dB, LO-to-RF가 32dB, RF-to-IF가 29dB, RF-to-LO가 27dB인 특성을 나타낸다.

4.2.3 LO-to-IF Isolation 과 LO return loss

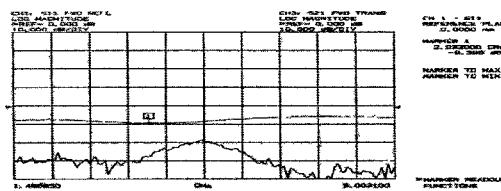


그림 [4-4] LO-to-IF Isolation 과 LO return loss

4.2.4 LO-to-RF isolation 과 LO return loss

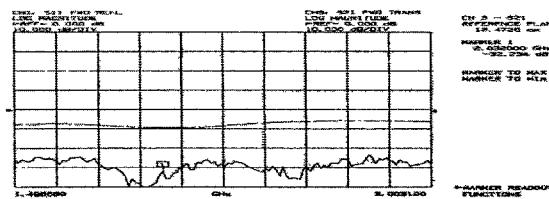


그림 [4-5] LO-to-RF isolation 과 LO return loss

4.2.5 RF-to-IF isolation 과 RF return loss

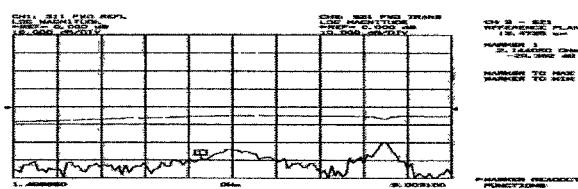


그림 [4-6] RF-to-IF isolation 과 RF return loss

4.2.6 RF-to-LO isolation 과 RF return loss

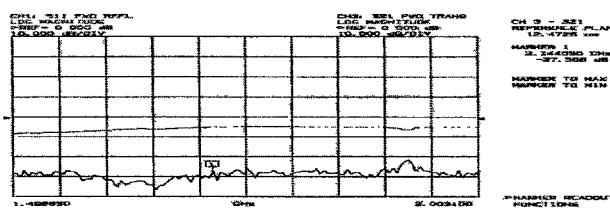


그림 [4-7] RF-to-LO isolation 과 RF return loss

4.3 Conversion Loss

믹서의 변환손실은 트랜스포머의 3dB 손실을 포함하지 않았을 때 약 14dB이다

4.3.1 RF : -20dBm, LO : 0dBm

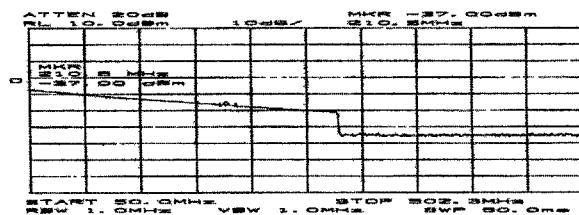


그림 [4-8] Conversion Loss, RF : -20dBm, LO : 0dBm

4.3.2 RF : -20dBm, LO : -5dBm

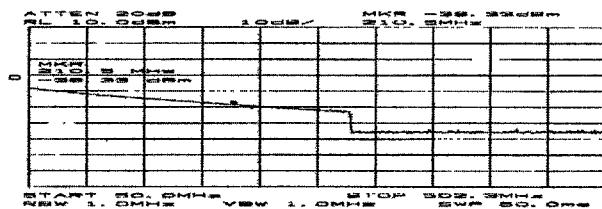


그림 [4-9] Conversion Loss, RF : -20dBm, LO : -5dBm

4.3.3 RF : -20dBm, LO : -10dBm

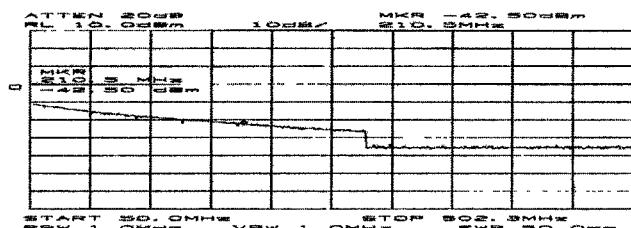


그림 [4-10] Conversion Loss, RF : -20dBm, LO : -10dBm

4.4 IP3(3rd order intercept point)

선형성을 결정하는 IP3는 RF전력이 $-10dBm$, $\Delta Frequency = 10MHz$ 인 2-tone test를 통해 그림[5-11]의 스펙트럼을 구할 수 있었으며 아래의 식에 의해

- $IP_3 |_{dBm} = \frac{\Delta P}{2} + P_e |_{dBm}$
- $\Delta P = IM3 - IM1 = 28.67dB$
- $IP_3 e = P_e + \Delta P/2$
 $= -10dBm + (28.67/2)dB$
 $= -10dBm + 14.35dB$
 $= 4.35dB$

IP3 가 약 $4dBm$ 라는 것을 알 수 있다.

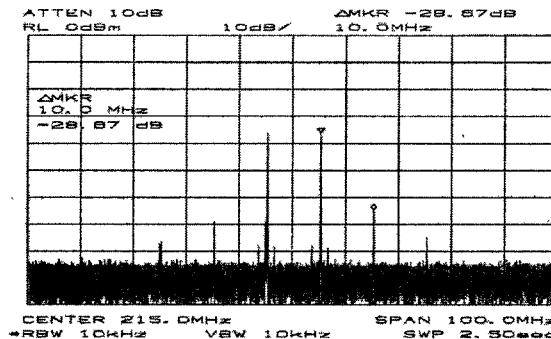


그림 [4-11] IP3

5. 결 론

본 논문은 IMT-2000용 수신단 One-chip MMIC의 제작 및 측정에 관한 것이다. 이동통신 단말기의 수신단 부품인 LNA, 믹서를 하나의 칩에 집적시켰으며, 공정상의 변화와 내외부의 원인에 의한 문턱전압의 변화를 보상할 수 있는 바이어스 보상 회로를 내장하고 있다.

LNA와 믹서의 동작은 시뮬레이션 값과 측정된 값이 일치하지 않는 문제를 가지고 있다. LNA의 경우는 변환이득이 안정적으로 출력되는 지점이 설계치와 상당히 다르며 그 이유는 본딩 와이어가 가진 큰 임피던스 값과 인덕턴스 성분으로 인한 부정합에 의한 것으로 분석하였다. 측정 후 본딩 와이어를 고려하여 시뮬레이션 함으로 문제의 원인을 찾을 수 있었다. 3dB 손실을 가지는 트랜스포머를 고려하지 않았을 때 믹서의 변환이득이 약

-14dB, IP3는 약 4dBm, 포트간 격리도는 -25dB 이하인 특성을 나타낸다. 설계된 칩은 ETRI MESFET 0.5 μm 공정으로 제작하였으며 사이즈는 $1.4\text{mm} \times 1.4\text{mm}$ 이다.

참고문헌

1. J. Luglio and T.K. Ishii : "High Efficiency FET Microwave Detector Design", *Microwave Journal*, pp.98-100, 1990.
2. 밀리미터파 공학 -기초와 응용- 上龍 實저 정만영 감수 정현수외 공역, 문운당
3. R.Schneiderman, "RFID tags locate growing wireless markets," *Microwave & RF*, vol. 33, no 2, pp. 31-36, 1994.
4. Y. Nagai, N. Suzuki, Y. Ohtani and Y. Ichinose, "Wireless tag system using an infrared beam and an electromagnetic wave for outdoor facilities," *IEICE Trans. Com.*, vol. 80-B, no. 3, pp. 494-498, 1997.
5. N. Suzuki, Y. Nagai, Y. Ohtani and Y. Ichinose, "A study on antenna coils for wireless ID tags," Proceeding of APMC '97 Vol. III of III, pp. 1077-1080, 1997
6. U. Laiser and W.Stehnagen, "A low-power transponder IC for high performance identification systems," *IEEE J. Solid-State Circuits*, vol.30, no.3, pp. 306-610, 1995.
7. G. Gonzalez, *Microwave Transistor Amplifiers, Analysis and Design*. Englewood Cliffs, New Jersey : Prentice-Hall, 1984.
8. Inder Bahl and Prakash Bhartia, *Microwave Solid-State Circuit Design*. New York : Wiley Interscience, 1988.
9. L. Besser, "Stability consideration of low-noise transistor amplifier with simultaneous noise and power match," *IEEE MTT-S Int. Microwave Symp. Dig.*, 1975, pp. 327-329.
10. T. T. Ha, *Solid-State Microwave Amplifier Design*. New York : Wiley, 1981.
11. Peter. H. Ladbroke, *MMIC Design GaAs FETs and HEMTs*. Norwood, MA : Artech House, 1989.
12. David M. Pozar, *Microwave Engineering*. New York : Addison-Wesley, 1990.
13. G. D. Vendelin, A. M. Pavio, and U. L. Rohde, *Microwave Circuit Design Using Linear and Nonlinear Techniques*. New York : Wiley, 1990.
14. S. A. Maas, "Microwave mixers, Second edition," Artec House, Norwood, MA, 1993
15. S. A. Maas, "A broadband planar monolithic ring mixer," *IEEE Microwave and Millimeter-Wave Monolithic Circuits Symposium Digest*, pp51-54, 1996
16. S. A. Maas, "A GaAs MESFET Mixer with very low intermodulation," *IEEE Trans. Microwave Theory Tech*, vol. MTT-35, pp.425-429, April 1987
17. ASIC 지원센터, "MMIC 설계기술," 1999년 8월
18. ASIC 지원센터, "RF 부품 설계기술," 1999년 5월
19. S. A. Maas, "The RF and Microwave Circuit Design Cookbook," Artec House, 1998
20. M. Shimozawa et al. "A Broadband FET Resistive Ring Mixer Using a Parallel

Connected Marchand Balun,” 1998 Asia-Pacific Microwave Conference

21. I.D. Robertson, MMIC DESIGN, The Institution of Electrical Engineers, 1995.
22. 고범규, “초고주파 저잡음 증폭기의 회로 설계 기술에 관한 연구”, 한국과학기술원, 1997
23. John Wood, David E. Root, “Bias-dependent linear scalable millimeter-wave FET model”, *IEEE Trans. on MTT*, Vol. 48, No. 12, December 12
24. Behzad Razavi, “RF microelectronics”, Prentice Hall, 1998
25. Tomasz Kacprzak, Andrzej Materka, “Compact DC model of GaAs FET’s for Large-Signal Computer Calculation”, *IEEE JSSC*, Vol. SC-18, No.2, April 1983