

PSPICE Macromodeling에 의한 PLL의 주파수 특성연구

金洪九* · 朴明烈 · 金世烈 · 鄭天錫
電子工學科

<요 약>

본 논문은 범용화되어있는 Microsim 사의 PSPICE를 이용해서 위상동기루프(PLL)를 Macromodeling으로 설계하여 시뮬레이션 하였다. PLL 회로는 위상검출기와 전압제어 발전기 그리고 루프 필터로 이루어져 있다. RC 저역통과 필터와 Butterworth 필터 그리고 Chebyshev 필터 등을 이용하여 입력주파수 변화에 따른 루프필터의 주파수 특성을 분석 하였다.

그리고 전압제어 발전기의 자주발전주파수를 2.5kHz, 19kHz로 고정할 때의 주파수 스펙트럼을 분석하였다. 자주발전주파수 2.5kHz에서 Chebyshev 필터의 경우 upper lock range와 lower lock range는 똑같이 1,056Hz, 1,056Hz였고 upper capture range와 lower capture range는 536Hz, 540Hz 였다.

또한 시뮬레이션 과정에서 삼각파를 구형파로 바꾸는 VCO의 슈미트 트리거단에서 수렴문제로 인하여 19KHz 이상에서는 상당히 긴 시뮬레이션 시간을 필요로 하는 단점이 있었다. 그렇지만 낮은 주파수대에서 주파수 특성 분석의 용이함과 정확성 및 복잡한 회로의 간략화에서 매크로모델링의 타당성을 보였다.

A Study on the frequency characteristics of PLL by PSPICE Macromodeling

Kim Hong-Gu* · Park Myung-Leol · Kim Se-Yeol · Jung Chun-Suk
Dept. of Electronic Engineering

<Abstract>

* 울산 MBC(주)

With today's general simulator, PSPICE, a phase-locked loop(PLL), which consists of a phase detector(PD), a voltage-controlled oscillator(VCO), and a low-pass filter(LPF), is designed and simulated in macromodeling technique.

By using a RC LPF, a Butterworth, and a Chebyshev LPF in turn, the frequency characteristics of the outputs according to the variations of the inputs are analyzed respectively.

when 2.5KHz and 19KHz are selected as two specified free running frequencies in VCO block, the frequency spectrums of the outputs show that in case of the Chebyshev LPF at 2.5KHz, the upper and lower rock ranges have the same frequency ranges, 1056Hz, and the upper and lower capture ranges are 536Hz and 540Hz respectively.

Furthermore, the simulation takes a long time especially above 19KHz, because of the convergence problem at schmitt trigger section, where the triangular wave is changed into the rectangular wave.

However, this paper shows some validity that this macromodeling technique is one of the easy and accurate methods in analyzing the frequency characteristics, and useful in simplifying the complicated circuits at low frequency band below 19KHz.

I. 서 론

위상동기루프(PLL: Phase Locked Loop)는 트랜지스터(1948)의 역사보다 훨씬 오래되어 1932년 H.de Bellescize에 의해 처음 소개된 이래, 통신 회로 및 전송장치에 이용되어 왔으나 회로가 복잡하고 가격이 비싸 특정한 측정기와 통신기기 이외에는 별로 사용되지 않았다. 1950년대 들어 TV방송이 개시되고 TV 수상기의 수평 Sweep동기에 PLL이 이용된 것이 최초일 것이다[19]. 1970년경부터 반도체 집적 회로 기술이 급속히 진보함으로써 오늘날에 와서는 PLL은 거의 IC화되어 가격도 저렴하고 사용도 용이해졌기 때문에 통신, 레이다, 원격제어, 컴퓨터, 계측 등 여러분야에 폭넓게 사용되고 있다. 따라서 모든 전자장치에는 어떤 형태로든지 PLL이 응용되고 있으며, 사용하고 있지 않는 장치를 찾는 것이 오히려 힘이 들 정도이다. 이러한 PLL의 중요성 때문에 그동안 많은 연구와 이론적인 작업이 이루어졌으나, 주요성능을 결정하는 루프 특성이 비선형적인 제어소자이기 때문에 그 결과가 복잡한 수식으로 이루어져 해석이 어려운 것이 문제였었다[15][17-19].

그러므로 실제적으로는 동작영역을 두 부분으로 나누고 있는데, 동기가 안된 영역에서는 비선형으로, 동기가 된 상태에서는 선형영역으로 구분하여 해석하고 있다. 따라서 본 논문에서는 PSPICE의 매크로모델링 방법을 이용하여 PLL의 동작을 시뮬레이션 하였다. 매크로모델링 기법은 1974년 Boyle 등에 의해 연산증폭기 해석에 처음으로 사용되었으며, 기존의 시뮬레이터의 변형없이 새로운 소자나 회로를 시뮬레이션할 수 있는 방법이다 [1-3][16][17]. 이 기법은 복잡한 아날로그회로나 시스템 및 IC를 설계하는데 있어 시뮬레이션 시간 등을 절약해주며, 시뮬레이션이 불가능한 부분을 가능하게 해준다. 또한, 다른 응용회로에 쉽게 이용할 수 있는 잇점이 있다[10,11][13][17]. 이 방법을 더욱 확대하면

Carrier Tracking, Coherent Demodulation, Symbol(Bit) Synchronization System, Frequency Synthesis 등 여러 통신분야의 해석에도 유효하게 이용할 수 있을 것이다 [4-9][12][14].

본 논문의 II절에서 PLL에 해당하는 매크로 등가모델을 제시했다. 그리고 III절에서는 전압제어 발진기의 자주발진 주파수는 2.5kHz와 FM pilot tone 주파수인 19kHz를 사용해서 [15], Ramp 입력으로 동기유지범위와 주파수 도입범위를 관찰하였고, Step 입력으로 ripple과 damping factor 등 시뮬레이션한 결과를 비교 분석하였다. IV절의 결론에서는 연구방향 및 문제점을 기술하였다.

II. 위상동기루프의 매크로모델

매크로모델을 구현하는데 사용되는 일반적인 절차는 그림 1(a)와 같다.

첫째 단계는 구현하고자 하는 시스템의 성능을 파악하고 모델링되어질 회로의 전기적 특성을 선택한다.

둘째 단계는 모델링 도구로 사용될 시뮬레이션 프로그램을 이해하는 것이다. 그 다음 시뮬레이션 프로그램을 선택해야 한다. 따라서 위의 두 단계를 결합함으로써 간단한 등가 회로 매크로모델이 기능도에 근거해서 구현된다. 원시매크로모델 (primitive macromodel)은 그 시스템의 전달함수와 선형, 비선형 특성을 포함하고 있고, 여기에 시스템의 터미널 특성(입출력 임피던스 등)을 추가하면 원하는 시스템의 매크로모델을 구현할 수 있다 [17].

그림 1(b)에서 대표적인 매크로모델의 기본구조는 다음과 같이 세부분으로 구성되어 진다.

- 1) 입력 임피던스를 구현하기 위한 입력단
- 2) 회로의 기능적인 동작이나 전달특성을 구현하기 위한 기능단
- 3) 출력 임피던스를 구현하기 위한 출력단

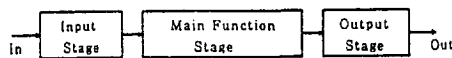
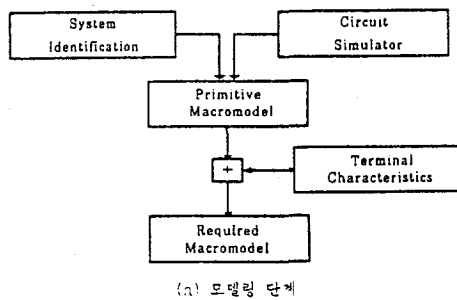


그림 1. 매크로모델의 일반 과정

Fig. 1. General procedure of macromodeling

II-1. 위상 검출기 매크로모델

본 논문에서 구현한 위상 검출기는 스위치 형태의 평형 변조기로서, VCO 출력 신호의 동기로서 위상 검출기의 입력 신호를 스위칭(ON,OFF)하는 기능을 한다. 또한 기본 동작이 두 개의 주기적인 신호를 곱하므로써 얻어질 수 있기 때문에 multiplier-type 위상 검출기라고 불린다.

II-1-1. 위상검출기의 기능 블럭도

두 입력 신호가 동일 주파수를 가지고 위상차만 발생할 때 위상검출기의 두 입력신호는 위상차에 비례하는 DC 출력 전압을 만들어 내고, 전환이득(K_d)의 단위는 [V/Rad]이다.

그림 2는 일반적인 평형 변조형 위상 검출기의 매크로모델 기능 블럭도이다. 이 기능 블럭도는 SSqWC(Sine-to-Square-Wave Converter), 두 곱셈기(M-I, M-II) 그리고 TSWC(Triangle-to-Sine-Wave Converter)단으로 구성된다. SSqWC단은 입력 신호의 크기에 상관없이 고정된 크기(X_1V)

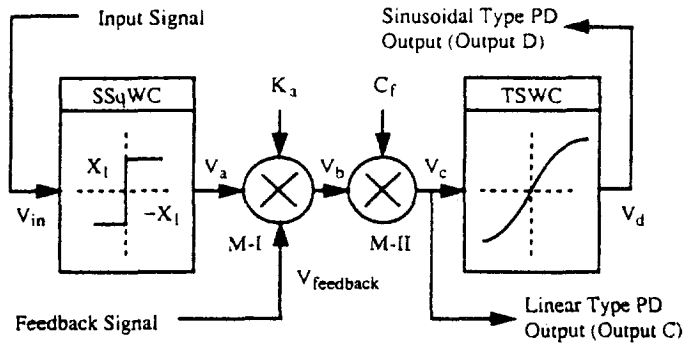


그림 2. 위상 검출기의 매크로모델 기능 블럭도

Fig. 2. A functional block diagram for phase detector macromodel

의 구형파를 만들어 내고 곱셈기(M-I)는 SSqWC의 출력 신호와 VCO로부터 피드백된 신호로 합성된다.

위상을 전압으로 바꾸는 출력단 V_c 의 평균전압은

$$\begin{aligned}
 (V_c)_{av} &= k_a \cdot X_1 \cdot X_2 \cdot C_f \left(\frac{2\theta_d}{\pi} - 1 \right) \\
 &= \frac{2 \cdot k_a \cdot X_1 \cdot X_2}{\pi} \cdot \theta_d - k_a \cdot X_1 \cdot X_2 \\
 &= k_d \cdot \theta_d - k_a \cdot X_1 \cdot X_2 \quad \text{-----(1)}
 \end{aligned}$$

이다.

여기서, $k_d = \frac{2 \cdot k_a \cdot X_1 \cdot X_2}{\pi}$; 전환이득

k_a : 임의상수, C_f : 정정계수

X_1 : 입력신호의 구형파 크기

X_2 : 피드백신호의 구형파 크기

θ_d : 입력과 피드백신호의 위상차

출력신호(V_c)는 θ_d 에 비례하는 선형 특성을 나타낸다.

II-1-2. 위상검출기의 매크로모델 등가회로

매크로모델 등가회로는 입력단, 기능단(SSqWC), 출력단의 세부분으로 구성되었다.

그림 3의 입력단에서, 저항 R_{in1} 과 R_{in2} 는 각각 입력 신호부분과 피드백 신호 부분의 입력 저항으로 모델링한다.

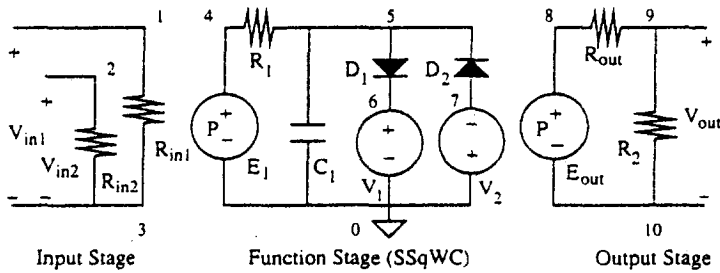


그림 3. 위상검출기의 매크로모델 등가회로

Fig. 3. An equivalent circuit structure macromodel for phase detector

SSqWC단의 등가회로는 이차원의 다항 종속전원(VCVS; E_1)과 R_1 , C_1 , 두 개의 다이오드 D_1 , D_2 그리고 두 개의 독립전원 V_1 , V_2 로 구성된다. SSqWC 출력전압의 크기는 $V_1(=X_1)$, $V_2(=-X_1)$ 에 의해 결정된다. Node4의 전압이 $X_1[V]$ 보다 클 경우, Diode D_2 가 OFF상태가 되고 Diode D_1 은 ON상태를 유지하여 Node5의 전압을 $X_1[V]$ 로 포화시킨다. Node4의 전압이 $-X_1[V]$ 보다 적을 경우, Diode D_1 은 OFF상태가 되고 Diode D_2 가 ON상태가 되어 Node5의 전압은 $-X_1[V]$ 로 포화된다. 그리고 Node4의 전압이 $-X_1[V]$ 보다는 크고 $X_1[V]$ 보다 적을 경우, Diode D_1 , D_2 는 모두 OFF상태가 되어 입력 전압에 비례하게 되는데, 이 상태를 피하기 위해 다항 종속전원 E_1 의 이득을 매우 크게 하였다.

출력 단에서, 이차원 다항 종속전원(VCVS; E_{out})은 SSqWC (Node 5)의 출력과 VCO의 피드백신호에 의해 제어된다.

II-2. VCO 매크로모델

VCO는 PLL 시스템이 있어서 가장 중요한 블록이다. PLL의 중심주파수와 주파수 변별 특성은 VCO 특성 파라미터에 의해 영향을 받는다.

II-2-1. VCO의 기능 블록도

VCO 블록에서 고려사항은 자주발전 주파수 선택, 삼각파와 구형파 출력, 입력전압에 비례하는 주파수 변환이득, 출력 파형의 크기제어 등이다.

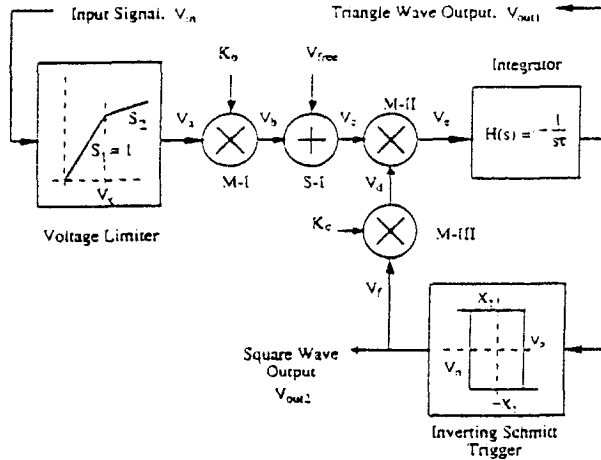


그림 4. VCO의 매크로모델 기능 블록도

Fig. 4. A functional block diagram for a VCO macromodel

그림 4는 VCO 매크로모델 기능블록을 나타낸다. 블록의 기능은 전압 리미터단, 적분기단, 슈미트 트리거단, 덧셈기, 곱셈기(M-I, M-II, M-III)등으로 구성된다.

전압 리미터단의 기능은 두 개의 선형 세그먼트를 가지는데 문턱전압(threshold voltage) V_x 를 기점으로 기울기는 서로 다르다. 만약 입력제어 전압(V_{in})이 V_x 보다 작다면, 출력전압(V_a)은 입력전압(V_{in})과 동일하고(세그먼트 기울기 1로 세팅), 입력전압이 V_x 보다 크다면, 출력전압이 감소(기울기 1보다 작게 세팅)한다.

반전 적분기단은 DC 입력제어 전압(V_e)을 적분함으로써 삼각파를 발생시킨다. V_e 전압은 리미터 출력(V_a), 상수 K_b , K_c 와 V_{free} 그리고 슈미트 트리거 출력(V_f)를 합성함으로써 만들어진다.

슈미트 트리거단은 적분기 출력전압(V_{out1})을 제어할 뿐만 아니라 크기 X_2 의 진폭을 갖는 구형파(V_{out2})를 발생시킨다. 삼각파의 전압레벨이 상위 트리거점(V_p)과 하위 트리거점(V_n)의 값에 도달될 때마다 슈미트 트리거의 출력은 High 레벨(X_2)과 Low 레벨로 트리거된다. 그래서 슈미트 트리거 회로는 적분기를 구동하는 입력신호의 극성을 바꾼다.

전압 리미터의 정상동작 영역에서 초기에 슈미트 트리거 출력 전압을 $X_2(V)$, 삼각파의 가장 낮은 피크 전압을 V_n 라 가정하면,

$$V_a = S_1 \cdot V_{in} = V_{in}$$

$$V_b = K_b \cdot V_a = K_b \cdot V_{in}$$

$$V_c = V_b + V_{free} = K_b \cdot V_{in} + V_{free}$$

$$V_d = K_c \cdot V_f = K_c \cdot X_2$$

$$V_e = V_c \cdot V_d = (K_b \cdot V_{in} + V_{free}) \cdot (K_c \cdot X_2)$$

만약 $K_c = -\frac{1}{X_2}$ 이면,

$$V_e = -(K_b \cdot V_{in} + V_{free}) \quad \text{-----} \quad (2)$$

이다.

연속시간영역에서 적분기단의 출력 전압은

$$\begin{aligned} V_{out}(t) &= -\frac{1}{\tau} \int V_e dt \\ &= \frac{1}{\tau} \int (K_b \cdot V_{in} + V_{free}) dt \\ &= \frac{K_b \cdot V_{in} + V_{free}}{\tau} \cdot t + C \quad \text{-----} \quad (3) \end{aligned}$$

초기조건, $V_{out}(0) = V_n [V]$, $V_f(0) = X_2 [V]$

$t = \frac{T}{2}$ 에서 적분기출력은 피크 전압 (V_p)에 도달한다.

$$\begin{aligned} V_{out}\left(\frac{T}{2}\right) - V_{out}(0) &= V_p - V_n \\ &= \frac{K_b \cdot V_{in} + V_{free}}{\tau} \cdot t + C \Big|_{t=0}^{t=\frac{T}{2}} \\ &= \frac{K_b \cdot V_{in} + V_{free}}{\tau} \cdot \frac{T}{2} \\ T &= \frac{2 \cdot (V_p - V_n) \cdot \tau}{K_b \cdot V_{in} + V_{free}} \quad \text{-----} \quad (4) \end{aligned}$$

주파수는 주기 T 의 역수이므로,

$$\begin{aligned} f_{out} &= \frac{1}{T} = \frac{K_b \cdot V_{in} + V_{free}}{2(V_p - V_n)\tau} \quad [Hz] \\ &= \frac{K_b}{2(V_p - V_n)\tau} V_{in} + \frac{V_{free}}{2(V_p - V_n)\tau} \quad [Hz] \\ &= K_{v_{nor}} \cdot V_{in} + f_0' \quad [Hz] \quad \text{-----} \quad (5) \end{aligned}$$

$$K_{v_{nor}} = \frac{2 \cdot \pi \cdot K_b}{2(V_p - V_n)\tau} \quad [rad/s/v] \quad ; \text{ VCO의 전환이득}$$

$$f_0' = \frac{V_{free}}{2(V_p - V_n) \cdot \tau} \text{ [Hz]} \quad ; \quad \text{자주발전주파수}$$

VCO 매크로모델의 출력 주파수는 계수 K_{vnor} 를 가지는 입력 제어 전압에 선형적으로 비례하므로 출력 주파수의 편이(기울기)로서 정의되고 f_0' 는 자주발전주파수 (free running frequency)로 Zero 입력($V_{in}=0$)을 인가했을 때 출력 주파수로 정의된다.

전압 리미터의 포화 동작영역에서 VCO의 출력 주파수는 그림 5의 비선형 특성에서

$$f_{out} = \begin{cases} k_{vnor} \cdot V_{in} + f_0' & ; \quad V_{in} \leq V_x \\ k_{vsat} \cdot (V_{in} - V_x) + f_0 & ; \quad V_{in} > V_x \end{cases} \quad \text{----- (6)}$$

여기서, $f_0 = k_{vnor} \cdot V_x + f_0'$

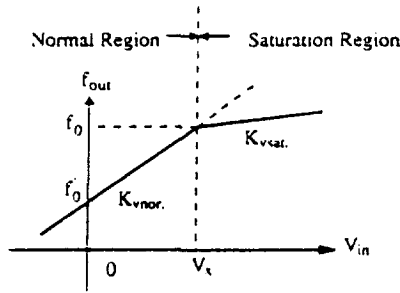


그림 5. VCO의 비선형특성

Fig. 5. Nonlinear characteristics of a VCO

포화영역에서의 출력 주파수는

$$\begin{aligned} f_{out} &= k_{vsat} \cdot (V_{in} - V_x) + k_{vnor} \cdot V_x + f_0' \\ &= k_{vsat} \cdot V_{in} + k_{vnor} \left(1 - \frac{k_{vsat}}{k_{vnor}}\right) \cdot V_x + f_0' \end{aligned} \quad \text{----- (7)}$$

정상동작 모드($V_{in} \leq V_x$)에서, 그림 4의 V_a 는 입력 전압 V_{in} 과 동일하나 포화동작 모드($V_{in} > V_x$)일 때, 전압 리미터의 출력 전압은

$$V_a = S_2(V_{in} - V_x) + V_x \quad \text{이므로}$$

VCO모델의 출력 주파수는

$$f_{out} = \frac{K_b \cdot V_a + V_{free}}{2(V_p - V_n) \cdot \tau} \Big|_{V_a = S_2(V_{in} - V_x) + V_x} \text{ [Hz]}$$

$$= \frac{K_b \cdot S_2}{2(V_p - V_n) \cdot \tau} V_{in} + \frac{K_b(1 - S_2)}{2(V_p - V_n) \cdot \tau} V_x + \frac{V_{free}}{2(V_p - V_n) \cdot \tau} \text{ [Hz]}$$

$$= S_2 \cdot K_{vnr} \cdot V_{in} + (1 - S_2) \cdot K_{vnr} \cdot V_x + f_o' \text{ [Hz]} \quad \text{----- (8)}$$

이다.

식 (7)과 식 (8)를 비교하면,

$$1 - S_2 = 1 - \frac{K_{vsat}}{K_{vnr}}$$

$$S_2 = \frac{K_{vsat}}{K_{vnr}} \quad \text{----- (9)}$$

S_2 는 포화 영역에서 세그먼트 기울기로 정의된다.

II-2-2. VCO의 매크로모델 등가회로

매크로모델 등가회로는 입력 및 전압 리미터단, 적분기단, 슈미트 트리거단으로 구현된다. 그림 6의 입력 및 전압리미터단에서 저항 R_{in} 은 VCO의 입력 저항을 나타내고 전압 리미터 모델은 선형 종속 전원 E_1 과 H_1 , dummy 전압원 V_{test} , 저항 R_1, R_2, R_3 , 다이오드 D_1 , 독립 전압원 V_1 과 V_2 로 구성된다. E_1 의 제어 전압은 R_{in} 의 전압강하이므로 이득이 1일 때 입력 전압과 같다. 전압원, V_{test} 는 E_1 의 출력 전류를 검출하기 위해 사용했으며 D_1 의 switching 동작에 의존한다.

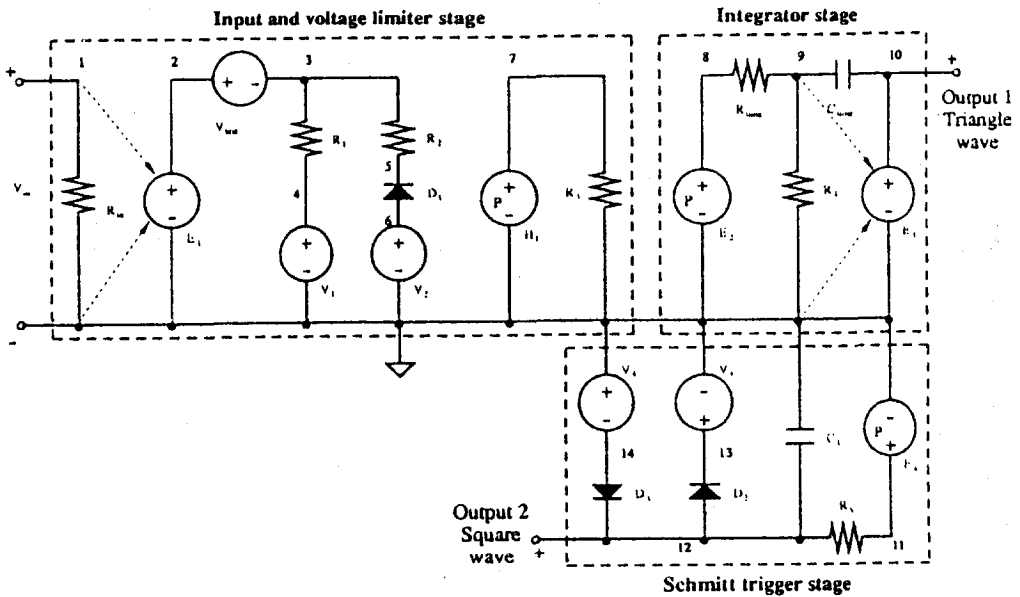


그림 6. VCO의 매크로모델 등가회로

Fig. 6. An equivalent circuit structure macromodel of a VCO

Node 3의 전압이 V_2 보다 작을 때, D_1 은 ON상태가 되고, $I(V_{test})$ 는

$$\begin{aligned}
 I_{(V_{test})} &= \frac{V_{(node3)} - V_1}{R_1} + \frac{V_{(node3)} - V_2}{R_2} \Big| V_{(node3)} = V_{in} \\
 &= \left(\frac{1}{R_1} + \frac{1}{R_2} \right) \cdot V_{in} - \left(\frac{V_1}{R_1} + \frac{V_2}{R_2} \right) \quad \text{----- (10)}
 \end{aligned}$$

Node 3의 전압이 V_2 보다 클 때, D_1 은 OFF상태가 되고, $I(V_{test})$ 는

$$I_{(V_{test})} = \frac{1}{R_1} V_{in} - \frac{V_1}{R_1} \quad \text{----- (11)}$$

식 (10)과 식 (11)은 V_{test} 를 흐르는 전류가 V_2 에 의해 영향을 받으므로 독립전원 V_2 는 문턱 전압(V_x)을 조절하기 위해 사용된다. 전압제어 발진기(VCO)의 동작 영역은 V_2 에서 정상 영역과 포화 영역으로 분할된다.

그림 4의 곱셈기(M-I), 덧셈기(S-I)를 수행하는 H_1 의 전압(Node7)은 $I(V_{test})$ 의 일차원 다항 종속 전원(CCVS)에 의해 전환되는 전압으로 기능 블럭도의 V_c 와 등가이다.

적분기단에서 이차원 다항 종속 전원(VCVS) E_2 는 기능블럭도의 M-II, M-III단의 곱셈 기능을 수행하는데 Node 7(V_c)과 Node 12(V_f)의 전압에 의해 제어된다.

$$V(8) = V_c \cdot (K_c \cdot V_f) = V_e \quad \text{----- (12)}$$

주파수 영역에서 적분기 모델의 전달 함수는

$$\begin{aligned}
 H(s) &= \frac{V_{out}(s)}{V_{in}(s)} = -\frac{1}{sR_{time}C_{time}} = -\frac{1}{s\tau} \quad \text{----- (13)} \\
 &\quad (\tau = R_{time}C_{time})
 \end{aligned}$$

여기서 저항 $R_4(1M\Omega)$ 와 선형 종속 전압원(VCVS) E_3 (이득=100M)는 실제적으로 이상적인 OP AMP 모델로 구현되므로 Node 9와 Node 10은 이상적인 OP AMP의 반전 입력과 출력단의 등가이다. 슈미트 트리거단에서 슈미트 트리거의 기능은 출력 주파수의 매 반주기($T/2$)마다 적분기 입력 극성을 바꾸고 삼각파의 출력 전압을 결정한다. 또한, V_3 와 V_4 의 전압에 의해 크기가 제한된 구형파를 만든다.

등가회로모델은 이차원 비선형 종속 전원(VCVS; E_4), R_5 , C_1 , 다이오드 D_2 , D_3 그리고 독립 전압원 V_3 와 V_4 로 구성된다. 종속전압원 E_4 는 적분기 출력 $V(10)$ 과 슈미트 트리거 출력 $V(12)$ 전압에 의해 제어된다. E_4 의 주기능은 트리거 전압 V_n 과 V_p 를 수행하고 E_4 의 전압 이득을 A_v 로 정의하면 Node 11의 전압은

$$V(11) = A_v [-V(10) + P_2 V(12)] \quad \text{----- (14)}$$

$$P_2 = \frac{|V_p|}{|X_2|} \text{이다.}$$

$$A_v \approx \frac{I_s \cdot R_5}{V_p - V(10)}$$

여기서, E_4 의 이득은 두 개 다이오드 중 하나는 항상 ON상태로, 다른 하나는 항상 OFF 상태로 유지하게 한다.

II-3. PLL의 매크로모델

II-1, II-2절에서 논의한 각 기능블럭도를 PLL 매크로모델 등가회로로 구성하면 그림 7과 같다. 이 매크로모델은 PLL의 입력이, step 입력일 때 ripple과 damping factor 등을 고려한 과도응답을 통하여 안정도와 overshoot를 판별할 수 있고, ramp 입력일 때 동기과정을 관찰하기 위해 입력 주파수를 가변시키는 function generator를 입력단에 삽입함으로써 입력 신호로 사용할 하나의 function generator 블럭과 세 개의 부매크로모델 (위상 검출기, 루프 필터, VCO)블럭으로 구현했다.

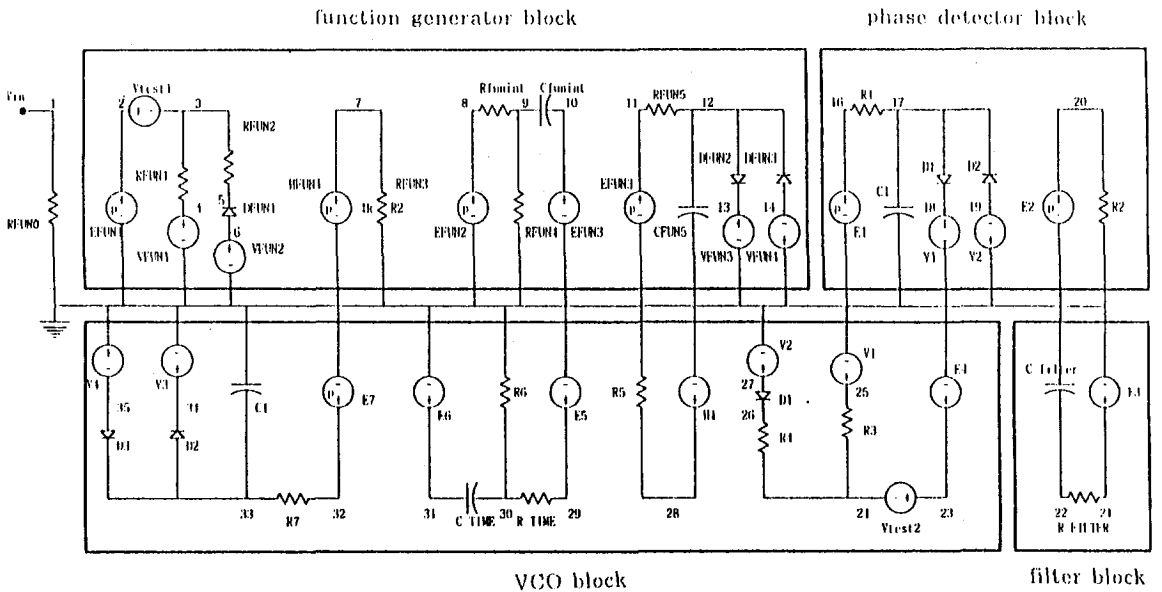


그림 7. PLL의 매크로모델 등가회로

Fig. 7. An equivalent circuit structure macromodel for a PLL

Ⅲ. 시뮬레이션 결과 분석

PLL의 루프필터는 1차 RC 필터, 3차 Butterworth 및 3차 Chebyshev 필터를 사용하였고, VCO의 자유발진 주파수는 각각 2.5KHz, 19KHz를 사용했다.

Ramp 입력일 때 ;

그림 8에서 1차 RC 필터($f_0' = 2.5KHz$)

Capture range : 1056Hz, Lock range : 2098Hz

그림 9에서 3차 Butterworth 필터($f_0' = 2.5KHz$)

Capture range : 1024Hz, Lock range : 2115Hz

그림 10에서 3차 Chebyshev 필터($f_0' = 2.5KHz$)

Capture range : 1076Hz, Lock range : 2112Hz

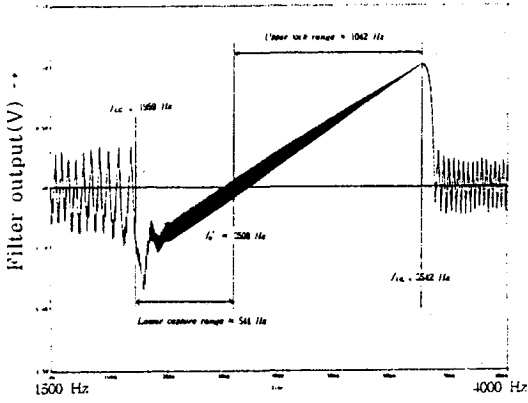
그림 11에서 3차 Butterworth 필터($f_0' = 19KHz$)

Capture range : 1049Hz, Lock range : 2126Hz

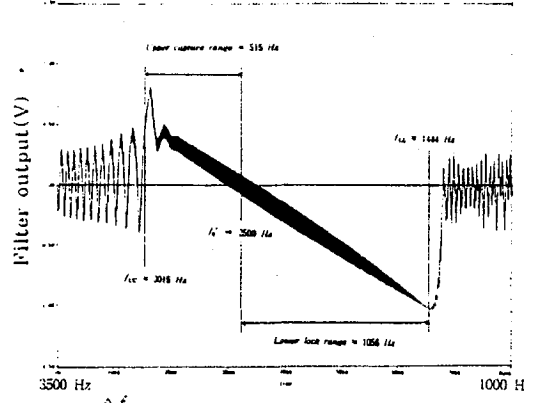
그림 12에서 비동기와 동기를 확인하였다.

Step 입력일 때 ;

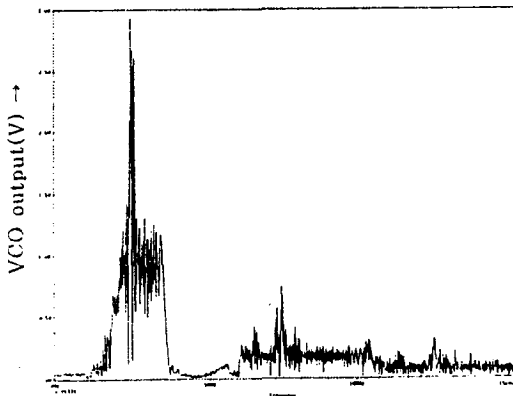
그림 13에서 ripple과 damping factor에 의한 수렴(convergence)을 확인한 결과 RC 필터보다 Butterworth 필터가 양호하고, Chebyshev 필터가 가장 우수함을 보였다.



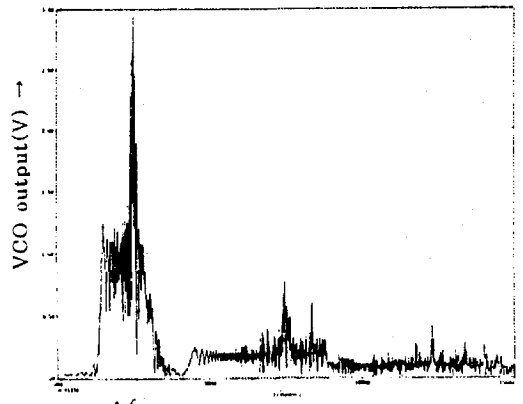
(a) $\frac{\Delta f_{in}}{\Delta t} = 31.25 \text{ Hz/ms}$ 일 때 루프 필터 출력



(c) $\frac{\Delta f_{in}}{\Delta t} = -31.25 \text{ Hz/ms}$ 일 때 루프 필터 출력



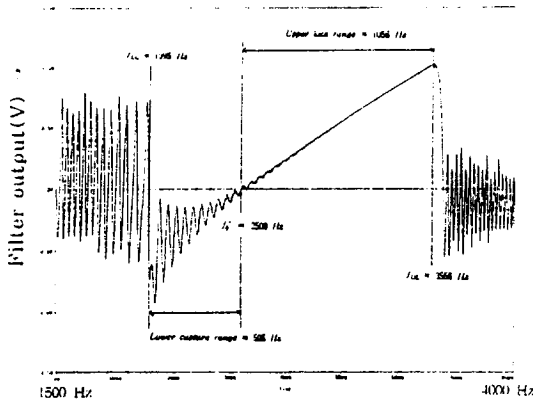
(b) $\frac{\Delta f_{in}}{\Delta t} = 31.25 \text{ Hz/ms}$ 일 때 주파수 스펙트럼



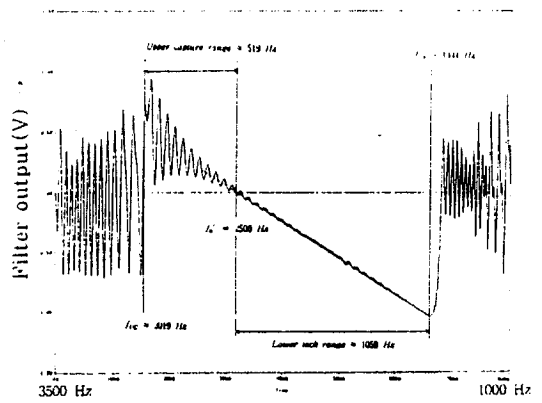
(d) $\frac{\Delta f_{in}}{\Delta t} = -31.25 \text{ Hz/ms}$ 일 때 주파수 스펙트럼

그림 8. Ramp 입력일 때 PLL의 과도 응답 (1차 RC 필터, $f'_0 = 2.5 \text{ KHz}$)

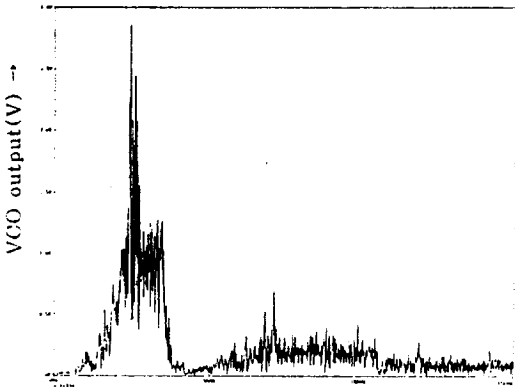
Fig. 8. Transient responses of the PLL for a Ramp input
(first order RC filter, $f'_0 = 2.5 \text{ KHz}$)



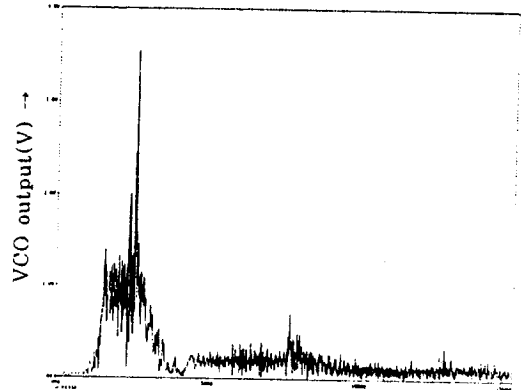
(a) $\frac{\Delta f_{in}}{\Delta t} = 31.25 \text{ Hz/ms}$ 일 때 루프 필터 출력



(c) $\frac{\Delta f_{in}}{\Delta t} = -31.25 \text{ Hz/ms}$ 일 때 루프 필터 출력



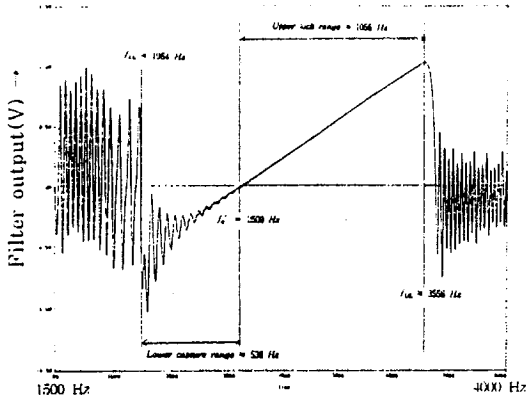
(b) $\frac{\Delta f_{in}}{\Delta t} = 31.25 \text{ Hz/ms}$ 일 때 주파수 스펙트럼



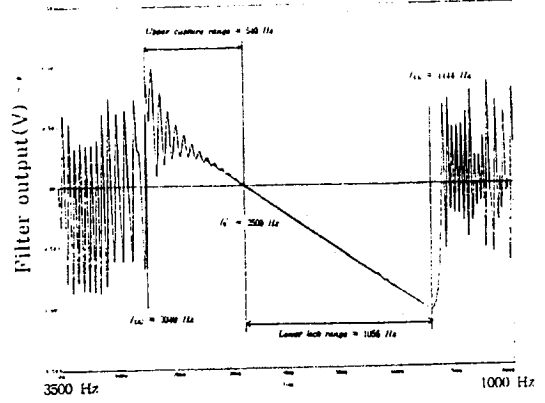
(d) $\frac{\Delta f_{in}}{\Delta t} = -31.25 \text{ Hz/ms}$ 일 때 주파수 스펙트럼 ($f_0' = 2.5 \text{ KHz}$)

그림 9. Ramp 입력일 때 PLL 의 과도응답(3차 Butterworth 필터, $f_0' = 2.5 \text{ KHz}$)

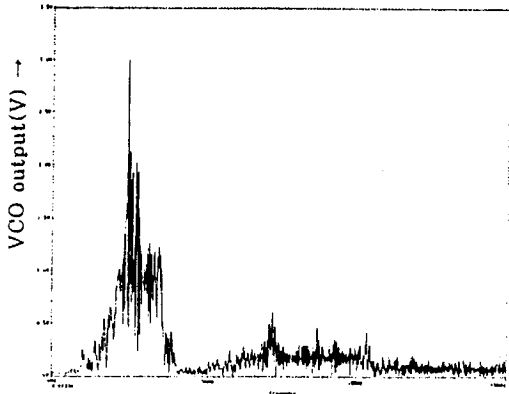
Fig. 9. Transient responses of the PLL for a Ramp input
(third order Butterworth filter, $f_0' = 2.5 \text{ KHz}$)



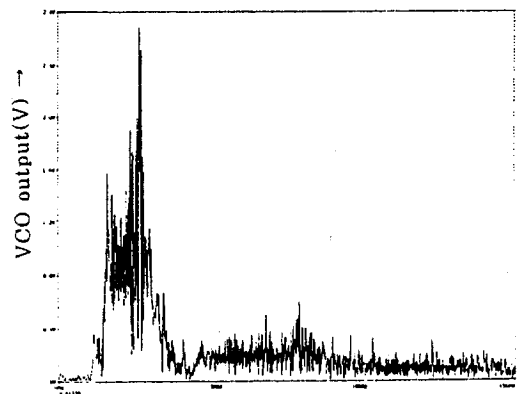
(a) $\frac{\Delta f_{in}}{\Delta t} = 31.25 \text{ Hz/ms}$ 일 때 루프 필터 출력



(c) $\frac{\Delta f_{in}}{\Delta t} = -31.25 \text{ Hz/ms}$ 일 때 루프 필터 출력



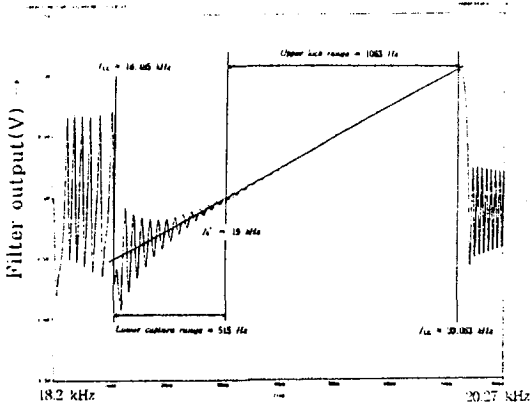
(b) $\frac{\Delta f_{in}}{\Delta t} = 31.25 \text{ Hz/ms}$ 일 때 주파수 스펙트럼



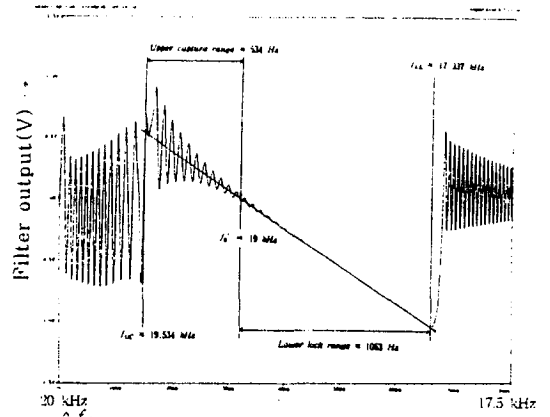
(d) $\frac{\Delta f_{in}}{\Delta t} = -31.25 \text{ Hz/ms}$ 일 때 주파수 스펙트럼 ($f_0' = 2.5 \text{ KHz}$)

그림 10. Ramp 입력일 때 PLL의 과도 응답 (3차 Chevshev 필터, $f_0' = 2.5 \text{ KHz}$)

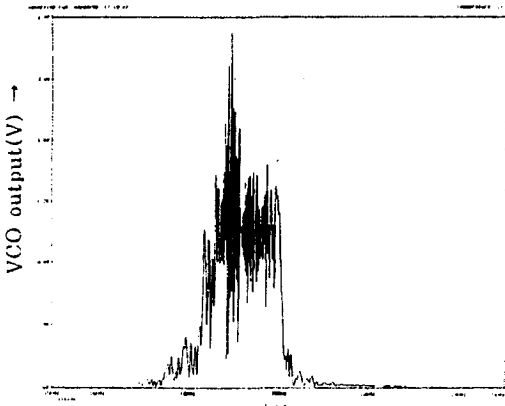
Fig. 10. Transient responses of the PLL for a Ramp input
(third order Chebyshev filter, $f_0' = 2.5 \text{ KHz}$)



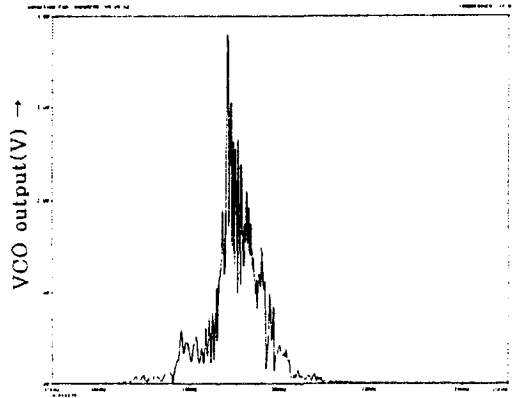
(a) $\frac{\Delta f_{in}}{\Delta t} = 25.875 \text{ Hz/ms}$ 일 때 루프 필터 출력



(c) $\frac{\Delta f_{in}}{\Delta t} = -31.25 \text{ Hz/ms}$ 일 때 루프 필터 출력



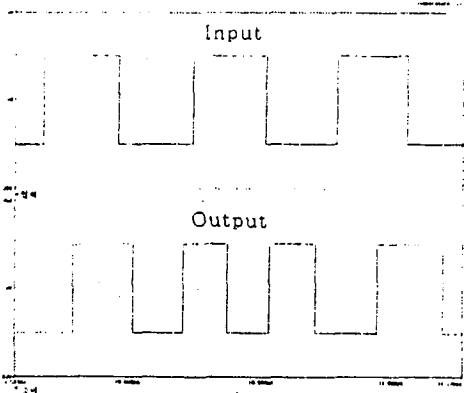
(b) $\frac{\Delta f_{in}}{\Delta t} = 25.875 \text{ Hz/ms}$ 일 때 주파수 스펙트럼



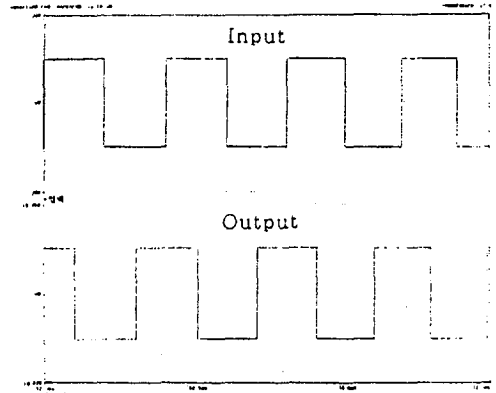
(d) $\frac{\Delta f_{in}}{\Delta t} = -31.25 \text{ Hz/ms}$ 일 때 주파수 스펙트럼 ($f_0' = 19 \text{ KHz}$)

그림 11. Ramp 입력일 때 PLL의 과도 응답(3차 Butterworth, 필터, $f_0' = 19 \text{ KHz}$)

Fig. 11. Transient responses of the PLL for a Ramp input
(third order Butterworth filter, $f_0' = 19 \text{ KHz}$)



(a) PLL의 비동기 범위에서 입출력 (1.8kHz 부근)



(b) PLL의 동기 범위내에서 입출력 (2.5kHz 부근)

그림 12. PLL의 비동기범위 및 동기범위내에서의 입출력 ($f_0' = 2.5\text{kHz}$)
 Fig. 12. The PLL input and output in the unlocking range and in the locking range. ($f_0' = 2.5\text{kHz}$)

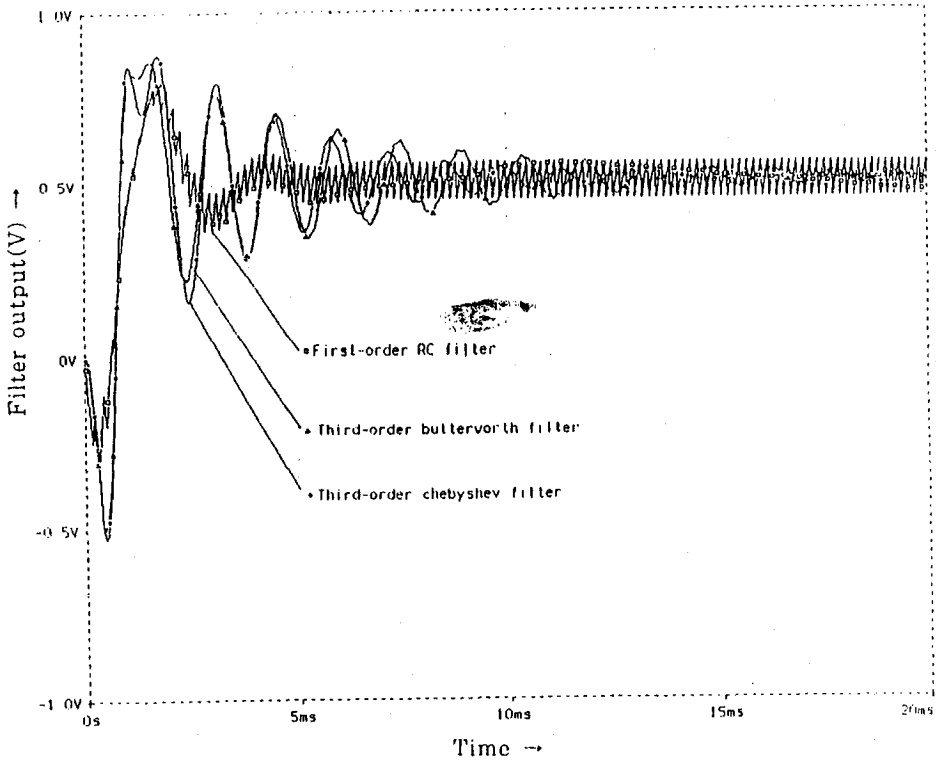


그림 13. Step 입력일 때 PLL의 과도응답 ($f_0' = 2.5\text{kHz}$)
 Fig. 13. Transient responses of the PLL for a step input ($f_0' = 2.5\text{kHz}$)

IV. 결 론

매크로모델링기법을 이용하여 위상동기루프를 설계하였다. 위상동기루프의 부매크로모델링으로는 위상검출기, 전압제어 발진기 및 루프필터를 사용하여 전압제어 발진기의 자주발진 주파수를 2.5kHz에서 19kHz까지 변화시켜 보았고, 루프 필터는 1차 RC필터에서 3차 Butterworth, Chebyshev 필터로 변환시켜가며 ramp 입력과 step 입력으로 시뮬레이션한 결과 ripple과 damping factor에서 3차 Chebyshev 필터가 가장 양호한 결과를 나타내었다. 그리고 수식적으로 해석하기 곤란한 동기유지범위와 주파수 도입범위를 각 필터별로 구하였으며, 동시에 스펙트럼은 자주발진주파수 영역에서 정확한 peak 치를 확인하였다. 비동기 범위에서 VCO 출력은 동기가 이루어지지 않았으며, 동기 범위에서 정확한 동기를 확인할 수 있었다. 그러나 시뮬레이션과정에서 삼각파를 구형파로 바꾸는 VCO의 슈미트 트리거단에서 수렴문제가 발생했다.

이것을 해결하기 위해 VCO 블록에서 시정수를 적절히 조절함으로써 해결할 수 있었고, 자주발진주파수를 높여가면 시뮬레이션 시간이 많이 걸리는 단점이 있다. 이런 점을 보완하면 매크로모델링을 이용하여 모델, FSK 변복조기 등 복잡한 응용회로의 성능을 분석 또는 설계하고자 할 때 유용하게 이용할 수 있으리라 기대된다.

참 고 문 헌

- [1] Peic, R.A., "Simple and Accurate Nonlinear Macromodel for perational Amplifier", IEEE Journal of Solid State Circuits, vol.26, no.6, 1991
- [2] Perez-Verdu, B., and Huertas, J.L., et al, " A Nonlinear Time-Domain OP-Amp. Macromodel Using Threshold Functions and Digitally Controlled Network Elements". IEEE J. Solid State Circuits, vol.23, no.4, Aug. 1988
- [3] Jung, W.G., "An LT1013 Op Amp Macromodel", Linear Technology Design Note No.13, July 1988
- [4] William C. Lindsey, "Network Synchronization", Proc. of IEEE, vol.73, Oct. 1985
- [5] Jürgen Tusch, "On Frequency Sweeping in Phase-Locked Loops", IEEE Trans. Commun., vol.COM-32, pp.969-972, Aug. 1984
- [6] Tadao Saito, "Application of Phased-Locked Oscillator for PCM Network Synchronization", IEEE Trans.vol.COM-30, pp.2344-2354, Oct. 1982
- [7] Khaled Dessouky, "Phase and Frequency Transfer Between Mutually Synchronized Oscillators", IEEE Trans. commun., vol.COM-32, pp.110-117, Feb. 1984
- [8] Francis D.Natali, "AFC Tracking Algorithms", IEEE Trans. commun., vol.COM-32, pp.935-947, Aug. 1984
- [9] Heinrich Meyr, "Phase Acquisition Statistics for Phase-Locked loops", IEEE Trans. commun., vol.COM-28, pp.1365-1372, Aug. 1980
- [10] Boyle G.R., et al, "Macromodeling of Integrated Circuit Operational Amplifiers", IEEE J. Solid State Circuits, vol.SC-14, pp.1083-1087, Dec. 1979

- [11] Allen, P.E., et al, "Frequency Domain Analysis for Operation Amplifiers Macromodels", IEEE Trans. Circuits Syst., vol.CAS-26, pp.693-199, Sep. 1979
- [12] Marvin K. Simon, "The False Lock Performance of Costas Loops with Hard-Limited In-Phase Channel", IEEE Trans. commun., vol.COM-26, pp.23-14, Jan. 1978
- [13] Glesner, M. and Weisang, C., "Computer Aided Macromodeling of Integrated Circuit Operational Amplifiers", in Proc. IEEE 1976 Int. Symp. Circuits Syst., vol.CAS-21, pp.255-258, 1976
- [14] Gurnam S. Gill and Samshwar C. Gupta, "First-Order Discrete Phase-Locked Loop with Application to Demodulation of Angle-Modulated Carrier", IEEE Trans., vol.COM-25, pp.454-462, June 1972
- [15] Leon W. Couch II, Modern communication systems, Prentice-Hall, pp.273-181, 332, 1995
- [16] Paul W. Tuinenga, SPICE: A Guide circuit simulation and analysis using SPICE., Prentice-Hall, 1995
- [17] Connelly, J.A. and Choi, P., Macromodeling with SPICE., Prentice-Hall, 1992
- [18] Danh. Wolaver, Phase-Locked Loop Circuit Design, Prentice-Hall, 1991
- [19] PLL(위상동기루프) 응용회로, 도서출판 세운, pp,11-27, 1988