

## Ku-밴드 위성 수신기용 FET 저항성 믹서 설계

권태운 · 최재하  
전자공학과

### <요 약>

본 논문에서는 주파수 변환을 얻기 위해 GaAs MESFET의 선형채널저항을 이용하는 FET 저항성 믹서를 설계하였다. 이 믹서는 설계가 쉽고, 저잡음이며, 상호변조왜곡을 줄일 수 있으므로 저잡음 수신기에 적용할 수 있다.

본 설계에 필요한 주파수 규격은 RF 중심주파수 12.5GHz, LO 주파수 11GHz, IF 1.5GHz, 그리고 RF 통과대역은 1GHz이다.

본 설계에서는 범용 GaAs MESFET를 사용하여 유전율 2.48인 기판에 적합하도록 설계하여 시뮬레이션을 수행하였다. 각 포트의 여파기들은 개별적으로 설계한 후 최적화 하여 결합하였다.

본 논문에서 설계된 믹서는 통과대역에서의 변환손실 약 6dB, 잡음지수 약 4dB, 동적영역 9dBm 정도의 결과를 가짐을 시뮬레이션을 통해 확인되었다.

기존의 X-밴드에서 설계된 게이트 믹서와 비교한 결과 동적영역에서 4dBm, 잡음지수에 2.7dB 개선되었다. 그러나, 변환이득/손실면에서는 12dB의 감쇠가 있음이 확인되었다.

## Design of a FET resistive mixer for Ku-band satellite receiver

Tae Woon Kwon · Jae Ha Choi  
Department of Electronic Engineering

### <Abstract>

In this paper, FET resistive mixer was designed, which uses the linear channel resistance of a GaAs MESFET to achieve frequency mixing. This mixer is entirely for

use in low noise receivers, because it can be designed easily, has a low noise, and reduce intermodulation distortion.

Required frequency specifications of this design are RF center frequency 12.5GHz, LO frequency 11GHz, IF 1.5GHz, and RF passband 1GHz.

In this design, it is designed properly for substrate that has dielectric constant 2.48 with using general purpose GaAs MESFET and simulated. Each port filters was designed and optimized individually before the mixer was assembled.

Designed mixer of this paper had the results that conversion loss is about 6dB in its passband, noise figure is about 4dB, and dynamic range is about 9dBm through simulation.

Result of comparison between previous designed gate mixer in X-band and this mixer, it is improved 4dBm in dynamic range, 2.7dBm in noise figure but is reduced 12dB in conversion gain/loss.

## I. 서론

미국, 일본을 비롯한 선진국에서는 위성을 이용한 통신이 보편화된 상태이다. 국내에서도 90년대 들어와서 위성을 발사하기 시작하였다. 따라서, 위성을 이용한 여러 가지 서비스가 확대되고, 또한 위성통신에 대한 중요성이 급부상함에 따라 위성통신용 부품에 관한 기술 개발이 절실히 요구되고 있는 실정이다.

위성통신의 주파수대역은 C-밴드와 X-밴드를 거쳐 Ku-밴드, K-밴드를 이용하고 있다. 본 논문에서는 Ku-밴드 위성수신기용 FET 저항성 믹서를 설계하였다.

FET 저항성 믹서는 새로운 개념의 믹서로서 기존의 믹서이론을 바탕으로 하여 해석하였다. GaAs MESFET의 채널저항은 드레인에 바이어스가 걸리지 않을 경우 선형적으로 동작한다. 따라서, 이 부분을 이용하여 주파수 변환을 하면 상호변조성능을 개선할 수 있지만 변환손실이 생긴다.[1-2]

본 논문에서는 RF의 중심주파수 12.5GHz, 통과 대역폭 1GHz, LO의 주파수 11GHz, 중간주파수 1.5GHz 믹서를 유전율 2.48인 기판에 적합하도록 설계하였다. 설계한 FET 저항성 믹서의 시뮬레이션은 변환손실, 잡음지수, 동적 영역(Dynamic Range)을 나타내는 1dB 압축점 등의 믹서 파라미터를 구할 수 있는 COMPACT SOFTWARE사의 비선형 설계 툴인 MICROWAVE HARMONICA를 이용하여 수행하였다.

## II. FET 저항성 믹서의 이론

### 2-1. 기본개념

믹서는 대신호인 LO와 소신호인 RF를 혼합하여 중간주파수 IF를 발생하는 소자이다. GaAs MESFET를 이용한 믹서는 세 종류로 분류할 수 있다. 즉, 게이트 믹서, 드레인 믹서, 저항성 믹서이다.

본 논문에서는 FET저항성 믹서를 설계하였다. 설계된 믹서의 형태는, LO를 게이트에 인가(게이트에 바이어스 인가)하고, RF를 드레인에 인가하고, 드레인에서 IF를 출력하며, 드레인에 바이어스를 인가하지 않는 구조이다.

FET 저항성 믹서는 드레인에 바이어스를 인가하지 않으므로 채널의 저항이 선형이다. 이 선형영역이 믹서의 동작영역이 되므로 IMD(intermodulation distortion)를 줄여 넓은 범위의 동적영역을 얻을 수 있다.

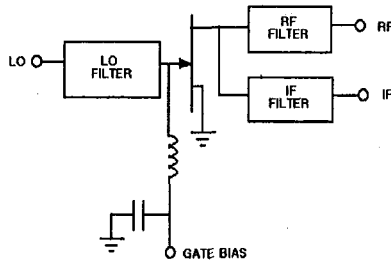


그림 2-1. FET 저항성 믹서의 블럭도  
Fig. 2-1. Block diagram of FET resistive mixer

2-2. 설계이론

드레인에 바이어스를 인가하지 않은 GaAs MESFET의 채널저항은 거의 선형이라 가정할 수 있고 이 채널저항은 단지 게이트 전압에 따라 변하는 저항이다. 이 영역을 선형영역 또는 전압제어저항영역(voltage-controlled resistor region)이라 한다.

본 논문에서 사용한 Avantek ATF13735 GaAs MESFET의 선형영역에서의 I/V특성을 살펴보면 다음과 같다.

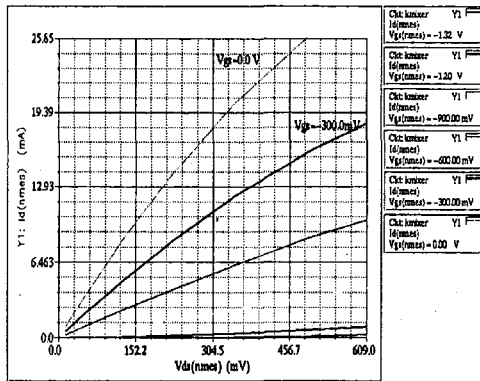


그림 2-2. Avantek ATF13735의 선형영역에서의 I/V특성  
Fig. 2-2. I/V characteristic of an Avantek ATF13735 in its linear region

### 2-2-1. 등가회로

드레인에 바이어스를 인가하지 않을 때 MESFET의 등가회로를 그림 2-3에 나타내었다.

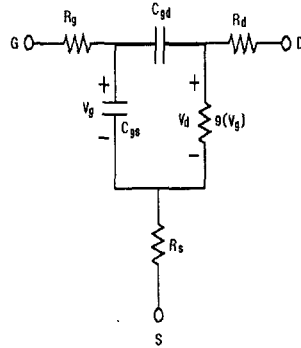


그림 2-3. 드레인에 바이어스를 인가하지 않을 때의 MESFET 등가 회로  
Fig. 2-3. Equivalent circuit of a MESFET operated at zero dc drain voltage

등가회로는 두 개의 커패시터와 채널컨덕턴스로 간단하게 나타난다. 두 개의 커패시터는 바이어스의 조건에 따라 다음과 같이 근사화 할 수 있다.

- (1) FET가 포화영역으로 바이어스 될 경우

$$C_{gd} \ll C_{gs}$$

- (2) FET에 바이어스가 인가되지 않을 경우( $V_{ds} = 0$ )

$$C_{gd} \approx C_{gs}$$

FET 저항성 믹서를 설계하기 위한 방향은 다음과 같이 즉, MESFET은 공통소스(common source)형태로 동작, 국부발진기(Local Oscillator)는 게이트에 인가, RF는 드레인에 인가, 게이트에 부전압(negative DC bias)을 인가, 드레인에 바이어스를 인가하지 않음, IF는 드레인에서 필터링, RF 여파기는 드레인에서 LO주파수가 단락(short-circuit)되도록 설계, LO 여파기는 게이트에서 RF가 단락되도록 설계로 요약 할 수 있다.

위의 8가지 조건을 만족할 때 FET저항성 믹서의 대신호 등가회로와 소신호 등가회로를 간단한 회로로 근사화 할 수 있다.

먼저, 대신호인 LO의 등가회로를 구한다.

$R_s \approx R_d$  라 가정할 수 있고, 따라서 채널컨덕턴스( $g(V_g)$ ) 양단에 LO전압이 걸리지 않아 단락이 된다.

그림 2-4에 근사화된 LO 등가회로를 나타내었다.

다음으로 근사화된 소신호 등가회로를 구한다.

$C_{gd}$  와  $C_{gs}$ 의 리액턴스가  $R_g$  와  $R_s$ 보다 훨씬 크므로, 근사화된 회로는 다음의 그림 2-5와 같다.

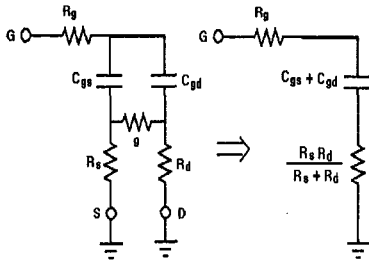


그림 2-4. LO 등가 회로  
Fig. 2-4. LO equivalent circuit

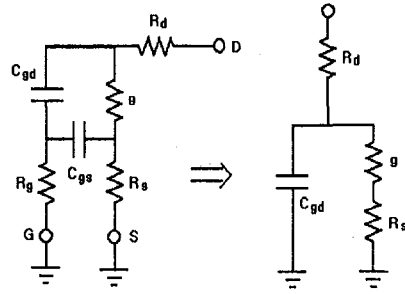


그림 2-5. 근사화된 소신호 등가 회로  
Fig. 2-5. Approximate small-signal equivalent circuit

2-2-2. 채널 모델링

범용 MESFET은 드레인-소스 전압이 작을 때 채널이 거의 선형이다. 그러나, 드레인-소스 전압이 대략 0.03[V]에서 1[V] 사이에서 포화상태에 이르러 채널은 비선형이 된다. 드레인에 인가된 소신호는 일반적으로 수 밀리볼트의 전압레벨을 가지므로 채널의 선형성을 이용하기에 충분히 낮다.

FET 저항성믹서의 채널 컨덕턴스는 Shockley 이론으로부터 결정한다. FET의 기본방정식은 식(1)과 같다.

$$I_d = g_0 \left\{ V_d - \frac{2[(V_d + V_{bi} - V_g)^{\frac{3}{2}} - (V_{bi} - V_g)^{\frac{3}{2}}]}{3V_{po}^{\frac{1}{2}}} \right\} \quad (1)$$

여기서

$$g_0 = \frac{qN_d\mu_n w d}{L}, \quad \mu_n : \text{전자이동도}$$

$$w : \text{게이트폭}, \quad L : \text{게이트길이}$$

$$d : \text{채널두께}, \quad N_d : \text{도핑농도}$$

아주 작은 드레인 전압에 대해 근사화를 하면( $V_{ds} \ll V_{bi} - V_{gs}$ )

$$I_d \approx g_0 \left( 1 - \sqrt{\frac{V_{bi} - V_{gs}}{V_{po}}} \right) V_{ds} \quad (2)$$

채널컨덕턴스는

$$g = \frac{\partial I_d}{\partial V_g} \quad (3)$$

$$= \frac{g_0 V_d}{2\sqrt{V_{po}(V_{bi} - V_g)}}$$

커패시턴스  $C_{ga}$ 는 이상적인 쇼트키 장벽 커패시턴스로 정의한다.

$$C_{gd} = \frac{C_{gd0}}{\left(1 - \frac{V_g}{V_{bi}}\right)^{\frac{1}{2}}} \quad (4)$$

### 2-2-3. 대신호 해석

게이트에 인가된 신호는 식(5)로 표현된다.

$$V_g(t) = V_b + V_{LO} \cos \omega t \quad (5)$$

$V_b$ : 게이트 바이어스 전압

최소로 요구되는 LO전력은 그림 2-4로 부터 구할 수 있다.

먼저, 게이트의 입력 임피던스를 구하면

$$Z_{in} = R_g + \frac{R_s R_d}{R_s + R_d} - j \frac{1}{\omega(C_{gs} + C_{gd})} \quad (6)$$

소스 임피던스와 게이트 입력 임피던스가 공액정합(conjugate matching)일 때 비선형소자인 MESFET에 최대의 전력이 전달된다.

$$Z_s = Z_{in}^* \quad (7)$$

$$= R_g + \frac{R_s R_d}{R_s + R_d} + j \frac{1}{\omega(C_{gs} + C_{gd})}$$

따라서, LO의 전력은 식(8)과 같다.

$$P_{LO} = \frac{1}{2} V_{LO}^2 \omega^2 (C_{gs0} + C_{gd0}) \left( \frac{R_s R_d}{R_s + R_d} + R_g \right) \quad (8)$$

$C_{gs}$ 와  $C_{gd}$ 는 전압이 걸리지 않을 때의 값인  $C_{gs0}$ 와  $C_{gd0}$ 로 근사화 하였다.

### Ⅲ. 믹서회로 설계

본 논문에서 설계한 FET 저항성 믹서는 MIC로 구성했다. 믹서는 3개의 단 즉 LO단, RF단 그리고 IF단으로 구성된다. 각각의 단은 여파기로 구성되며 이들을 결합하여 최종적으로 믹서의 전체회로를 구성한다. 소자, 기판 및 주파수에 대한 사양은 표 1과 같다.

표 1. 믹서의 설계 사양  
Table 1. Design specification of the mixer

항 목	사 양	비 고
GaAs FET	packaged ATF13735	AVANTEK
LO	11GHz	
RF	12.5GHz	
RF passband	12 ~ 13GHz	
IF	1.5GHz	
기판	DICLAD522	ARLON
기판두께	10mil	
기판의 유전율	2.48	

#### 3-1. LO단의 정합회로 설계

LO단은 최소의 VSWR(voltage standing wave ratio)를 가지도록 설계해야 하므로 산란계수(S-parameter)에 의한 정합회로(matching circuit)를 구성해야 한다. 결과로 출력에서 최대의 출력을 얻을 수 있다.

LO포트의 입력신호는 일반적으로 0dBm이상의 대신호이므로 대신호 산란계수(large-signal S-parameter)를 추출하여야 한다.

##### (1) 대신호 산란계수

두 주파수는 약간의 차(0.1%정도)를 두고 시뮬레이션을 수행했는데 이는 각 단에서 투과파와 반사파를 프로그램(Harmonic Balance Analysis)이 구별하기 위해서이다.

그림 3-1은 LO단의 LO전력에 대한 입력임피던스를 나타내었다.

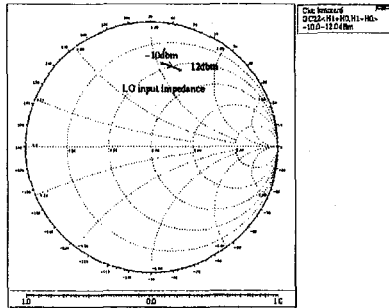


그림 3-1. LO단의 입력 임피던스  
Fig. 3-1. Input impedance at LO port

## (2) DC 차단 커패시터 결정

DC 차단 커패시터(DC Block capacitor)의 선정은 실무에서 일반적으로 채택하고 있는 값을 설정했다.

$$X_c = \frac{1}{\omega C} = 2 \sim 5 [\Omega] \quad (9)$$

## (3) LO전력과 바이어스 결정

LO전력과 바이어스 점을 결정하기 위해 고려해야 할 사항으로는, 변환손실(conversion loss), IM성능(intermodulation performance), 경제적인 문제이다.

최소의 변환손실은 큰 역방향 바이어스와 LO전력으로 얻을 수 있으나, 믹서의 전력소비가 많고 경제적으로 비실용적이다. 또한 낮은 바이어스에서는 넓은 범위에서 IM성능이 좋아졌다. 따라서, 본 논문에서는 이용한 MESFET의 전력특성, 현재 이용가능한 LO전력 등을 함께 고려하여 최소의 IM을 가지도록 레벨을 결정하였다.

게이트의 바이어스는 최소의 변환손실과 최적의 IM 성능을 얻기 위해 역방향 바이어스 -1.3 [V]로 잡았고, DC차단 커패시터는 위에서 제안한 식(9)을 이용해 5[pF]로 설정하였다. 그리고 LO전력은 8dBm으로 설정하였다.

표 2에 믹서의 동작 조건을 요약하였다.

표 2. 믹서의 동작 조건  
Table 2. Operation condition of the mixer

항 목	크 기	단 위
LO 전력	8	dBm
게이트 바이어스	-1.3	V
DC 차단 커패시터	5	pF

## 3-1-1. LO단의 정합회로 설계 결과

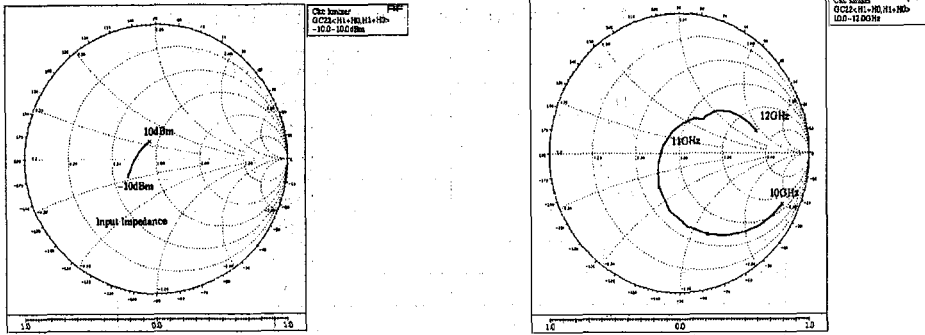
설계된 LO단의 결과를 표 3에 나타내었다.

표 3. LO단의 설계 결과  
Table 3. Designed result of the LO port

항 목	크 기	단 위
마이크로스트립 폭	28.5363	mil
선로길이	245.57	mil
스터브길이	253	mil
반사손실	-17	dB

그림 3-2은 정합된 LO단의 입력임피던스를 나타낸다.

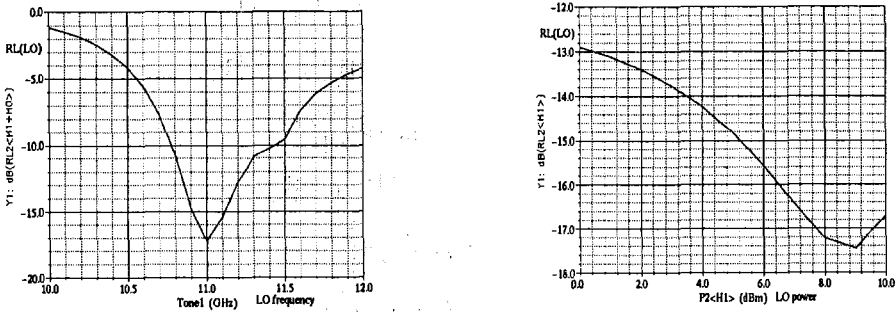




(a) LO 전력에 따른 입력 임피던스의 변화 (b) LO 주파수에 따른 입력 임피던스의 변화

그림 3-2. 정합된 LO단의 입력 임피던스  
Fig. 3-2. Input impedance at matched LO port

그림 3-3는 정합된 LO단의 반사손실을 나타낸다.



(a) LO 주파수에 따른 LO단의 반사손실 (b) LO전력에 따른 LO단의 반사손실

그림 3-3. 정합된 LO단의 반사손실  
Fig. 3-3. Return loss at matched LO port

### 3-2. RF 여파기 설계

RF 여파기는 중심주파수가 12.5GHz이고 통과대역폭이 1GHz인 평행결합선로 대역통과 여파기(parallel-coupled line band-pass filter)로 설계하였다.

11.5GHz에서 20dB이상의 감쇠를 얻기 위해 0.5dB 리플을 갖는 5차 Chebyshev 여파기를 이용하였다.

이 소자값을 J인버터(J-inverter)식을 이용하여 마이크로스트립 선로에 대한 치수를 얻어낸다. 수식에 의한 치수를 Microwave Harmonica를 이용하여 최적화하였다.

최적화된 마이크로스트립 치수를 표 4에 나타내었다.

표 4. RF 여파기의 마이크로스트립 치수  
 Table 4. Microstrip dimensions of the RF filter

항 목	치 수 [mil]
p11	165.37
p22	173.46
p33	169.42
s11	1.0025
s22	2.4603
s33	14.648
w11	1
w22	2.0107
w33	3.6472

그림 3-4은 RF 여파기의 회로도를 나타내었다.

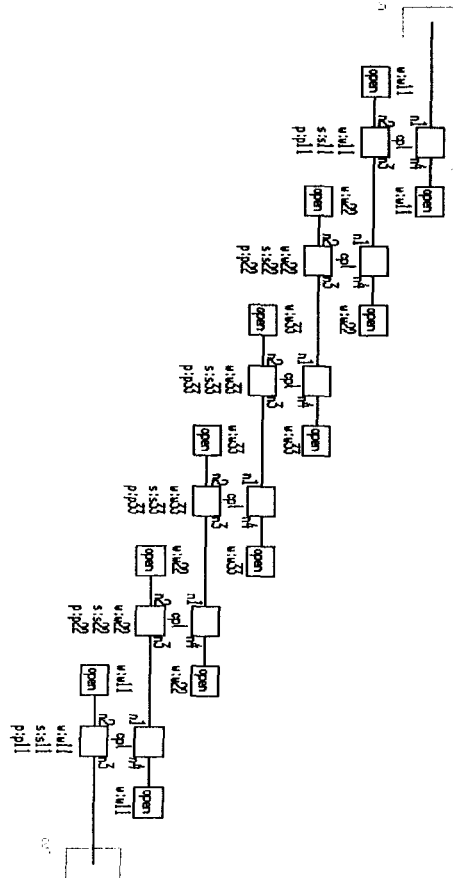


그림 3-4. RF 여파기 회로도  
 Fig. 3-4. schematic diagram of the RF filter

그림 3-5은 RF 여파기의 통과대역특성을 나타내었다.

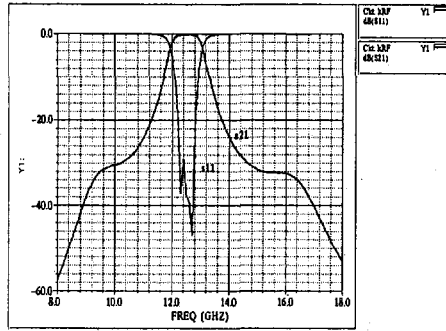


그림 3-5. RF 여파기 통과대역  
Fig. 3-5. RF filter passband

### 3-3. IF 여파기 설계

IF 여파기는 드레인에서 중간주파수 이외의 원하지 않는 모든 주파수를 제거해야 한다. 특히 LO주파수와 고조파성분, RF를 효과적으로 차단하도록 설계해야한다. 저역통과여파기 (low pass filter)가 이 조건을 잘 만족시킬 수 있다.

분포소자(distributed element)를 이용한 필터설계는 집중소자(lumped element)를 이용한 필터와는 달리  $4\omega_c$ 에서 주기적으로 통과대역이 나타난다. 따라서 IF단에서 원하지 않는 신호의 효과적인 차단을 위해  $\omega_c = 6GHz$ 로 결정하였다. 이는 몇 번의 시행착오를 거쳐 얻어내었다.

설계한 저역통과 여파기는 0.5dB 리플 3차 Chebyshev 특성을 이용하였다. 차단주파수는  $\omega_c = 6GHz$ 이고, 반사손실(return loss)은 10GHz에서 30dB이상을 가지도록 설계하였다.

먼저, 이 소자값을 이용하여 집중소자에 의한 저역통과 프로토타입(prototype)을 구성하고, Richard 변환식과 Kuroda등식을 적용하여 마이크로스트립선로로 여파기를 구현한다.

그림3-6은 LO여파기의 회로도이다.

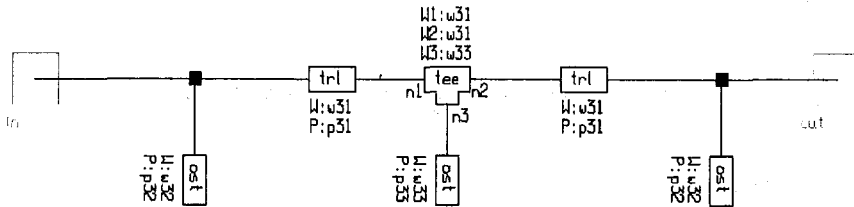


그림. 3-6. LO 여파기 회로도  
Fig. 3-6. Schematic diagram of the LO filter

Microwave Harmonica를 이용한 최적화된 여파기의 치수와 주파수특성을 표 5와 그림 3-7에 나타내었다.

표 5. IF 여파기의 마이크로스트립 치수  
Table 5. Microstrip dimensions of the IF filter

항목	치수[mill]
p31	71.885
p32	196.93
p33	125.24
w31	1.0032
w32	30
w33	39.228

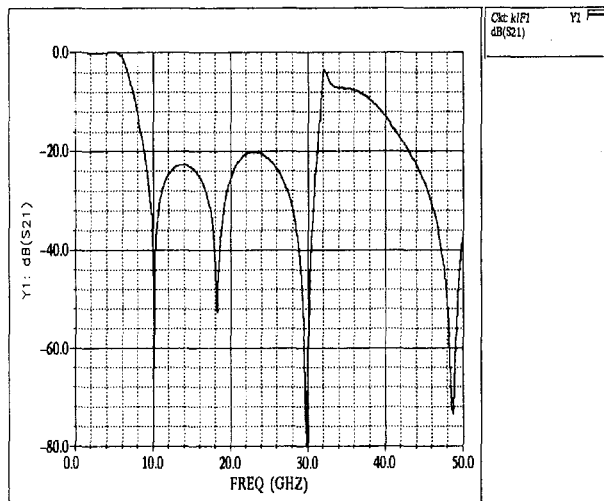


그림 3-7. LO 여파기의 주파수 응답  
Fig. 3-7. Frequency response of a LO filter

## IV. 전체 회로 및 시뮬레이션 결과

### 4-1. 전체 회로도

FET 저항성 믹서의 전체회로는 여파기들을 개별적으로 설계한 후 최종적으로 GaAs MESFET에 결합하였다. LO포트는 최소의 VSWR을 가지도록 최적화 하였고, RF 포트는 중심주파수에서 최소의 삽입손실을 가지도록 하였다. 드레인에 연결되는 RF여파기와 IF여파기의 결합점에서 정합회로를 구성하여 변환손실을 최소화 할 수 있었다. 정합을 위해 부가된 마이크로스트립 선로의 길이는 표 6과 같다.

표 6. 최소변환손실을 위한 마이크로스트립 선로의 길이  
Table 6. Microstrip line for matching

포트	마이크로스트립 선로 길이	단위
LO	176.68	mil
RF	14.295	mil
IF	480.25	mil

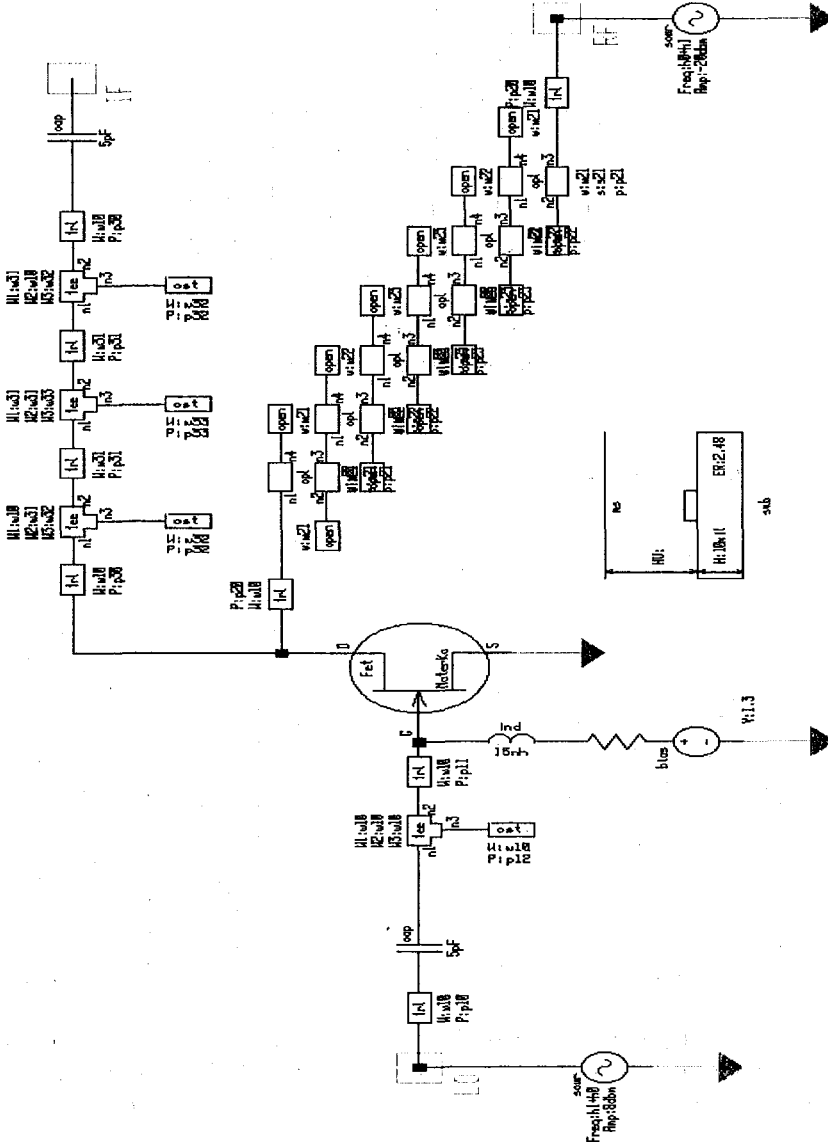


그림 4-1. FET 저항성 믹서의 회로도  
Fig. 4-1. Schematic diagram of the FET resistive mixer

## 4-2. 시뮬레이션 결과

### (1) 전력 스펙트럼(power spectrum)

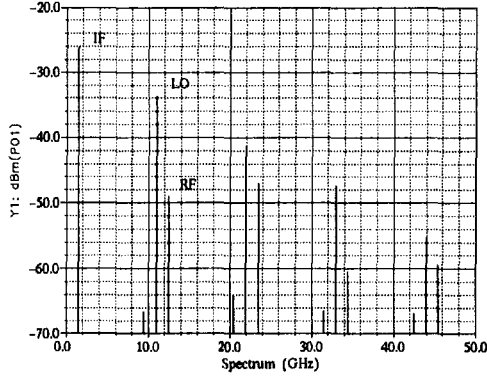


그림 4-2. 전력 스펙트럼  
Fig. 4-2. Power spectrum

### (2) 변환손실(conversion loss)

중심주파수(12.5GHz)에서 최소변환손실 -5.9dB를 얻었다.

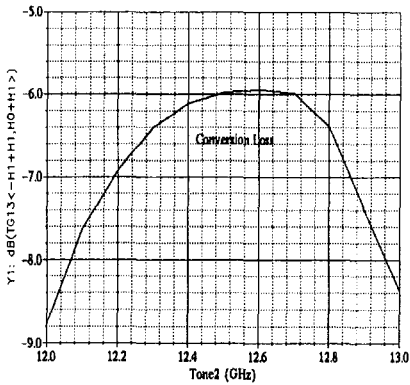


그림 4-3. RF 주파수에 따른 변환손실  
Fig. 4-3. Conversion loss as a function of RF frequency

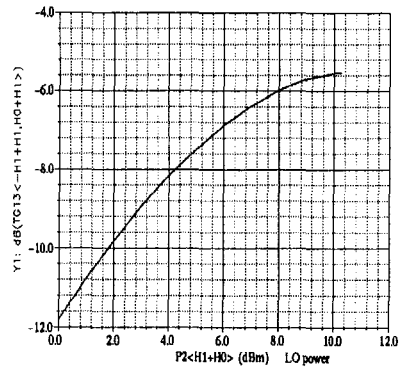


그림 4-4. LO 전력에 따른 변환손실  
Fig. 4-4. Conversion loss as a function of LO power

(3) 잡음지수(noise figure)

중심 주파수(12.5GHz)에서 최소잡음지수 3.9dB를 얻었다.

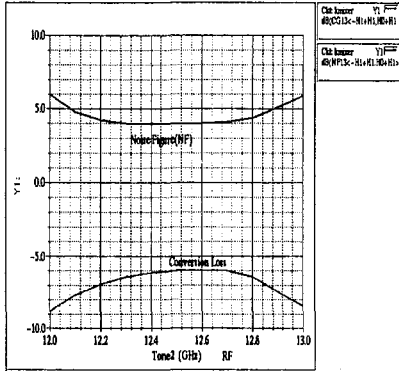


그림 4-5. RF 주파수에 따른 잡음지수  
Fig. 4-5. Noise figure as a function of RF frequency

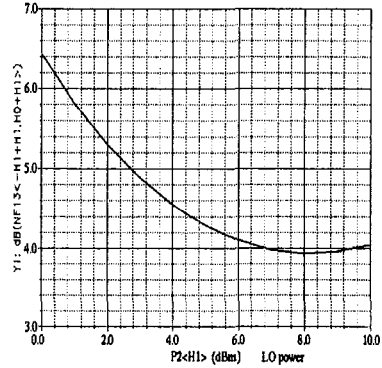


그림 4-6. LO 전력에 따른 잡음지수  
Fig. 4-6. Noise figure as a function of Lo power

(4) 동적영역(Dynamic Range)

1dB압축점(1dB compression point)은 9 [dBm]를 얻었다.

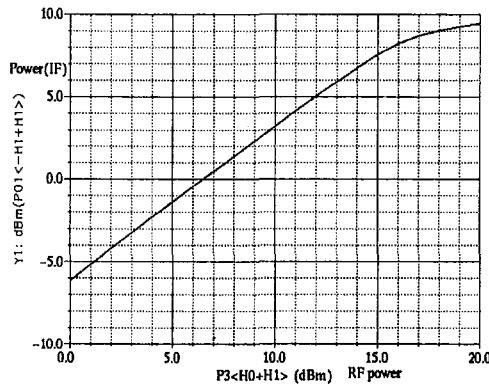


그림 4-7. 동적 영역  
Fig. 4-7. Dynamic Range

(5) 3차 절편점(third-order intercept point)

근접한 RF주파수의 차를 10MHz로 두고 시뮬레이션을 수행하였다. (12.5GHz와 12.51GHz). 시뮬레이션 결과로 3차 절편점을 정확히 예측하기가 상당히 어렵다. 따라서 RF전력이 -10[dBm] 에서 0[dBm]를 기준으로 예측한 결과는 약 25[dBm]이었다.

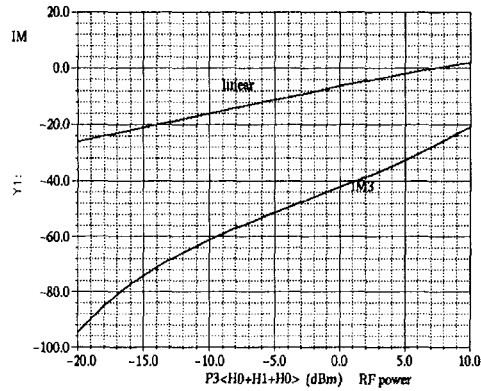


그림 4-8. 3차 절편점  
Fig. 4-8. Third-order intercept point

(6) 격리도(isolation)

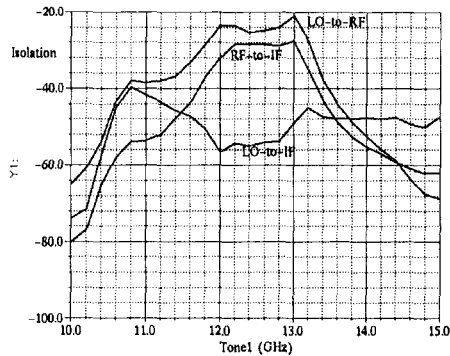


그림 4-9. 각 단간의 격리도  
Fig. 4-9. Port-to-port isolation

각 단간의 격리도는 20dB이상을 가진다.

4-3. 믹서의 특성 비교

표 7에서는 기존의 X-밴드( $P_{LO} = 10dBm$ ,  $f_{RF} = 10GHz$ )에서 설계한 믹서와 본 논문에서 설계한 믹서의 성능을 비교하였다.



표 7. 믹서의 비교  
Table 7. Mixer comparison

믹서의 종류	변환이득/손실[dB]	IP3[dBm]	P1[dBm]	NF[dB]
다이오드	-7.2	10.5	0	7.7
게이트	+6	16	5.0	6.6
FET저항성	-5.9	25	9	3.9

믹서종류	변환이득/손실	잡음	포트간 격리	상호변조성능	동적영역	바이어스
다이오드	손실	6-7dB	필터, 커플러 필요	나쁨	나쁨	불필요
게이트	이득	5-6dB	필터, 커플러 필요	보통	보통	게이트, 드레인 바이어스
저항성	손실	6dB	필터 필요	우수	우수	게이트 바이어스

## V. 결 론

본 논문에서는 설계가 쉽고 상호변조를 줄여 넓은 범위의 동적 영역을 가지는 Ku-밴드용 GaAs MESFET 저항성 믹서를 Avantek사의 ATF13735를 사용하여 유전율 2.48인 ARLON사의 DICLAD522기판 위에 MIC(Microwave Integrated Circuit)로 구현가능하도록 설계하였다.

설계에 사용된 식은 기존의 믹서이론을 바탕으로 응용하였고, 회로설계, 시뮬레이션, 레이아웃은 COMPACT SOFTWARE사의 비선형 설계 툴인 'SERENADE SCHEMATIC EDITOR', 'MICROWAVE HARMONICA', 'SERENADE LAYOUT'를 이용하였다.

본 논문에서 설계한 믹서의 치수는 현재의 국내 제작기술현황과 제작과정에서의 편의를 고려하여 최소선폭을 1[mil]로 제한하였다. 그리고 각 단의 필터는 개별적으로 설계하여 최적화 한 후 최종적으로 믹서의 전체회로에 결합하였다. LO단은 최소의 VSWR을 가지도록 설계하였고, RF단은 최소의 변환손실을 얻도록 설계하였다. 이렇게 설계된 믹서의 특성을 비슷한 레벨의 게이트 믹서와 비교해 본 결과, 변환 이득에서는 게이트 믹서가 우수한 성능을 보였고, 다이오드 믹서와 비교해 볼 때, 설계된 믹서가 그에 상응한 특성을 보이고 상호변조, 잡음 등에서 우수한 성능을 보였다. 또한 각 단간의 격리도는 20[dB] 이상으로, 통신시스템에서 일반적으로 요구되는 값인 20[dB]보다 우수하였다.

FET 저항성 믹서는 다른 믹서에 비해 상호변조 특성이 가장 우수하며, 디자인이 쉽고 저잡음 수신기에 실용적으로 응용할 수 있으리라 생각된다.

## 참고문헌

- [1] Stephen A. Maas, "Microwave Mixers," Artech House, 1993
- [2] Stephen A. Maas, "A GaAs MESFET Mixer with very low intermodulation," IEEE Trans. Microwave Theory Tech., vol. MTT-35, pp. 425-429, April 1987.
- [3] R. A. Pucel, D. Masse, and R. Bera, "Performanc of GaAs MESFET mixers at x-band," IEEE Trans. Microwave Theory Tech., vol. MTT-24, pp. 351-360, June 1976.
- [4] Stephen A. Maas, "A GaAs MESFET balanced mixer with very low intermodulation," IEEE MTT-S International Microwave Symposium Digest, pp. 895-898 1987.
- [5] Stephen A. Maas, "Theory and analysis of GaAs MESFET mixers," IEEE Trans. Microwave Theory Tech., vol. MTT-32, pp. 1402-1406, October 1984.
- [6] Osamu Kurita and Kozo Morita, "Microwave MESFET mixer," IEEE Trans. Microwave Theory Tech., vol. MTT-24, pp. 361-366, June 1976.
- [7] Thomas A. Winslow and Robert J. Trew, "Principles of large-signal MESFET operation," IEEE Trans. Microwave Theory Tech., vol. MTT-42, pp. 935-942, June 1994.
- [8] Iltcho Angelov, Herbert Zirath, and Niklas Rorsman, "Validation of a nonlinear transistor model by power spectrum characteristics of HEMT's and MESFET's," IEEE Trans. Microwave Theory Tech., vol. MTT-43, pp. 1046-1052, May 1995.
- [9] Anthony M. Pavio, Ralph H. Halladay, Steven D. Bingham, and Craig A. Sapashe, "Double balanced mixers using active and passive techniques," IEEE Trans. Microwave Theory Tech., vol. MTT-36, pp. 1948-1957, December 1988.
- [10] 김영웅, 이재혁, 김범만, 전용구, 이현행, "PCS용 MIC 혼합기 개발," Telecommunications Review, 제6권 제4호, pp. 412-420, 1996 7-8월.