울산대학교 공학연구논문집 제33권 1호 pp. 167~178, 울산대학교.
Journal of Engineering Research Vol. 33, No. 1, pp. 167~178, 2002
University of Ulsan.

무선랜용 Q-대역 0.25㎛ pHEMT MMIC 저잡음증폭기 설계*

최우성 · 이원조 · 권태운 · 최재하
전기전자정보시스템공학부

<요 약>

본 논문에서는 무선랜용 수신 시스템의 첫 단에 쓰이는 Q-대역 2단 MMIC 저잡음 증폭기를 설계하였다. 설계된 증폭기의 이득은 10.312±0.5dB, 잡음지수는 2.677dB이다. 입력 정재파비 VSWR_in = 1.072이고, 출력 정재파비 VSWR_out = 1.055이며, 1dB 이득압축점은 5.824dBm, IIP3는 13dBm이다. 이번 저잡음 증폭기 설계에 사용된 pHEMT는 HP-EEsof사의 각각 0.25㎛×50㎛ 크기의 2-finger 루트모델이다. 제작을 위한 레이아웃은 칩사이즈가 1,800㎛×1,500㎛이다. 칩사이즈를 고려해서 바이어스단의 $\lambda/4$ 라인은 구부려서 구성하였으며 1단과 2단은 50Ω 정합을 하였다.

Design of Q-band 0.25㎛ pHEMT MMIC 2-Stage Low Noise Amplifier for Wireless LAN

Woo-Sung Choi · Won-Jo Lee · Tae-Woon Kwon · Jae-Ha Choi
Department of Electrical Engineering and Information Systems

<Abstract>

In this paper, the design of Q-band 0.25㎛ pHEMT MMIC 2-Stage Low Noise Amplifier for Wireless LAN is discussed. The LNA has a gain of 10.312±0.5dB and a noise figure of 2.677dB. An input VSWR of the LNA is 1.072 and an output VSWR of the LNA is 1.055. 1dB gain compression point of the LNA is 5.824dBm and IIP of the

* 이 논문은 IDEC의 부분적인 지원에 의해 연구되었음.

LNA is 13dBm. In this paper, HP-EEsof's pHEMT 2-finger ROOT Model of 0.25㎛×50㎛ is used. The layout chip size for manufacturing is 1,800㎛×1,500㎛. To reduce the size, a curved shape is adapted for $\lambda/4$-line realization. The first and second stage are matched to 50Ω.

1. 서 론

랜(LAN) 서비스를 무선화하면 무선통신 개념을 이용할 수 있게 된다. 무선통신 수신 시스템의 가장 앞단에서 안테나로부터 들어오는 미약한 신호를 받아 다음 단에서 처리할 수 있는 레벨로 증폭하는 기능을 하는 것이 저잡음 증폭기이다. 새로운 무선랜 서비스를 위한 대역으로 Q-대역을 사용한다. 제2세대 이동통신 기술인 CDMA와 제3세대인 IMT-2000의 차세대 무선통신 기술에 필수인 전파 송수신단의 송신(Tx)칩과 수신(Rx)칩은 GaAs와 SiGe 화합물 반도체에 의해 구현 되고 있다. 제4세대 통신인 40GHz의 무선 ATM-LAN, 40~60GHz MBS(mobile broadband system), 70GHz대의 ITS(intelligent transportation system)의 밀리미터파 기술에 GaAs(InP포함)계 화합물 반도체가 적합하다. 이렇게 높은 주파수에서는 기존의 MIC형 능동부품은 제작이 어려우므로 MMIC 기술을 사용하게 된다. 기존의 MIC 기술에서 능동소자의 패키지에 의한 기생성분을 제거할 수 있으므로 동작 주파수의 한계를 높일 수 있으며 이득을 높이고, 잡음지수를 개선할 수 있는 장점이 있다. 본 논문에서 사용되는 0.25㎛ pHEMT 소자는 HP-EEsof사의 루트 모델이다. 이는 게이트의 크기가 각각 0.25㎛×50㎛인 2-finger 소자이다. 또한 게이트 역전압에 의해 채널이 제한되는 공핍형 HEMT 이다. HEMT는 그 물리적인 구조에 의해 전자들이 에너지 골짜기를 통해 77° K 에서 250,000㎠/V-s라는 이동도를 가진다. pHEMT는 이러한 에너지 골짜기가 더 깊어진 구조이다. 그러므로 실제 MMIC 회로 구현에서는 pHEMT 구조를 많이 사용한다. 본 논문에서도 EEsof사의 pHEMT 루트모델을 사용하고 있다.

2. 회 로

RF 수신단에 사용되는 저잡음 증폭기는 저잡음용 트랜지스터, 직류전원 인가를 위한 바이어스 회로, 원하는 특성을 갖도록 하는 정합회로로 구성이 된다.

2. 1 정합회로

입력된 신호가 손실없이 출력으로 전달되기 위해서는 시스템(그림 2-1)의 임피던스가 전송선로의 특성임피던스와 같은 값으로 유지되면 된다(식 2-1). 즉, 시스템과 전송선로의 경계에서 반사가 없어지므로 최대전력이 전달될 수 있다. 50Ω 정합을 주로 사용하는데 전원 임피던스와 부하 임피던스를 50Ω에 맞추어 주는 것이다. 스미스도표 상에서 보면 정규화된 임피던스가 1($Z_S=Z_L=Z_o$)이 되고 반사계수가 0($\Gamma_S=\Gamma_L=0$)이 되는 중심으로 보내어 주는 것이 임피던스 정합이다.

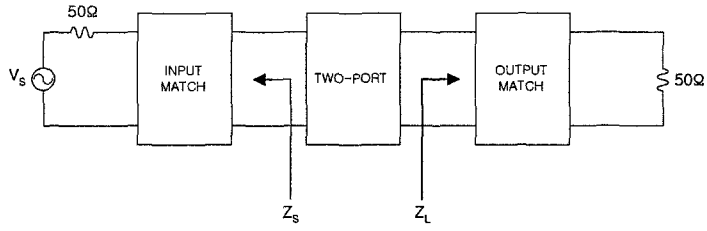


그림 2-1 이단자 회로망의 임피던스 정합

$$\Gamma_X = \frac{Z_X - Z_o}{Z_X + Z_o} \qquad \text{(식 2-1)}$$

집중소자(lumped element)에 의한 정합과 분포소자(distributed element)에 의한 정합이 있는데 먼저 집중소자 L과 C에 의한 정합을 살펴본다. 스미스도표 상에 주어지는 임의의 임피던스를 중심으로 보내는 방법이 많기 때문에 여러 가지 경우의 정합회로가 가능하지만 설계가 쉽고 실용적인 8가지 경우(그림 2-2)를 주로 사용한다. 스미스도표를 이용한 LC 정합과정은 그림 2-3과 같다.

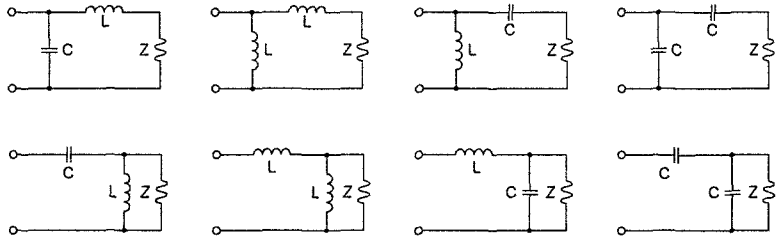


그림 2-2 LC 정합회로

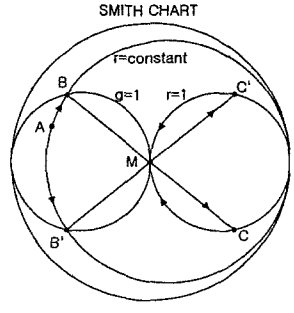


그림 2-3 LC 정합과정

시스템을 다단으로 설계할 때는 50Ω 정합법과 중간단 정합(inter-stage match)법[1]으로 정합 된다. 각 단의 입력과 출력을 50Ω에 맞추어 정합하고 다단으로 설계시에 각 단을 그냥 연결하는 것이 50Ω 정합이다. 이 방법은 설계가 쉬운 반면 전체 시스템의 크기가 커지

는 단점이 있다. 50Ω정합에서 각 단 사이의 두 개 정합회로를 하나로 합쳐서 나타낸 것이 중간단 정합이다. 이는 전체 시스템의 크기가 작아지는 반면 설계가 어려운 단점이 있다.

2. 2 바이어스 회로

트랜지스터가 전압을 입력받아 올바른 전류를 출력하기 위해서 기본적으로 인가해 주어야 하는 전압이 있다. FET의 예를 들면 드레인단에서 소스단으로 전류가 흐를 수 있는 채널을 형성하기 위해서는 V_{DS} 전압을 인가해 주어야 한다. 그리고 게이트단에 $-V_{GS}$ 전압을 입력하여 전류의 양을 조절하게 된다. 이 때 드레인 전압(V_{DS})과 게이트 전압($-V_{GS}$)을 인가해 주기 위한 것이 바이어스 회로(그림 2-4)이다.

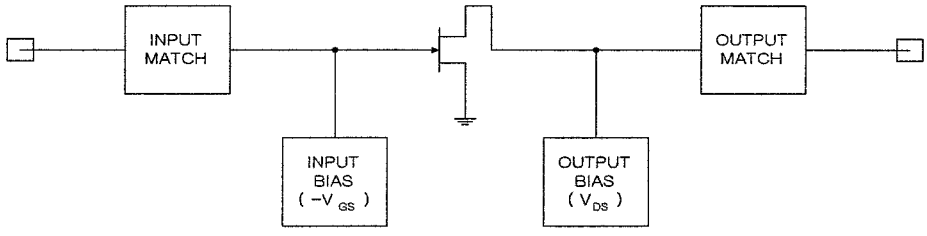


그림 2-4 바이어스 회로를 포함한 시스템

기본적인 바이어스 회로는 전원공급방식에 의해 단일-전원 바이어스(single-supply bias)와 이-전원 바이어스(dual-supply bias)로 나뉜다. 드레인 단이나 게이트 단 중 한 곳에만 전원을 공급하는 방식이 단일전원 바이어스이다. 드레인, 소스, 게이트 단 중 두 곳에 전원을 공급하는 방식이 이전원 바이어스 (그림 2-5)이다. 전원쪽 저항의 영향을 줄이려면 이전원 바이어스를 택한다.

그림 2-5에서 RFC(RF Chokes)는 바이어스 회로에 의해 생기는 임피던스가 임피던스 정합된 회로에 영향을 주는 것을 방지한다. 이를 바이어스 흡수소자(bias decoupling devices)라 하며, 인덕터, $\lambda/4$ 선로 또는 단락스터브가 사용된다. 바이어스 회로에 의한 임피던스의 영향이 없기 때문에 그림 2-4처럼 RF 회로와 바이어스 회로를 따로 설계할 수 있게 된다. 임피던스 정합에 의해 잡음과 이득이 정해지므로 단순함에 비해 중요성이 크다. 그리고 C_B는 저주파에서의 직류를 차단함으로써 시스템의 안정도를 증가시킨다.

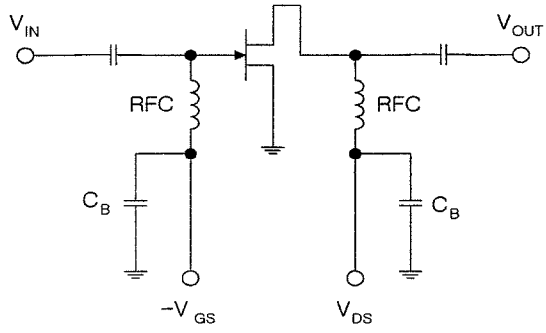


그림 2-5 대표적인 바이어스 회로

2. 3 광대역 회로

광대역 회로 설계시에는 주파수에 따른 $|S_{21}|$의 변화를 보상할 수 있는 정합 회로 또는 궤환회로를필요로 한다[1]. 먼저 보상 정합회로는 주로 대칭형 증폭기(Balanced Amplifier) 설계로 구현된다. 이는 평탄이득(Gain Flatness)을 얻기 위한 정합회로에 의해 발생되는 입출력 전압 정재파비(VSWR) 감쇄를 보상해 준다. 가장 일반적인 경우는 그림 2-6과 같이 3dB 하이브리드 결합기(3dB Hybrid Coupler)를 사용하는 것이다.

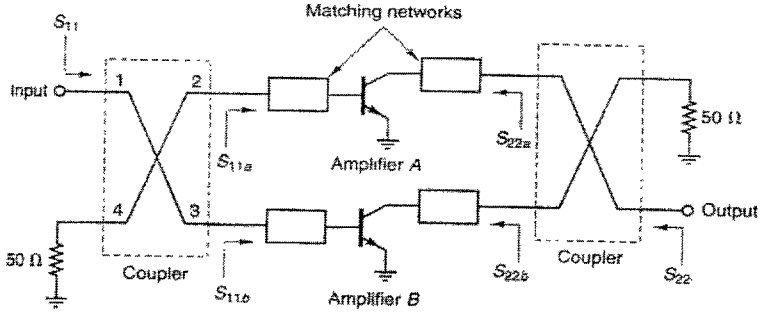


그림 2-6 대칭형 증폭기 구조

입력측 결합기는 3dB 전력 분배기로서 동작하고, 출력측 결합기는 3dB 전력 결합기로 동작한다.

평탄이득에 의한 입출력전압 정재파비 감쇄를 보상하는 다른 방법으로 부궤환(Negative Feedback)이 사용된다. 실제로 앞에서의 정합회로 구성만으로 광대역 특성을 얻기는 힘들다. 가장 일반적인 방법은 그림 2-7과 같은 직렬궤환(Series Feedback)과 병렬궤환(Parallel Feedback)을 사용하는 것이다. 본 논문에서는 직렬궤환을 통한 광대역 특성 및 안정도 개선효과를 얻었다. 실제로 EEsof ROOT모델 자체가 가지는 안정도는 전 대역에서 0.829±0.2로 잠재적으로 불안정한데 여기에 직렬궤환을 통해 전 대역에서 1.45±0.15로 향상되어 무조건 안정되게 되었다.

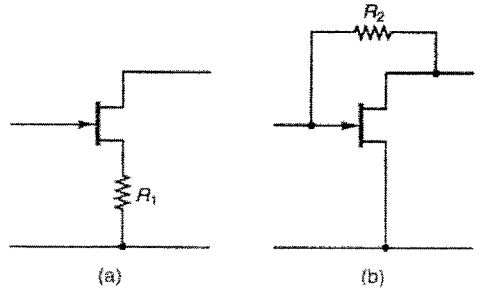
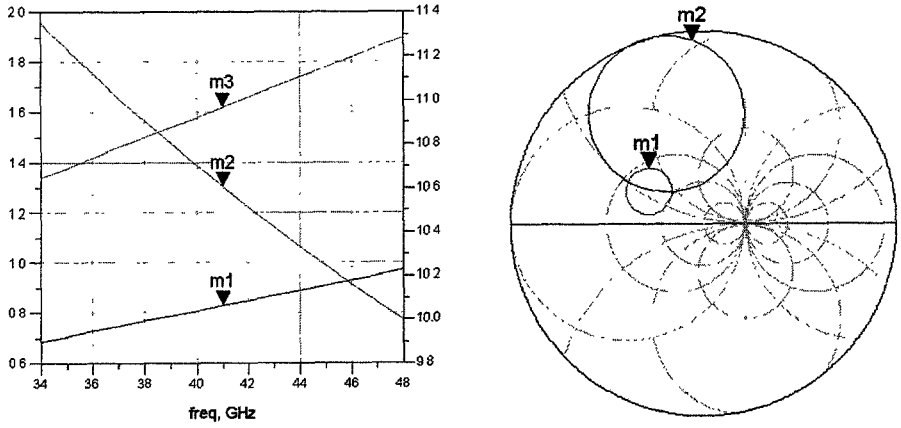


그림 2-7 궤환회로; (a) 직렬궤환, (b) 병렬궤환

3. 저잡음 증폭기 설계

3. 1 소자 특성(Device Simulation)

이제 루트모델(HP-EEsof ROOT Model)의 특성을 알아본다. 저잡음 특성을 위해 게이트 폭과 길이가 각각 0.25㎛×50㎛인 2f100 소자를 선택했다. 자체가 가지는 특성은 그림 3-1과 같다. 안정도 계수(K, m1)는 0.829로 1보다 작아 잠재적으로 불안정하다. 그러므로 안정도 개선을 위해 소스단에 직렬궤환을 걸어주었다. 최대이득(G_{max}, m2)은 10.605dB이고, 최소 잡음지수(NF_{min}, m3)는 1.620dB이다. 중심주파수 41GHz에서 $|S_{11}|$=0.732이고, $|S_{22}|$=0.514로 각각 1보다 작으므로 입출력 안정도원의 외부가 안정된 영역이다. 그림 3-1(b)에서 보면 입출력 안정도원이 스미스도표의 내부에 있으므로 잠재적으로 불안정한 특성을 보이고 있다.



(a) (b)

그림 3-1 소자(HP-EEsof ROOT Model) 자체특성; (a) 안정도, 이득, 잡음지수, (b) 안정영역

3. 2 바이어스 회로설계

소자가 동작하기 위한 직류전압을 인가하고, 미약한 신호레벨을 증가시켜 주는 바이어스 회로(bias circuit)가 필요하다. 그림 3-2에 소자자체가 가지는 직류특성을 나타내었다. 저잡음 특성을 얻기위한 점(m1)을 선택했다. 이때, 드레인-소스간 전류 I_{DS}=14mA이고, 소자에서 소모되는 전력은 29mW이다.

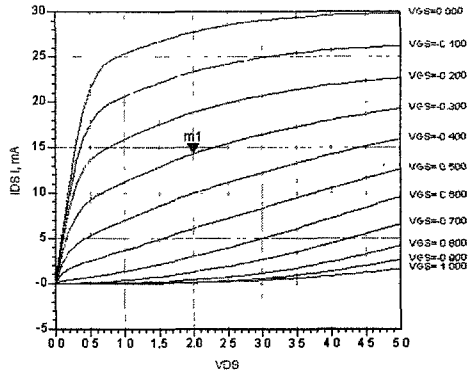
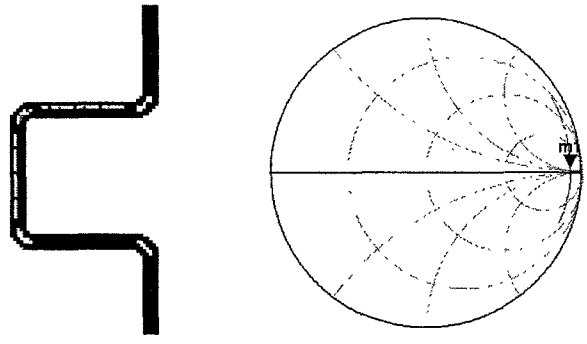


그림 3-2 소자의 DC 특성

이를 바탕으로 바이어스 회로를 설계하였다. 일단 바이어스 회로 자체가 가지는 고임피던스 영향을 제거해 주는 $\lambda/4$ 선로를 설계한다. 중심 주파수 41GHz에서 선로폭을 12㎛로 잡았을 때 $\lambda/4$ 선로의 길이는 631.2㎛이다. 실제 회로 설계시 에는 길이가 너무 길어 그림 3-3(a)와 같이 'ㄷ'자 형으로 구부려 설계하였다. 실제로는 완전하게 무한대의 특성을 얻을 수 없으며, 그림 3-3(b)처럼 최대한 무한대의 특성에 가까운 임피던스(m1)를 얻어내었다.



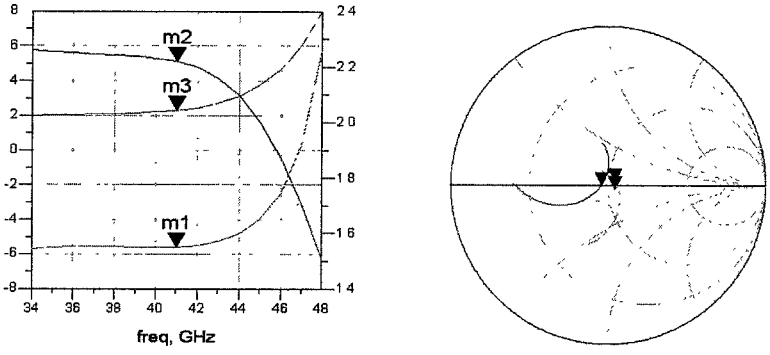
(a) (b)

그림 3-3 $\lambda/4$ 선로; (a)'ㄷ'자형 $\lambda/4$ 선로, (b) 특성

3. 3 첫째단 설계

저잡음 증폭기에서 첫째단은 전체 시스템의 잡음에 영향을 주기 때문에 매우 중요하다. 이는 둘째단 부터는 그 전단의 유효전력이득으로 나누어져 영향을 거의 미치지 않기 때문이다. 그리고, 전원 반사계수(Γ_S)를 최적 반사계수(Γ_O)에 맞추면 최소잡음지수(F_{min})를 얻을 수 있다. 이것이 저잡음 증폭기 설계의 기본원리이다. 본 논문에서 이러한 방법으로 저잡음 증폭기를 설계하였으며, 이는 실제 제조회사에서 많이 사용하는 방법이다. 앞에서 설명한 바와 같이, 저잡음 증폭기는 전원쪽이 중요한 요소이므로 첫째단 설계시 입력측 정합에 가장 비중을 둔다. 그러므로, 출력측 정합은 약간 손해를 볼 수도 있다. 본 논문에서는

다행이 출력측 정합도 동시에 좋은 특성을 얻을 수 있었다. 회로정합은 50Ω 정합을 하였으며, 둘째단과의 결합을 쉽게 하고 특성을 좋게 얻기 위해 중간단 정합(inter-stage matching) 대신 50Ω 정합을 사용하였다. 설계된 첫째단의 특성을 그림 3-4에 나타내었다. 전대역에서 안정도 계수(K, m1)는 1 이상이므로 무조건 안정된 특성을 얻었다. 첫째단 이득(MS_{21}, m2)은 5.112dB이고, 잡음지수(NF, m3)는 2.677dB이다.

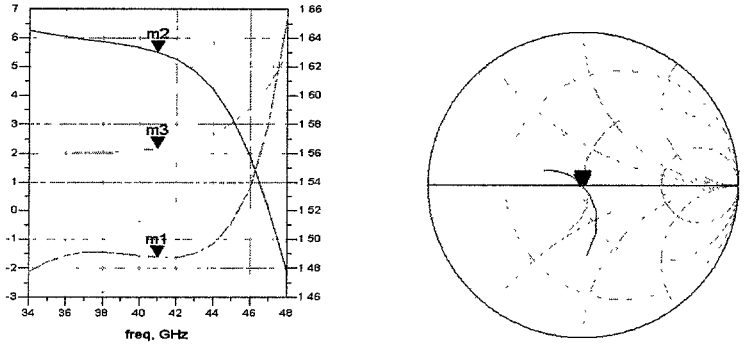


(a) (b)

그림 3-4 첫째단 특성; (a)안정도, 이득, 잡음지수, (b) 입출력 반사계수

3. 4 둘째단 설계

첫째단 설계는 입력 반사계수(Γ_S)를 정합하여 최소 잡음지수를 얻는데 주력하였다. 반대로 둘째단은 출력 반사계수(Γ_L)를 정합하여 첫째단에서 희생된 이득을 높이는데 주력한다. 그래서 첫째단은 입력 정합부터 하고 출력정합을 하는데, 둘째단은 출력정합부터 하고 입력정합을 한다. 첫째단에서 50Ω 정합으로 입출력을 구성하였으므로, 둘째단에서 마찬가지로 50Ω 정합으로 입출력을 구성하였다. 설계된 둘째단의 특성을 그림 3-5에 나타내었다. 전대역에서 안정도 계수(K, m1)는 1 이상이므로 무조건 안정된 특성을 얻었다. 둘째단 이득(MS_{21}, m2)은 5.509dB 이고, 잡음지수(NF, m3)는 2.116dB이다.

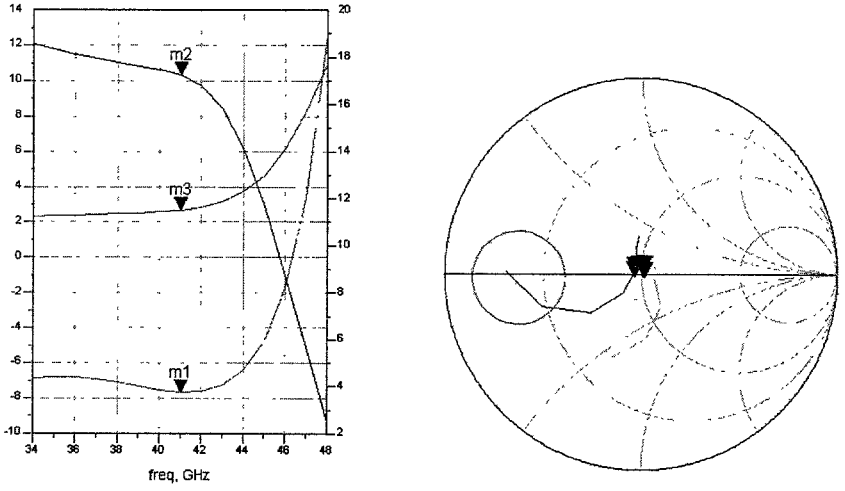


(a) (b)

그림 3-5 둘째단 특성; (a)안정도, 이득, 잡음지수, (b) 입출력 반사계수

3. 5 최종 2단 저잡음 증폭기

이제 각각 50Ω 정합된 첫째단과 둘째단을 연결하여 2단으로 구성한다. 첫째단 부터 제작을 위한 레이아웃을 고려하여 회로를 구성하였으므로, 연결에 문제는 없었다. 설계시 가장 문제가 된 부분은 바이어스 회로 부분이었다. 직류를 걸어주기 위한 패드(PAD)간의 간격이 공정상 정해져 있기 때문에 마이크로스트립 전송선로를 패드까지 연결하느라 바이어스 회로의 전체적인 길이가 길어졌다. 원래는 $\lambda/4$선로에서 바이어스 회로의 영향을 없애주어야 하는데 그림 3-3(b)와 같이 완벽한 바이어스 회로구성이 어려우므로, 특성에 약간의 영향을 받았다.최종적인 2단 저잡음 증폭기의 특성은 그림 3-6과 같다. 전대역에서 안정도계수(K, m1)는 1 이상이므로 무조건 안정한 특성을 얻었다. 둘째단 이득(MS_{21}, m2)은 10.312dB이고, 잡음지수(NF, m3)는 2.677dB이다.



(a) (b)

그림 3-6 최종 2단 저잡음 증폭기 특성; (a)안정도, 이득, 잡음지수, (b) 입출력 반사계수

제4세대 통신인 40GHz의 무선 ATM-LAN 수신(Rx)단에 응용 가능한 저잡음 증폭기 설계를 목표로 하였다. 주파수 대역은 40GHz~42GHz로 잡았으며, 이때 요구되는 이득은 10.5dB이상, 잡음지수는 3.4dB이하가 되도록 설계한다. 실제로 이득은 10.312dB로 목표치보다 0.2dB정도 낮은데, 이 정도의 오차는 무시할 수 있으므로 설계조건을 만족한다고 할 수 있다. 잡음지수는 2.677dB로 목표치 3.4dB보다 훨씬 낮으므로 바람직한 결과를 얻었다. 그리고, 일반적으로 좋은 통화품질을 위해 요구되는 입출력 정재파비(VSWR)로 VSWR_in<1:1.5, VSWR_out<1:1.5로 잡았다. 실제 입출력 정재파비는 그림 3-7과 같이 입력정재파비(m1) VSWR_in = 1.072이고, 출력정재파비(m2) VSWR_out = 1.055이다. 이는 시스템에서 입력신호의 95% 이상이 전달되는 1.5보다 작은 값으로 우수한 성능을 보이고 있다.

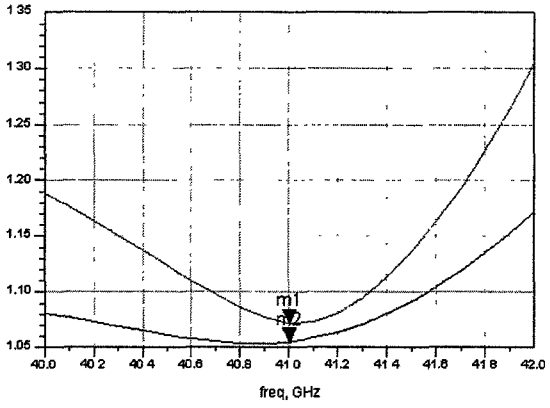
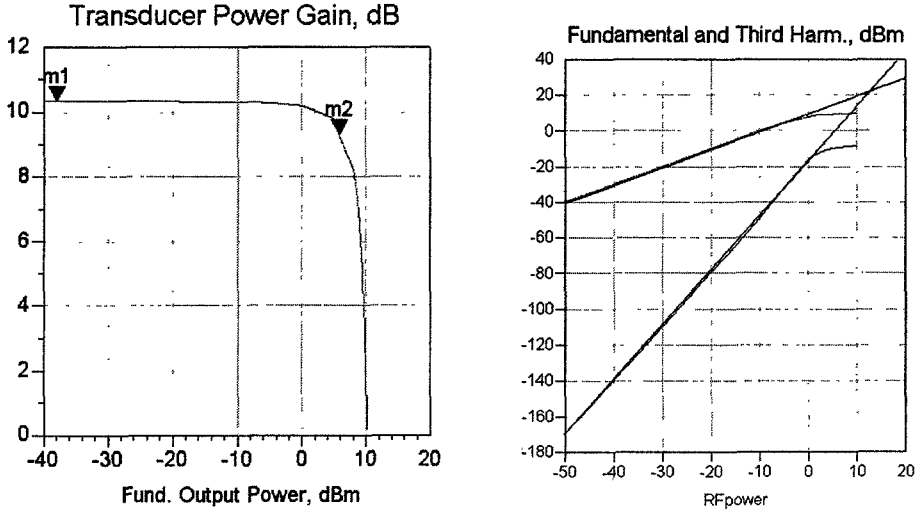


그림 3-7 입출력 전압 정재파비

다음으로 설계된 저잡음 증폭기의 전력 성능인 1dB 이득 압축점과 3차 교차점을 알아본다. 먼저 그림 3-8(a)에 1dB 이득 압축점을 나타내었다. 2단 저잡음 증폭기로 10.312dB의 이득(m1)을 얻었다. 그러므로, 1dB 이득 압축점은 9.312dB가 되는 지점(m2)이다. 이때의 출력 전력은 5.824dBm이다. 이렇게 구해진 1dB 이득 압축점을 가지고 실제로 선형성을 판단해 보기 위해 3차 교차점을 찾는다. 그림 3-8(b)에 3차 교참점을 나타내었다. 저잡음 증폭기는 입력쪽의 IIP3가 더 중요한 선형지표가 된다. 그림 3-8(b)에서 13dBm에서 교차하고 있다. 그러므로, 13dBm까지 선형성을 보장받는다.



(a) (b)

그림 3-8 선형특성; (a)1dB 이득 압축점, (b)3차 교차점

설계된 저잡음 증폭기는 제작을 위해 ETRI(한국전자통신 연구원)의 0.25㎛ pHEMT MMIC 공정에 맞추어 레이아웃 하였으며, 그림 3-9과 같다. 레이아웃은 유전율 12.9인 기판에서 구현하였으며, 공정상의 디자인 규칙에 의해 이루어 졌다.

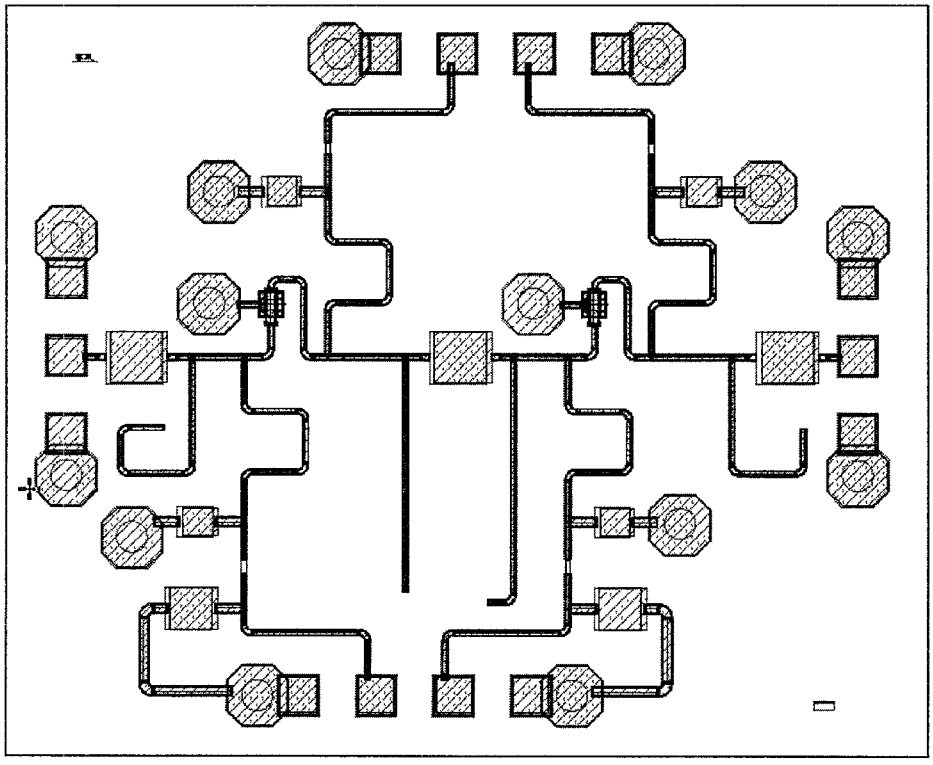


그림 3-9 저잡음 증폭기 레이아웃

4. 결 론

본 논문에서는 GaAs MMIC 기술에 의한 무선랜용 Q-대역 0.25 ㎛ pHEMT 2단 저잡음 증폭기를 설계하였다. 칩크기는 2,000㎛×1,500㎛를 목표로 설계하였는데 실제 크기는 1,800㎛ ×1,500㎛로 줄였으며, 40GHz~42GHz대역에서 이득 10.312dB±0.5dB, 잡음지수 2.677dB인 특성을 보였다. 그리고, 입력 정재파비 VSWR_in = 1.072, 출력 정재파비 VSWR_out = 1.055 이다. 이는 시스템에서 입력신호의 95% 이상이 전달되는 1.5보다 작은 값으로 우수한 성능을 보이고 있다. 1dB 이득 압축점은 5.824dBm이다. 그러므로, 설계된 저잡음 증폭기는 5.824dBm까지 전력을 구동할 수 있다. 저잡음 증폭기의 선형지표가 되는 입력쪽 IIP3는 13dBm이다. 그러므로, 13dBm까지 선형성을 보장받는다. 설계에 사용된 기판은 유전율이 12.9, 두께 100㎛, 메탈두께 3㎛, loss tangent는 0.001이다. 설계된 MMIC 저잡음 증폭기는

무선랜 시스템용 RF단 모듈 구성에 적용할 수 있다.

제4세대 통신인 40GHz의 무선 ATM-LAN, 40~60GHz MBS(Mobile Broadband System), 70GHz대의 ITS(Intelligent Transportation System)의 밀리미터파 기술에 아직은 GaAs(InP 포함)계 화합물 반도체가 적합하다. 본 논문에서도 GaAs 화합물 반도체를 사용하여 설계하였다. 앞으로의 주파수 수요를 고려해 보면 광통신용 화합물 반도체 기술이 필요할 것이며, 이를 위해 광통신용 전자소자개발 및 초고속 광통신 반도체 소자기술개발이 진행되고 있다.

참고문헌

1. Guillermo Gonzalez, MICROWAVE TRANSISTOR AMPLIFIER Analysis and Design, PRENTICE-HALL, 1997.
2. I. D. Robertson, MMIC Design, IEE 1995.
3. G. E. Bodway, Two Port Power Flow Analysis Using Generalized Scattering Parameters, Microwave Journal, May, 1967.
4. 유영근 외3, 위성수신기용 Ka-대 MMIC 광대역 저잡음증폭기 개발, 한국통신학회 1998년도 하계종합 학술발표회 논문집.
5. 유영근, 임종식 외, 위성통신용 Ka-대역 MMIC 광대역 저잡음 증폭기 개발, 1998년 한국통신학회 하계종합 학술대회, vol. 17.
6. Aust, M. V외, A low noise, high gain Q-band monolithic HEMT receiver, Microwave Symposium Digest, 1994., IEEE MTT-S International, 1994.
7. Bourne, P외, 35 GHz and 60 GHz low noise HEMT MMIC amplifiers for civil applications, Microwave Symposium Digest, 1992., IEEE MTT-S International, 1992.