

〈Review〉

硅素 積層成長技術과 그 應用에 關하여

李 鍾 和

材 料 工 學 科

〈要 約〉

硅素 積層成長의 技術과 그 部品에 對한 應用에 關하여 조사 연구하였다.

여러 가지 化學反應工程이 硅素積層成長에 利用된다. 그중 몇가지 工程은 特別한 技術的 難點이 있거나 限定된 收率밖에 얻을 수 없어 實際 生産에는 利用되지 못하고 있다. 가장 넓게 利用되는 세가지 工程은 barrel型 反應器속에서 SiHCl_3 와 SiCl_3 의 水素還元工程과 SiH_4 의 熱分解工程이다.

최근에는 低溫의 薄膜 多結晶成長에 상당한 研究動向을 보이고 있고, 積層成長硅素는 넓은 接合面을 갖는 電力用, information用, imaging用 部品들의 製造에 넓게 利用되고 있다.

Survey of the Technology and Application of Silicon Epitaxial Growth

Lee, Jong-Hwa

Dept. of Materials Science and Engineering

〈Abstract〉

A brief survey is presented describing the technology and application of silicon epitaxial growth.

There are several chemical reactions and deposition systems which have been used to grow silicon epitaxially. Some of these processes present particular technical difficulties or have limited yield. The three processes most widely used employ the reduction of SiCl_4 or SiHCl_3 with hydrogen and the pyrolytic decomposition of SiH_4 in the barrel type reactor.

Emphasis has also been placed recently on the production of thin polycrystalline layers at low temperature.

Epitaxial growth silicon has been widely used to manufacture power, information and imaging devices with large area junction.

I. 緒 論

지난 30年동안에 半導體 硅素에 對한 需要가 예기치 않은 속도로 증가해 왔고, 또 工程技術과 裝置의 개선은 많이 이룩되었지만, 部品素子が 더욱 복잡해짐에 따라 더 高純度이고 結晶構造가 完全한 硅素가 必要하게 되었다.⁽¹⁾ 工程技術의 개선과 完全한 構造의 半導體 材料의 開發에 따라 1960년에 처음으로 Theuerer⁽²⁾에 의해 氣相에서 析出된 硅

素單結晶이 Transistor 製造에 利用된 이후 積層成長法이 半導體工業의 部品製造의 基本 標準處理技術의 하나가 되었다.

氣相成長(vapor growth)이란 말은 半導體의 어떤 氣體化合物에서 응고아닌 다른 技術에 의해 結晶 seed(substrate; 基板)위에 固體와 氣體의 化學的 反應으로 單結晶이 成長될 수 있다는 조건하에서 析出되는 工程을 뜻하는 말로 쓰여지고 있다. 이 말은 epitaxial growth(積層成長), chemical vapor deposition, 또한 overgrowth라는 말로도 표현된다

epitaxy 또는 epitaxial layer(積層)란 말은 基板(seed crystal)의 格子에 의해 結晶方向과 構造가 결정되는 固體의 結晶이 成長된 層을 말한다. 積層은 다른 材料의 seed를 사용할 때는 hetero-epitaxial 이라 하며, 같은 材料의 seed위에 積層成長시킬 때는 iso-(또는 homo-) epitaxial (Si 基板위에 Si 積層成長)이라 한다. heteroepitaxial growth는 MOS 部品の 製造나 III-V族, II-VI族 結晶成長에 利用된다.⁽³⁾

이 積層成長은 結晶構造의 完全性, 不純物 濃度, 析出된 두께 등을 조절할 수 있는 특별한 公程이 요구되었다. 이 요구를 해결하기 위한 노력은 Czochralski(CZ) 方法^(4,5,6) 혹은 Bridgman 方法과⁽⁷⁾ 최근의 float zone(FZ)⁽⁸⁾ 方法과 같은 液相에서의 單結晶成長에 必要한 노력과 거의 같은 方向으로 경주되었다.

氣相에서 固體가 結晶化될 수 있다는 것은 1925년에 발표된 텅그스틴析出에 對한 Van Arkel⁽⁹⁾의 논문에서 비롯되어 오늘날엔 몰리브덴, 탄탈륨, 지르코늄, 티타늄 등의 高純度 多結晶들이 비슷한 反應에서 얻어지고 있다. 1950년에 같은 原理가 여러 가지 silicon halide의 水素還元,^(10,11,12) 不均化 反應,⁽¹³⁾ 熱分解反應에^(14,15) 의한 高純度 硅素製造에 이용되었다. 이 反應들의 化學과 熱力學의 지식이 氣相成長工程의 開發에 상당히 도움이 되었고, 또한 이들 研究와 積層薄膜의 眞空蒸着에 對한 研究들이 최근의 半導體技術 發展을 가능케 한 結晶基板의 核生成과 成長의 조절에 必要한 條件과 基板表面處理에 도움을 주었다.⁽¹⁶⁾

이 積層成長技術이 利用되기 전에는 擴散 또는 合金法으로 硅素結晶의 添加元素의 doping을 조절하였는데 어떤 III族, V族元素들을 다량으로 過剩 doping하여 過補償해야 하므로 變形(strain)이나 轉位(dislocation)등의 格子缺陷이 생겨 不純物濃도와 그 분포를 조절하기가 힘들어 電氣의 特性이 좋지 않았다.⁽¹⁷⁾ 또한 電子部品素子の 實際 動作部는 30 μm 이하의 극히 얇은 結晶層이고 wafer의 나머지 부분은 기계적 強度와 電極附着 등의 부수적 作用에 必要하며 이 動作部 이외에는 純度나 結晶學的 完全성은 별로 문제되지 않는다.⁽¹⁷⁾ 또한 電力用 部品素子の 電力消耗가 문제되어 動作部는 高純度を 유지하여 耐壓을 높이고 나머지 部分은 不純物濃도가 높아 電氣抵抗이 낮아야 하기 때문에 積層成長法이

아주 적합하다. 이 積層成長法은 재래방법의 난점을 제거하고 IC에서 回路隔離方法을 簡素化시켜 그 特性을 향상시켰고 또한 부품 신뢰도와 收率(yield)을 대폭 증가시키는데 크게 기여했다.⁽¹⁸⁾

그러나 이 積層成長法은 stacking fault와 swirl⁽¹⁹⁾과 같은 缺陷과 autodoping⁽²⁰⁾과 같은 난점이 있기 때문에 이 난점들을 해결하기 위해 계속 연구 노력되고 있다.

電子工業의 半導體部品 製造工程은 單結晶成長 및 原料 wafer 工程, wafer fabrication 工程, assembly 工程으로 크게 세 단계로 나누어 생각할 수 있다.⁽²¹⁾ (그림 1. 참조)

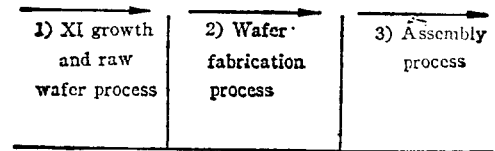


Fig. 1. Wafer and semiconductor devices manufacturing processes.

單結晶 및 原料 wafer 工程은 먼저 silica나 silicate와 같은 硅素鐵을 炭素로 還元하여 얻어진 硅素鐵을 silicon halide⁽²²⁾나 hydride로 만들어 高純度로 精製한 다음 水素還元이나 熱分解로 高純度 多結晶硅素를 얻는다.⁽²³⁾ 이것을 zone refining法으로 다시 精製한 다음 FZ法이나 CZ法으로 單結晶成長시킨다.⁽²⁴⁾ 이 單結晶 ingot를 slicing, lapping,⁽²⁵⁾ polishing,⁽²⁶⁾ etching⁽²⁷⁾ 工程을 거쳐 原料 wafer가 만들어진다. slicing은 (111)標準 wafer는 [110] 方向으로 자르고 (100)標準 wafer는 [100] 方向으로 자른다.⁽²⁸⁾ lapping은 단계적으로 研磨粉末의 크기를 줄여 가며 최종적으로 6~12μm 직경의 研磨粉으로 wafer의 上下面이 平行한 平面으로 만들고 이 研磨로 인하여 파괴된 表面層의 30μm程度의 두께는 化學的이나 電氣的인 方法으로 polishing하여 제거하므로 거울과 같이 번쩍이는 平面表面을 얻는다⁽¹⁷⁾ 일반적으로 etching工程은 CP₄(HNO₃; HF: acetic acid)의 比 50 : 30 : 30cc에 10방울의 Br)나 H₂SO₄: HNO₃의 比가 1 : 1인 溶液에 100~125°C에 10分間 담군 후 탈이온水에 씻고, 그 다음에 5% HF가 수용된 탈이온水에 2分間 담군 후에 탈이온수로 씻은 다음 진공 건조기 속에서 건조시킨다.⁽²⁹⁾

두번째 工程인 wafer fabrication工程은 積層成

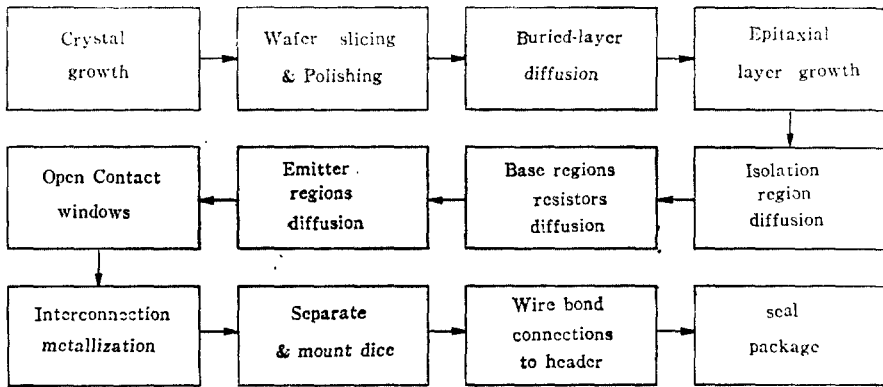


Fig. 2. Basic silicon I.C. fabrication sequence.

長, 酸化, artwork 및 mask, photolithographic, 擴散, isolation, metallization 등의 工程이 포함된다. (30) (그림 2. 참조) 이 工程에 使用되는 wafer는 여러 가지 比抵抗과 添加元素濃度를 가진 lapping, polishing, etching되어 있는 標準化된 wafer들이다. 1973년에 半導體材料 製造者와 工學者들이 모여 世界的인 硅素의 부족에 대처하기 위해 單位面積의 硅素 wafer에 어떻게 最大의 部品을 만들 수 있을까?에 대해 회의를 열었다. (31) 이에 대한 結論은 wafer의 結晶方向, 形態, 基準斷面(reference flat), 직경, 두께, 表面의 굴곡과 배열 등에 대한 標準化를 決定했다. 예를 들어 SEMI(Semiconductor Equipment and Materials Institute)의 wafer標準은 직경이 2 inch인 wafer의 허용직경오차는 ±0.015 inch, 3 inch wafer는 ±0.025inch이고, 標準(111) wafer는 (110)基準斷面을 表準(100) wafer는 (110)基準斷面을 갖는 것 등이다. (32) (그림 3. 참조) 이 렇게 시판용 wafer를 標準化하므로 高價인 硅素를 절약하게 되고 가격에 저렴해질 수 있고 판별의 시간 이 단축되고 表面이 均一하고 더 좋은 製品의 基板으로 使用者는 설계가 용이하고 경쟁력을 높일 수 있게 됐다. (33)

세번째 工程인 assembly工程은 wire bonding, testing, packaging 등의 工程들이 포함된다. 우리 나라의 現在의 半導體部品生産은 노동 집약적이고 최종가공단계인 assembly工程의 단계에 있고, 두번째 工程인 wafer fabrication工程은 試驗단계에 있다. 우리 나라의 電子産業界가 국제 경쟁력을 길러 서 전략적인 산업으로 육성되기 위해서는 wafer

fabrication工程에 더욱 많은 투자를 하여야 하고 硅素의 精製 및 單結晶成長 産業에 까지 시작해야 할 때이다. 또한 오늘날과 같은 에너지 危機에 合成燃料을 開發할 資源도 별로 없는 우리 나라는 代替에너지로 太陽에너지의 開發에 박차를 가해야 할 때 이므로 硅素産業에 對한 研究가 활발히 進行되어야 하겠다.

오늘날 거의 모든 電子部品에 利用되고 있는 積層 成長技術의 概要를 설명하고 積層成長의 傾向과 應用을 소개하고자 한다. 1970년에 丁元박사(17) 의

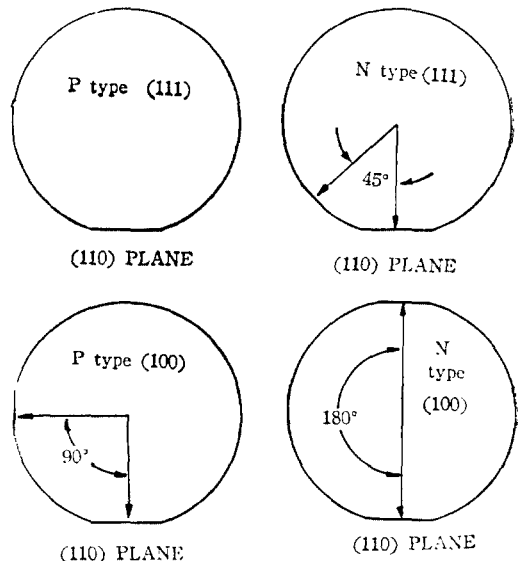


Fig. 3. SEMI wafer standard flat positions for distinguishing type and orientation.

Table 1. Vapor Growth Processes for Silicon. (Ref.34)

Type of process	Source material	Ambient or Carrier gas	Deposition temp. (°C)	Has epitaxial growth been achieved?	Is process being used for commercial devices?
H ₂ reduction	SiHCl ₃	H ₂	1150~1300	Yes	Yes
"	SiCl ₄	"	1200~1300	"	"
"	SiBr ₄	"	1100~1300	"	No
"	SiI ₄	"	1000~1200	"	"
Pyrolytic decomposition	SiI ₄	Vacuum	~1000	?	No
"	SiH ₄	H ₂ , N ₂	1000~1200	Yes	Yes
Disproportionation	SiI ₂	I ₂	~950	Yes	No

해 이 積層成長技術이 잘 설명되었지만 1970年 이후의 研究에 對해 다시 소개하고자 한다.

II. 硅素 積層成長工程

氣相에서 高純度 硅素 多結晶을 析出하는 反應에 對하여 現在까지 여러 가지 工程이 발표되었고 계속 研究中에 있다.(표 1. 참조) 이들 工程은 먼저 安定한 硅素化合物을 溫度 T₁에서 合成한 후 純度を 높이기 위하여 蒸溜하여 精製시킨다. 反應시킬 때는 이 精製된 이 化合物의 溫도와 運搬氣體(H₂, N₂, Ar)의 流量을 조절하므로 硅素化合物은 一定한 蒸發量이 유지되어 溫度 T₂로 유지되는 析出管속으로 運搬된다. 反應의 析出速度와 收率(yield)은 工程變數(氣體殘留時間, 硅素化合物 濃度, 溫度)에 의존된다.

表 1.의 硅素化合物들은 모두 積層成長에 利用이 가능하지만⁽³⁴⁾ 基板表面의 性質(原子크기, 熱膨脹, 結晶構造 等)에 따라 多結晶 혹은 單結晶 硅素가 成長될 수 있다. 一般적으로 iso-epitaxial 成長은 自動적으로 單結晶 成長의 條件이 만족된다. 또한 基板의 表面은 原子單位로 精製해야 하고 表面損傷이 없어야 結晶의 분극한 核生成이 防止되어 單結晶 成長이 가능하다.⁽¹⁷⁾

析出原子의 表面流動도를 決定하는 析出溫度를 조절하므로 析出速度를 조절할 수 있다.⁽¹⁶⁾ 또 조절해야 할 析出層의 性質은 두께, 表面 topography, 電氣抵抗, 傳導 carrier type 등이다. 各 析出反應에 對한 설명은 다음과 같다.

1. 熱分解 反應

熱分解에 의해 硅素析出이 가능한 硅素化合物中에서 SiI₄(silicon tetraiodide)와 SiH₄(silane)에 對해 가장 많은 연구가 되어 있다.⁽³⁵⁾ SiI₄는 가장 잘 合成, 精製, 分解되지만 高價인 요소를 回收해야 하므로 密閉型 反應管을 使用해야 하는 短點이 있고, 氣體의 purging이 어려워 純度개선이 힘들다.⁽³⁶⁾ 또한 SiI₄는 적당한 收率을 얻을 수 없어, 오늘날의 工程에서 그 利用度가 떨어지고 있다.

그 밖에 siloxane, silicate가 研究되었지만 精製 및 기타 工程이 어렵다. 또 SiF₄(silicon tetra-fluoride)는 가장 安定한 化合物이지만 高溫에서 分解되므로 조절과 精製가 힘들다. SiBr₄, SiCl₄는 硅素의 융점이하에서 거의 熱分解가 안된다.⁽³⁵⁾

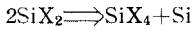
SiH₄는 不安定한 化合物로 취급하기 어렵지만 아르곤이나 水素로 稀釋하여 취급하므로 安定을 꾀할 수 있다.

처음 熱分解工程에 가장 많이 利用되었던 SiI₄ 工程은 낮은 收率性 때문에 점점 SiH₄ 工程으로 代替되고 있다. SiH₄의 熱分解工程은 많은 저자에 의해 研究되었다. Yasuda와 Moriya⁽³⁷⁾는 Ar과 N₂ 雰圍氣에서 Silane의 熱分解로 Silica 基板위에 多結晶 硅素가 析出될 때 B₂H₆(diborane)에 의한 Boron doping이 觸媒로 作用하여 析出速度를 증가시켰다고 보고했고 또한 Boron이 硅素 grain의 成長의 效果를 준다고 보고했으며, 이러한 Boron의 觸媒效果는 Silane을 利用하여 硅素 低溫積層成長이 가능하게 했다.⁽³⁸⁾ 低溫成長時 硅素의 構造는 530°C 以

下的 溫度에서는 非晶質(amorphous) 構造이였으며 530°C 以上の 溫度에서는 多結晶인 grain 組織이 析出된다.⁽¹⁷⁾ 低溫成長 硅素를 700°C에서 再結晶 熱處理하면 Hall mobility가 증가하고 carrier 濃度가 감소한다고 보고되었다.⁽³⁷⁾

2. 不均化 反應

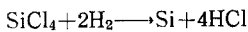
silicon dihalide의 不均化 反應은 다음과 같다.⁽¹⁸⁾



대표적인 不均化 反應인 SiI_2 의 不均化 反應의 硅素析出速度는 780°C~950°C에서 0.5~20 μ m/hr 정도이다.⁽³⁸⁾ 가장 큰 成長速度方向은 <211>方向이고 그 다음은<110>, <111>, <100>順으로 감소된다. 이 不均化 反應에 利用되는 添加元素化合物은 BI_3 , PI_3 , AsI_3 , SbI_3 이다. 이 不均化 反應은 요오드의 回收가 必要하므로 閉鎖型 反應管이어야 한다. 그러므로 基板表面의 준비가 어렵고 接合(junction) 形成의 制限이 문제되어 오늘날에는 이 不均化 反應은 별로 利用되지 않고 있다.

3. 水素還元 反應

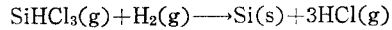
水素還元反應에 적당한 硅素化合物은 $SiCl_4$ ^(39,40) (silicon tetrachloride), $SiHCl_3$ ⁽⁴¹⁾ (trichloro silane), Si_2Cl_6 ⁽⁴⁷⁾ (di-silicon hexachloride) 등이다. 이中에서 $SiCl_4$ 는 室溫에서 액체 (沸點 58°C)이며 高純度로 市販되고 있고 또한 還元反應機構가 잘 알려져 있을 뿐만 아니라 化學적으로 $SiHCl_3$ 나 SiH_4 보다도 安定하여 비교적 취급하기가 安全하기 때문에 半導體部品 生産에 가장 많이 利用되고 있다.⁽¹⁷⁾ 市販되고 있는 高純度の $SiCl_4$ 를 써서



의 反應으로 積層을 성장시킬 때 별도의 添加元素를 注入시키지 않아도 20~100 ohm-cm의 n型結晶이 얻어진다는 특성이 있어서 高純度の n型結晶層을 얻는 경우에 매우 편리하다.⁽²⁾ 積層成長 條件에 對해서는 아래에서 이야기하겠지만 대표적인 例로 1150°C~1200°C에서 水素氣體와의 $SiCl_4$ 의 mole比가 60대1, 流量은 0.25~2l/min일 때 最大 50 μ /hr程度의 成長速度가 얻어진다.⁽⁴²⁾

$SiHCl_3$ 의 積層成長은 $SiCl_4$ 보다 收率이 더 높다.⁽²³⁾ 그러나 $SiHCl_3$ 의 沸點이 32°C로 室溫의 蒸氣壓이 높은 편이라 化學적으로 다소 不安定하여 취급할 때의 조심과 溫度조절의 正確性を 기해야 한다.

오늘날 半導體工業에 가장 많이 利用되고 가장 收率이 높은 $SiHCl_3$ 의 水素還元反應은 다음과 같다.



이 $SiHCl_3$ 와 $SiCl_4$ 의 水素還元工程은 水素를 回收할 必要가 없어 open tube 工程이 가능하므로 purging이 용이하여 高純度の 硅素를 얻는데 적합한 硅素化合物이다.⁽⁴³⁾

硅素積層成長의 反應을 일으키는 反應管은 주로 石英管이 利用되며 이 反應管의 설계가 積層成長의 均一度와 完全度を 크게 좌우한다. 가장 보편화된 反應管은 實驗室에서 주로 使用하는 垂直型과 水平型^(44,45)과 實際 生産에 이용되는 barrel⁽⁴⁶⁾型的의 세 가지가 있다.

이 反應管속의 基板을 加熱하는 方法은 물리브덴, 硅素를 입힌 graphite, 石英을 입힌 graphite, 또는 silicon carbide를 입힌 graphite⁽⁴⁷⁾ 등의 導電物質의 susceptor(또는 pedestal)에 의해 外部에서 間接적으로 加熱할 수 있는 高周波 誘導爐가 가장 적합하다. 極微量의 不純物이 그 硅素單結晶의 電氣的 性質을 크게 좌우하므로 susceptor와 反應管壁에 吸着된 不純物에 매우 조심해야 한다.

工程의 重要な 變數中의 하나가 硅素化合物의 蒸氣壓이다. 약 1 μ m/min의 析出速度를 얻기 위해서 硅素化合物의 分壓이 약 1~20mmHg로 조절되어야 한다. 이것은 室溫에서 꽤 높은 蒸氣壓을 갖는 $SiCl_4$, $SiHCl_3$, SiH_4 에 對해서는 어렵지 않지만 SiI_4 의 水素還元에 依한 析出工程에서는 SiI_4 의 分壓을 얻기 위해서 SiI_4 溶器와 feed線을 100~200°C로 유지해야 하므로 氣體流量을 조절하기 위해 必要한 眞空 valve와 stop cock를 견디지 못하게 한다. 이 말은 open tube 析出工程으로 $SiCl_4$ 와 $SiHCl_3$ 의 利用의 長點을 보여주며, 아직 이 두 工程은 反應機構와 動作條件 및 結果가 비슷하므로 長短點이 뚜렷하지는 않다.⁽⁴⁸⁾

III. 成長速度와 Kinetics

硅素積層成長의 層은 加熱된 susceptor(溫度 500~1200°C) 위의 基板에서 成長된다. 그리고 反應管에 注入하는 運搬氣體는 H_2 , He, Ar, N_2 이다. 이 運搬氣體는 要求되는 抵抗을 얻기 위한 揮發性 doping 化合物(PH_3 , B_2H_6 , AsH_3 , SbH_3)과 함께 약 0.1%의 揮發性 硅素化合物(SiH_4 , $SiCl_4$, $SiHCl_3$,

SiH_2Cl_2 을 실어 나른다. 硅素化合物(예를 들어 氣相의 silane)의 一定濃度下에서 硅素의 成長速度는 溫度의 함수이며 두개의 구분되는 영역을 보인다. (그림 4. 참조) 全 溫度에 걸쳐 成長速度는 氣相의

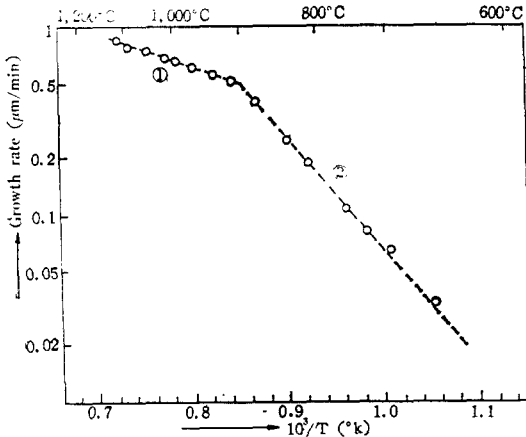


Fig. 4. Temperature dependence of the growth rate of silicon. The carrier gas is hydrogen with 0.1% SiH_4 .⁽¹⁶⁾

silane의 濃度에 比例하고 高溫쪽이 溫度 依存性이 적다. 이 高溫쪽의 反應은 氣相속의 硅素化合物의 擴散에 의해 制限된다고 믿어진다.⁽¹⁶⁾ 高溫쪽이 diffusion controlled process를 보이는 반면 低溫쪽은 더 큰 溫度依存性을 보이며 그 反應은 surface controlled process로 成長速度가 제어되는 것으로 믿어진다. 高溫部가 적당한 單結晶基板위에 單結晶層이 잘 얻어지는데 반해 低溫部는 多結晶으로 成長되는 것으로 믿어지며 이 効果는 成長速度에 크게 依存된다.⁽⁴⁹⁾ (그림 5. 참조)

그림 5에 完全한 單結晶基板위에 硅素의 單結晶과 多結晶成長의 영역을 區分하는 二分線(dividing line)을 그렸다. 이 二分線을 소위 積層溫度(epitaxial temperature)라 한다.⁽¹⁶⁾ 成長速度의 증가와 析出溫度의 감소는 單結晶性을 잃게 하여 多結晶화하게 된다. 이 二分線의 기울기는 硅素의 自己擴散 에너지인 5 eV⁽⁴⁹⁾의 特性에너지에 거의 일치한다. 多結晶化의 시작은 아마 結晶構造의 缺陷에 硅素原子가 trapping되어 일어나는 것으로 믿어지며 單結晶特性을 回復하기 위한 硅素原子의 移動은 活性化 에너지로 설명되는 自己擴散에 기인한다. 그림 4와 그림 5를 比較하여 생각할 때 低溫으로 갈수록 이 二分線이 氣體의 擴散制限反應의 영역에서 表面反

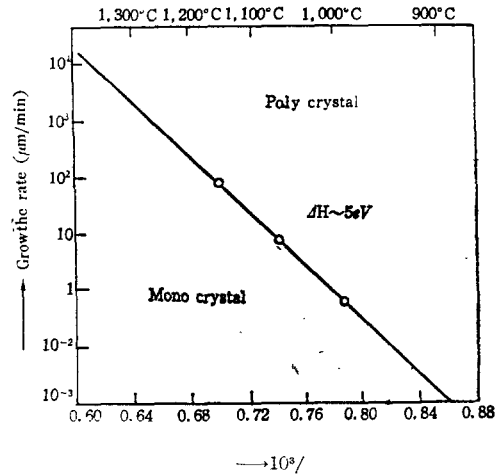


Fig. 5. Dividing line between monocrystalline and polycrystalline growth habits as a function of growth rate and temperature. The experiments were performed with mixtures of SiH_4 and HCl in a 1:1 ratio with hydrogen as a carrier gas.⁽¹⁶⁾

應이 成長速度를 制御하는 영역으로 變하는 點을 꼭 나타낸다고는 볼 수 없다.⁽¹⁶⁾ 즉 이 二分線의 實際 위치는 氣相의 濃度和 成長面에 垂直한 方向의 溫度 기울기에 依存된다.

積層成長工程을 세부적으로 잘 이해하고 설명하기 위해 Eversteyn과 그의 동료들은⁽⁵⁰⁾ 高溫에서의 擴散制限反應에 對해 停滯層(stagnant layer) model을 제의했다. 이 모델은 加熱 susceptor 위에 위치한 基板위로 氣流가 흐르는 水平空浴(혹은 水浴)反應管에 잘 적용이 된다. 약 10cm/sec以上の 氣體速度에서 停滯層은 全 susceptor에 걸쳐 거의 一定한 두께(3~4mm)로 susceptor 바로 위에 있는 氣相에서 形成된다. 實際로 全 溫度기울기가 이 停滯層에서 생긴다고 믿어지므로 熱擴散(thermo-diffusion)이 중요한 역할을 한다고 볼 수 있다. wafer面을 向한 反應物(SiH_4 , SiHCl_3 , SiCl_4)의 擴散은 이 停滯層에 의해 방해를 받지만 熱擴散의 結果로 停滯層에 形成된 核이 안개처럼 흐르는 모양으로 보인다.⁽⁵¹⁾

精確한 成長層의 두께를 조절하기 위해서 氣體流速을 줄여야 하고⁽³⁵⁾ 水平型反應管인 경우 成長層이 왜곡모양이 되므로 基板을 기울게 하여야 한다. 基板의 기울임의 程度는 反應物의 擴散係數($D_{\text{SiH}_4} > D_{\text{SiHCl}_3} > D_{\text{SiCl}_4}$)가 크면 더 커야 한다.⁽¹⁶⁾ barrel

型反應管인 경우엔 주의깊게 基板이 부착된 反應器를 回轉시키므로 10%오차의 두께조절을 할 수 있다 carrier 濃度는 dopant 濃度, 氣體流量, 成長速度 等に 영향을 받으므로 $\pm 15\%$ 以上の 조절은 아직 힘들다.

IV. 硅素積層成長의 傾向

지난 몇년동안 硅素 epitaxy에 관한 成長 kinetics와 doping 문제에 대한 이해가 상당히 진전되었다. 積層成長層의 새로운 評價技術과 工程에서 測定技術이 積層의 性質을 개선하고 規定하는데 큰 도움이 되었고, 오늘날엔 低溫에서의 薄膜多結晶 生産에 더욱 노력을 경주하고 있다. 薄膜單結晶層의 여러 工程에 대한 많은 研究가 발표되었다. (16) 1973年の 半導體 硅素 심포지움에서 J. Bloem(16)은 Trends in the chemical vapor deposition of silicon 이란 題目으로 그 狀況을 설명하였다.

單結晶層 成長에서 sharp junction profile을 얻기 위해서는 out-diffusion(30) (예를 들어 buried layer의 添加元素가 積層成長層 및 基板으로 擴散)을 최소화해야 하며, 여러 가지 部品の 目的을 위해 대단히 얇고 多結晶인 硅素薄膜層이 必要해지므로 成長溫度를 낮추어 低溫成長을 하는 傾向이 있다(41) 低溫成長工程은 타당한 成長速度를 유지할 수 있을 때만 만족스런 結果를 얻을 수 있다. 그림 5에서와 같이 5 eV의 活性化에너지를 가진 二分線을 내리면 單結晶成長을 유지하기 위해서 成長速度를 낮추어야 한다. (16) 成長速度를 낮추면 5 eV보다 상당히 낮은 活性化에너지를 갖는 大部分의 dopant들의 out-diffusion이 진행되어 低溫을 使用한 長點을 잃게 된다. (29) 그러므로 低溫에서의 成長은 成長速度를 어느 程度 빠르게 해야 하므로 單結晶이 유지되지 못하고 多結晶化한다. 그러므로 低溫成長工程은 많은 研究가 앞으로 기대된다. (62)

結晶의 表面原子와 析出된 原子와의 結合過程을 살펴보면 結晶内部에서는 各 原子가 4개의 隣接原子와 電子 結合을 共有하여 규칙적인 共有結合을 하고 있으나 表面原子는 完全한 共有結合을 이루지 못하여 準安定한 상태로 表面에 에너지準位를 形成하고 있다. 여기에 析出된 原子들이 모여 表面原子들과 共有結合으로 單結晶膜을 形成한다. 이때 이 化學結合을 이루기 위한 活性化에너지가 必要하다. 紫外

線을 照射함으로써 이 活性化에너지를 낮출 수 있다 (17) 따라서 成長速度가 커지며 이 차이는 低溫으로 갈수록 현저해진다. Si_2Cl_6 를 還元시킬 때는 Si-Si 結合이 그대로 유지된 產物 析出이 되기 때문에 低溫에서 單結晶生成이 잘 된다. (17) 이 Si_2Cl_6 에 紫外線照射方法에 의해 700°C에서도 單結晶을 成長시킬 수 있다.

一般的으로 말해서 모든 工程變數의 開發과 研究는 한정적이지만 느린 진전을 보이고 있으며 더 많은 silane의 epitaxy의 傾向이 있고, 더 높은 純度와 lifetime 때문에 200 μ m까지의 두꺼운 層을 電力用 IC에 利用하게 되었다. silane의 epitaxy는 순수한 氣體 source의 가능성과 한 反應管속에서 Si, SiO_2 , Si_3N_4 와 같은 모든 型의 積層이 生産 가능하므로 더욱 有用性이 있게 될 것이다. (16) 完全 自動化된 成長設備가 표준화되고 있지만 계속적인 成長이던 면에선 완전 해결을 못한 상태이다.

工程技術과는 別로 문제로 構造, 두께, 抵抗, 壽命(lifetime)과 流動度는 薄膜層生産의 基本 條件들이다. 構造에 對한 X線 topography, 抵抗의 diode capacity 測定, 두께조절을 위한 적외선 간섭 현미경, 그 외에 析出層의 組成, 結晶缺陷, 산소함량, vacancy cluster, swirl, striation, void 등의 問題性을 해결하기 위해 scattered light measurement, electroreflectance measurement, spreading resistance measurement, photo-electric scanning 등의 wafer 試驗技術과 (63) 評價測定方法들은 薄膜層의 性質개선에 有用化되었다. 장래의 모든 工程變數의 制御問題의 더 많은 개선이 必要하며, 均一하고 조급가능한 dopant 問題와 더불어 더욱 精確하고 신속한 비파괴 직접 評價方法이 要求된다. 지금까지 두께조절은 상당히 개선되어 왔으므로 積層成長은 더욱 높은 完全性에 도달할 것이 기대된다.

1970年の 轉位 密度가 큰 wafer에서는 vacancy나 interstitials와 같은 點缺陷은 冷却中에 轉位の climb으로 사라진다. 그렇지만 오늘날의 單結晶 wafer의 轉位密度는 100 cm^{-2} 以下이므로 點缺陷이 擴散으로 表面이나 轉位에 도달하기 전에 安定한 cluster를 形成하여 산소와 結合하므로 swirl을 形成하게 된다. (32) 이 swirl은 산화공정중의 O_2 의 使用 혹은 etching 工程의 HCl 使用이나 in-situ cleaning으로 상당히 감소시킬 수 있다.

오늘날 多結晶硅素에 대한 研究는 低溫析出과 均一性, 薄膜두께의 再現性, 굴곡없는 表面, 극과 미세한 grain 組織, taper, etching 問題, 전기적 유전적 特性問題 等에 方向을 두고 있다.

그 이외에 選擇積層成長과⁽⁵⁴⁾ 二重積層成長에⁽⁵⁾ 의한 回路隔離와 Si₃N₄ passivation⁽⁵⁵⁾ 等에 研究의 注意를 集中하고 있다.

V. 積層成長硅素의 應用

半導體晶體技術에서 積層成長法은 均一하게 doping된 接合에서 대단히 가까운 濃度기울기를 갖는 層을 生産하기 위해 利用된다. 이것은 高電壓電流에서 熱分放效果가 크고 作動時間이 매우 짧아 擴散工程보다 훨씬 좋은 thyristor와 같은 抵電力用 部品の 周波數特性을 얻을 수 있을 뿐만 아니라 오늘날에는 1cm² 이상의 큰 面積의 p-n接合部를 갖는 高電力用 部品에 利用되어, lustrox(광택제)를 利用한 polishing으로 基板表面處理를 잘하므로 1000~3500 V의 耐壓을 얻을 수 있다.⁽⁵⁶⁾ 積層成長硅素가 큰 面積의 接合이 必要한 power rectifier, power transistor, SCR, triac 등의 電力用 部品の collector (혹은 base)로 利用될 뿐만 아니라 information 部品, microwave 部品, imaging 部品들과 sapphire 위에 成長된 硅素薄膜을 利用하는 MOS, SOS 部品 등과 같은 상당한 분야에 利用된다.⁽⁵⁴⁾

積層成長硅素가 單結晶으로 利用될 때는 minority carrier lifetime, 選擇積層成長, faceting, autodoping, 接合의 기울기 등의 性質과 變數를 잘 조절해야 하며, 多結晶으로 利用될 때는 grain 크기, grain doping, grain boundary의 barrier 등의 다른 變數들이 추가로 고려되어야 한다.⁽⁵⁴⁾

一般적으로 積層成長된 p-n接合의 轉位 등의 여러가지 缺陷이 breakdown 電壓을 낮추는 再結合 center 및 金屬不純物의 析出汚染자리인 microplasma 자리가 되어 carrier lifetime을 함께 하여 部品特性을 나쁘게 한다. 그러므로 적절한 基板材料의 選擇, 效果의 etching 試藥, 低溫成長을 利用하고 成長速度를 낮추며 流入氣體의 對流를 조절하여 缺陷을 줄이고 要求되는 doping profile로 놀라운 特性的 電力用, microwave 部品の 生産이 가능하게 되어 轉位가 거의 없는 CZ 結晶이나 산소 汚染이 없고 抵抗이 큰 FZ 結晶만큼 效果의 利用이 기대

된다.

heteroepitaxial 成長法이나 低溫成長에서 만들어지는 多結晶硅素는 monolithic IC와 같은 MOS 部品の Si gate나 誘電隔離(dielectrical isolation)와 field plate structure 등에 有用된다.⁽⁵⁷⁾

참 고 문 헌

1. John Lenzig, "Survey of Semiconductor Crystal-Growing Processes and Equipment," Solid State Tech., 2, (1975.2)
2. H.C. Theuerer, "Epitaxial Silicon Films by the Hydrogen Reduction of Silicon Tetrachloride," J. Electrochem. Soc., Vol.108, 649 (1961)
3. G.W. Cullen and C.C. Wang, "Heteroepitaxial Semiconductors for Electronic Devices," Springer-Verlag N. Y. (1978)
4. Czochralski, "J. Moderne Metalkunde," Springer-Verlag, Berline, (1924) and "Z. Phys. Chem.," 92,219(1918)
5. C.P. Chartier, C.B. Sibley, "Czochralski Silicon Crystal Growth at Reduced Pressures," Solid State Tech., 2, 31 (1975.2)
6. 조권국, "Growth of Silicon Single Crystal by Czochralski Method," KAIS, M.S. Thesis (1977)
7. P.W. Bridgman, "Proc. Am. Acad. Arts Sci., 60, 305(1925)
8. J. Barrett, R.H. Heil, Jr., "Trends in Crystal Growing," Solid State Tech., 2, 37 (1974)
9. A.E. Van Arkel, "Physica, 61,316 (1925).
10. F. Seitz, Univ. Penn. NDRC 14-112 (1942)
11. P. Capper and D. Elwell, "Crucible Rotation and Crystal Growth in the Czochralski Geometry," J. Crystal Growth, 30, 352(1975)
12. T.G. Digges, Jr., "A Solution for Melt Level Control When Growing Czochralski Silicon Crystals in Hemispherical quartz Crucibles," Solid State Tech., 2, 44(1975)
13. A. Matsumoto and T. Isino, "규소와 4엽

- 화구소의 불균화반응,” 일본공업화학잡지, Vol. 68, 262(1965)
14. F.B. Liffon, et al, “High Purity Silicon,” J. Electrochem. Soc., Vol. 101, 287(1954)
 15. L.V. McCarty, “Electrical Properties of High Purity Silicon Made from Silicon Tetraiodide,” J. Electrochem. Soc., Vol.106, 1036 (1957)
 16. J. Bloem, “Trends in the Chemical Vapour Deposition of Silicon,” 2nd International Symposium on Silicon Materials Science and Technology, Electrochem. Soc., May (1973)
 17. 정원, “반도체 공업에서의 실리콘 적층 성장 기술과 그 최근의 발전,” 새 기술(KIST), 2권 1호 (1970.1)
 18. Tolliver, “Si Wafer Cleaning Techniques,” Solid State Tech., Nov., 33(1975)
 19. Jacques M. Assour, “Identification of Chemical Constituent of Defects in Silicon,” J. Electrochem. Soc., (Solid State Sci. and Tech.) 1270(1972.9)
 20. F.G. Viewg-Gutberlet, “Recent Investigations on Swirls and Comparison to Striations,” 2nd International Sym. on Si. Mat Sci. and Tech., Electrochem. Soc., May (1973)
 21. D.J. Hamilton, W.G. Howard, “Basic Integrated Circuit Engineering” McGraw-Hill Book Co., (1975)
 22. 이임렬, “The Preparation of Trichlorosilane from the Cupric chloride-catalyzed Reaction of Silicon and Hydrogen Chloride,” KAIS, M. S. Thesis (1976)
 23. 이종화, “The Preparation of High-Purity Silicon by Hydrogen Reduction of Trichlorosilane,” KAIS, M. S. Thesis (1976)
 24. 이종화, “규소 단결정 성장과 결정 기술의 경향,” UIT Report 8권 2호, 45(1977)
 25. J.T. Law, “Silicon Wafer Technology-State of the Art,” Solid State Tech. Jan., 25 (1971)
 26. G.A. Lang, T. Stavish, “Chemical Polishing of Silicon with Anhydrous Hydrogen Chloride,” RCA Review, 188(1963,12)
 27. H. Robbins, B. Schwartz, “Chemical Etching of Silicon,” J. Electrochem. Soc., Vol.107, No.2, 108(1960)
 28. D.O. Townley, “Optimum Crystallographic Orientation for Silicon Device Fabrication,” Solid State Tech., Jan., (1973).
 29. A. Mayer, “Detection of Damage on Silicon Surfaces: Origin and Propagation of Defects,” RCA Review 415(1970, 6)
 30. 참고문헌 21, p.5
 31. G.E. Moore, Sr., T. Law, “Worldwide Wafer Standardization-Fact or Fancy?”, Solid State Tech., (1975.2)
 32. R.B. Herrig, “Silicon Wafer Technology-State of the Art 1976,” Solid State Tech. (1976.5)
 33. J.W. Carlson, “Industry Standardization of Silicon Substrates,” Solid State Tech., (1973.9)
 34. R. Glang, E.S. Wajda, “Status of Vapor Growth in Semiconductor Technology,” Semiconductor, IBM, 27(1962)
 35. R. Glang, E.S. Wajda, “Silicon,” proc. AIME Conf., Semiconductor Materials, 80 (1961)
 36. F.B. Litton, et al, “High Purity Silicon,” J. Electrochem. Soc., Vol. 101, 287(1954)
 37. Y. Yasuda, T. Moriya, “Marked Effects of Boron-Doping on the Growth and Properties of Polycrystalline Silicon Films,” 2nd International Sym. on Si. Mat. Sci. and Tech., Electrochem. Soc. (1973, 5)
 38. Y. Ban, et al, “Properties of Polycrystalline Silicon,” *ibid.*
 39. E.G. Bylander, “Kinetics of Silicon Crystal Growth from SiCl_4 Decomposition,” J. Electrochem. Soc., Vol.109, No.12, 1171(1962)
 40. D.J. Ashen, et al, “Kinetics of the Reduction of Silicon Tetrachloride and Trichlorosilane by Hydrogen,” J. App. Chem. 18, 348 (1968)
 41. T. Suzuki, et al, “Properties of High-Purity Si Epitaxial layers,” 2nd International Sym.

- on Si. Mat. Sci. and Tech., Electrochem. Soc. (1973)
42. A. Mark, "Single Crystal Silicon Overgrowths," J. Electrochem. Soc., Vol.108, No.9, 880(1961)
43. W.R. Runyan, "Silicon Semiconductor Technology," McGraw-Hill (Texas Instruments Electronics Series) (1965)
44. R.E. Lorenzini, et al, "An Overview of Silicon Crystal Growing Processes," Solid State Tech., Feb. (1974)
45. R. Takahashi, Y. Koga, "Gas Flow Pattern and Mass Transfer Analysis in a Horizontal Flow Reactor for Chemical Vapor Deposition, J. Electrochem. Soc. (Solid State Sci. and Tech.), Vol. 119, No.10, 1406(1972).
46. E. Fujii, et al, "A Quantitative Calculation of the Growth Rate of Epitaxial Silicon from SiCl_4 in a Barrel Reactor," J. Electrochem. Soc. (Solid State Sci. and Tech.), Vol. 119, No.8, 1106(1972)
47. 참고문헌 3, p.62
48. W.R. Runyan, "Semiconductor Silicon" Electrochem. Soc., 169(1969).
49. W.H. Shepherd, J. Electrochem. Soc., 112, 988(1965).
50. F.C. Eversteyn, et al, J. Electrochem. Soc., 117, 925(1970).
51. L.J. Kroko, et al, "Semiconductor Silicon" 316(1969).
52. 참고문헌 3, p.48
53. H.F. Matare, "Wafer Testing," Solid State Tech., (1975,8)
54. P. Rai-Choudhury, "Chemical Vapor Deposited Silicon and Its Device Application," 2nd International Sym. on Si. Mat. Sci. and Tech., J. Electrochem. Soc. 243(1973).
55. V. Harrap, "Equal Etch Rates of Si_3N_4 and SiO_2 Utilizing HF Dilution and Temperature Dependence," *ibid.*
56. K. Roy, "Silicon Epitaxy for Power Devices," *ibid.*