

Impulse응답에 대한 Immittance함수의 계수형 Weighted-Digraph 구성에 관한 연구

李 秀 東
전기공학과

〈요 약〉

2단자망에서 Impulse를 입력으로 하였을 경우 Immittance함수의 weighted-digraph를 선형차분방정식으로부터 구성하였다.

이 방법은 digraph표시에서 node의 수를 최소화할 수 있는 장점을 가지며 가산기, 승산기, 적분기 등을 사용하여 손쉽게 계수형 회로망을 만들수 있게 된다. 그리고 이 weighted-digraph를 매트릭스화 하면 전자 계산기를 이용, 입력과 출력을 용이하게 산출할 수 있다.

A Digital Weighted-Digraph Structure of Immittance Functions for Impulse Response System

Su Dong Lee
Dept. of Electrical Engineering

〈Abstract〉

In one-port networks, the weighted-digraphs of immittance functions for impulse response systems are derived from linear-difference equations. By this method, numbers of nodes are minimized when digital networks are constructed with adders, multipliers and integrators.

From the weighted digraph, matrices are easily obtained and outputs can be calculated promptly by using of computers.

I. 서 론

2단자망에서 Immittance함수들은 차수가 높아짐에 따라 그 해석이 복잡하여져 연속적인 개념으로 처리가 어려워진다.

그러므로 본 연구에서는 Immittance함수들을 이산적으로 다루는 방법으로 선형차분 방정식을 도입하고⁽¹⁾, 이 함수들을 성질상 분류하여 $L-C$, $R-L$, $R-C$ Impedance와 admittance로 나누어 각각에 대한 계수형회로 구성과⁽²⁾ 전산기처리가 가능한 매트릭스의 표시 방법을 제시하였다.

그리고 차분 방정식으로부터 구성된 Weighted-Digraph node를 더욱 간단한 형태로 조합시켜 회로 구성시의 수를 최소화시키고, ⁽³⁾ ⁽⁴⁾ 이 digraph로부터 이산치들에 대한 매트릭스를 구성 전산기 처리시의 능률화를 시킬수 있는 방법을 모색 하였다.

II. Immittance함수의 해석

Immittance함수를 $R-L$, $R-C$, $L-C$ Impedance와 admittance의 6가지형으로 분류하여 그 각각에 대하여 차분 방정식들을 유도하였다.

1. L-Clmittance

L-C로 구성된 회로의 Immittance함수는 pole과 zero가 jw 축상에서만 교호로 나타나며 pole과 zero의 최고차수의 차는 1이다. 그러므로 S-평면에서 원점상에 pole을 가지는 Impedance Z_{L-C} 는 다음과 같은 식으로 표시할 수 있다.

$$Z_{-C}(s) = \frac{k(s^2+w_1^2)(s^2+w_3) \cdots (s^2+w_{N-1}^2)}{s(s^2+w_2^2)(s^2+w_4^2) \cdots (s+w_N^2)}$$

여기서 $N = \left\lfloor \frac{P+1}{2} \right\rfloor = \left\{ \max. I \mid I \leq \frac{P+1}{2}, P = \right.$

$$\left. \begin{matrix} 1, 2, 3, j, I: \text{integer} \end{matrix} \right\}, 0 \leq w_1 \leq w_2 \leq \cdots \leq w_N$$

$z_{L-C}(s)$ 를 차수순으로 정리하면,

$$z_{L-C}(s) = \frac{b_0 s^N + b_2 s^{N-2} + \cdots + b_{N-2} s^2 + b_N}{a_0 s^{N+1} + a_2 s^{N-1} + \cdots + a_{N-2} s^3 + a_N s}$$

$$z_{L-C}(s) = \frac{V(s)}{I(s)}$$

$$= -\frac{b_0 s^{-1} + b_2 s^{-3} + \cdots + b_{N-2} s^{-N+1} + b_N s^{-N-1}}{a_0 + a_2 s^{-2} + \cdots + a_{N-2} s^{-N+2} + a_N s^{-N}}$$

$$\therefore v(s) = -\frac{1}{a_0} \sum_{k=1}^{\frac{N}{2}} a_{2k} s^{-2k} \cdot V(s) + \frac{1}{a_0} \sum_{k=1}^{\frac{N}{2}} b_{2k} s^{-(2k+1)} \cdot I(s) \quad (1)$$

(1)식을 선형차분방정식으로 표시하면 다음식이 얻어진다.

$$v(n) = -\frac{1}{a_0} \sum_{k=1}^{\frac{N}{2}} a_{2k} v(n-2k) + \frac{1}{a_0} \sum_{k=1}^{\frac{N}{2}} b_{2k} i[n-(2k+1)] \quad (2)$$

마찬가지로 하여 원점상에서 zero를 가지는 L-C admittance 함수 $Y_{L-C}(s)$ 를 차분방정식으로 고치면,

$$i(n) = -\frac{1}{b_0} \sum_{k=1}^{\frac{N}{2}} b_{2k} i(n-2k) + \frac{1}{b_0} \sum_{k=1}^{\frac{N}{2}} a_{2k} v[n-(2k-1)] + \frac{a_0}{b_0} v(n+1) \quad (3)$$

을 얻을 수 있다.

2. R-C Impedance, R-L admittance

R-C impedance와 R-L admittance함수는 負의 선축상에서 pole과 zero가 교호로 나타나며, 원점 또는 원점에 가까운 곳에서 pole을 가지게 되므로 R-C impedance $z_{R-C}(s)$ 는,

$$z_{R-C}(s) = \frac{V(s)}{I(s)} = \frac{b_0 s^N + b_1 s^{N-1} + \cdots + b_{N-1} s + b_N}{a_0 s^{N+1} + a_1 s^N + a_2 s^{N-1} + \cdots + a_N s + a_{N+1}} \quad (4)$$

단, $I(s)$ 는 single-real pole을 가진다

$$\text{그리고 } Y_{R-L}(s) = \frac{a_0 s^{N+1} + a_1 s^N + \cdots + a_N s + a_{N+1}}{b_0 s^N + b_1 s^{N-1} + \cdots + b_{N-1} s + b_N} \quad (5)$$

로 표시할 수 있으며 (4)와 (5)식은 각각 다음의 차분방정식으로 표시할 수 있다.

$$v(n) = -\frac{a_0}{a_1} v(n+1) - \frac{1}{a_1} \sum_{k=1}^N a_{k+1} v(n-k) + \frac{1}{a_1} \sum_{k=1}^N b_{k+1} i(n-k) \quad (6)$$

$$i(n) = -\frac{1}{b_0} \sum_{k=1}^N b_{k+1} i(n-k) + \frac{a_0}{b_0} v(n+1) + \frac{1}{b_0} \sum_{k=1}^{N+1} a_k v[n-(k-1)] \quad (7)$$

3. R-L Impedance, R-C admittance.

R-L impedance와 R-C admittance 함수는 負의 선축상에서 pole과 zero가 교호로 나타나며 원점 또는 원점가까운 곳에서 zero를 가진다.

그러므로 R-L impedance함수는,

$$z_{R-L}(s) = \frac{V(s)}{I(s)} = \frac{b_0 s^{N+1} + b_1 s^N + \cdots + b_N s + b_{N+1}}{a_0 s^N + a_1 s^{N-1} + \cdots + a_{N-1} s + a_N} \quad (8)$$

단, $I(s)$ 는 single-real pole을 가진다 그리고 R-C admittance함수 $Y_{R-C}(s)$ 는,

$$Y_{R-C}(s) = \frac{I(s)}{V(s)} = \frac{a_0 s^N + a_1 s^{N-1} + \cdots + a_{N-1} s + a_N}{b_0 s^{N+1} + b_1 s^N + \cdots + b_N s + b_{N+1}} \quad (9)$$

으로 표시할 수 있게 된다.

앞에서와 마찬가지로 방법의 해에서 (8), (9)식을 선형차분방정식으로 나타내면,

$$v(n) = -\frac{1}{a_0} \sum_{k=1}^N a_k v(n-k) + \frac{b_0}{a_0} i(n+1) + \frac{1}{a_0} \sum_{k=1}^{N+1} b_{k+1} i[n-(k-1)] \quad (10)$$

$$i(n) = -\frac{b_0}{b_1} i(n+1) - \frac{1}{b_1} \sum_{k=1}^N b_{k+1} i(n-k) + \frac{1}{b_1} \sum_{k=1}^N a_k v(n-k) \quad (11)$$

을 얻을 수 있게 된다.

이상에서 Impulse 응답시의 연속함수를 이산함수로 바꾸었다.

III. Weighted-Digraph의 구성

node k 에서의 node치를 w_k 로 두고, j -node와 k -node의 branch를 Branch(jk)로 표시하면, node j 에서 branch(jk)까지의 입력신호는 node치 w_j 이며, branch(jk)에서 node k 까지의 입력신호는 v_{jk} 로 표시할 수 있다. 여기서 $v_{jk}=f_{jk}[w_j]$ 이다. 그리고 $f_{jk}(\)$ 는 branch입력을 branch출력으로 나타내는 함수이다. 그러므로 어떤 source-node를 s_j 로 표시한다면,

$$w_k = \sum_{j=1}^N v_{jk} + \sum_{j=1}^N s_{jk}, \quad (k=1, 2, \dots, N)$$

로 쓸 수 있을 것이다.

L-C, R-L, R-C immittance함수의 차분방정식 형태를 이상과 같은 방식으로 각각 digraph를 만들면 다음과 같이 그릴 수 있다. L-C Impedance는,

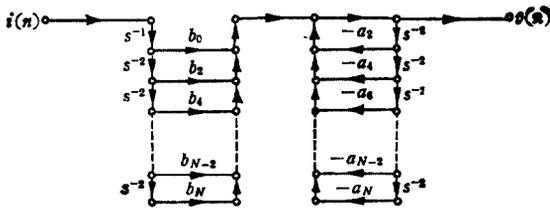


Fig. 1. ($a_0=1$)

여기서 이 digraph는 cascade접속으로 나타나므로 서로 순서를 바꾸어도 결과는 변화하지 않으므로 Fig. 2로 바꾸어 그릴 수 있다.

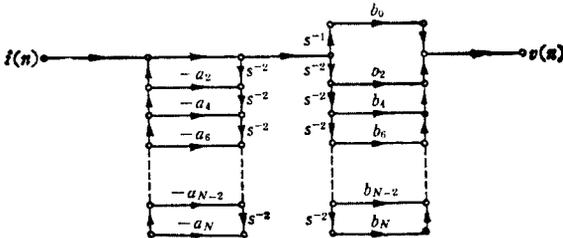


Fig. 2. ($a_0=1$)

Fig. 2에서 s^{-2} 에 대한 node들을 줄여서 한데 묶으면 Fig. 3과 같이 표시할 수 있으며 이 weighted-digraph는 node의 수를 최소화한 것이다.

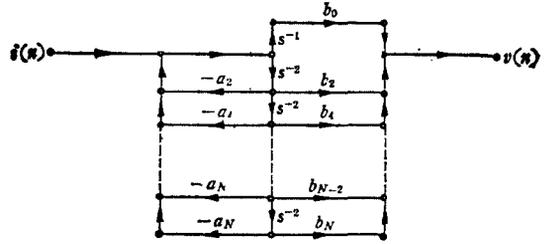


Fig. 3. ($a_0=1$)

같은 방법으로 Immittance 함수 각각에 대한 weighted-digraph의 모양은 Fig. 4~Fig. 8과 같다.

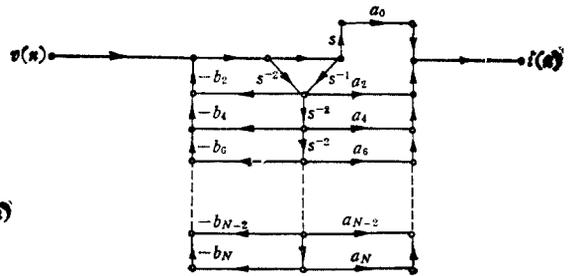


Fig. 4. L-C admittance ($b_0=1$)

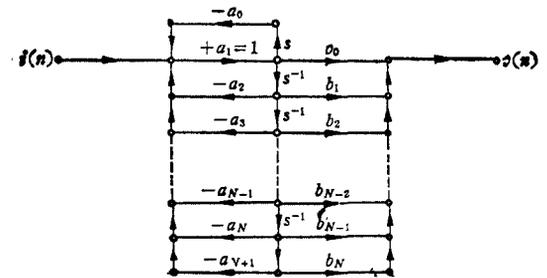


Fig. 5. R-C impedance ($a_1=1$)

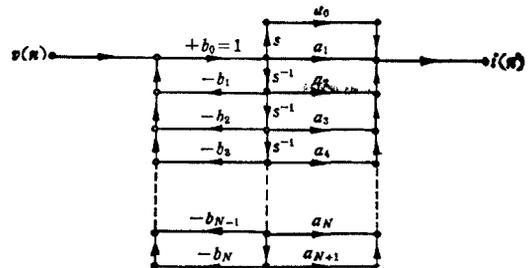


Fig. 6. R-L admittance

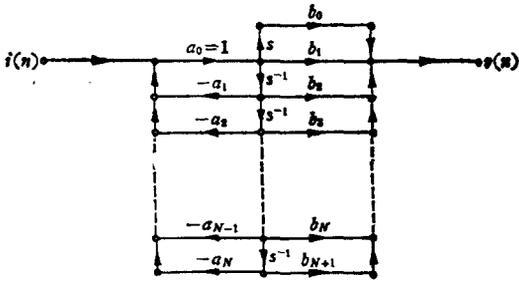


Fig. 7. R-L impedance

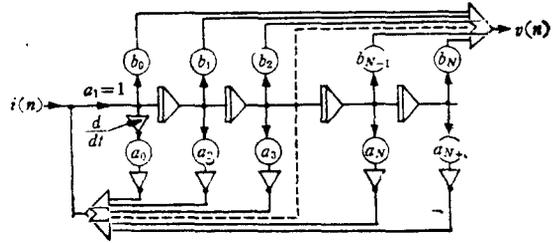


Fig. 9.

Ⅳ. 매트릭스 표시

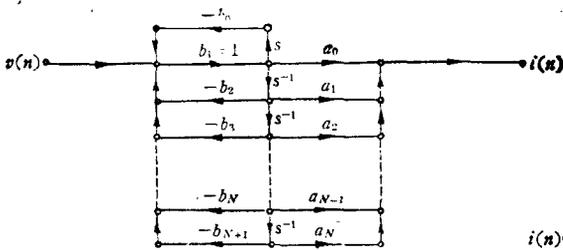


Fig. 8. R-C admittance

위의 weighted-digraph의 모양에서 볼수 있듯이 R-C impedance와 admittance는 상수 a 와 b 를 교환한 것이며 같은 조건이 R-L impedance와 admittance에도 성립한다.

R-C impedance와 R-L admittance의 digraph도 상수 a 와 b 의 부호를 바꾸었을 뿐 대칭형으로 그릴 수 있으며, 같은 방법을 R-L impedance와 R-C admittance 간에도 적용시킬 수 있다는 것을 알 수 있다.

파다시 회로망의 합성에 이 규칙을 적용시키면 R-C impedance와 R-L admittance함수는 4가지의 서로 다른 계수행렬로 중의 어느 한가지로 나타낼 수 있다는 것을 알 수 있다.

그리고 각각의 계수행렬로는 가산기, 적분기 및 inverter를 사용하여 연산회로도를 구성할 수 있다.

R-C impedance에 대하여 Fig. 5로부터 얻은 계수행렬연산회로 구성도는 Fig. 9와 같이 그릴 수 있게 된다.

Ⅲ에서의 weighted-digraph를 매트릭스로 표시하여 전산기치러로 출력을 계산할 수 있도록 하였다.

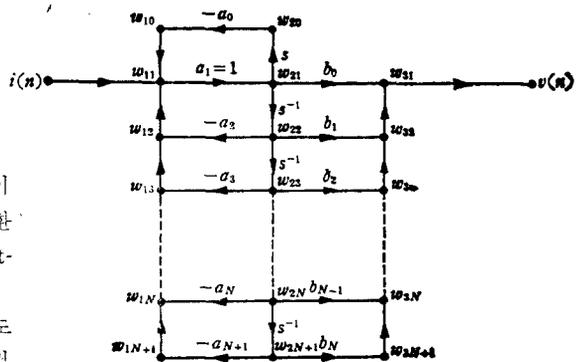


Fig. 10. R-C impedance의 node 표시도

Fig. 10과 같이 node들을 $w_{10}, w_{11}, \dots, w_{1N}, w_{1N+1}$ 등으로 표시하여 각 node점에서

$$w_k = \sum_{j=1}^N v_{jk} + \sum_{j=1}^N s_{jk}$$

의 식을 적용하면 다음과 같은 식을 얻는다.

$$\begin{aligned} w_{10} &= -a_0 w_{20} \\ w_{11} &= i(n) + i(n) + w_{10} + w_{12} \\ w_{12} &= w_{13} - a_2 w_{22} \\ w_{13} &= w_{14} - a_3 w_{23} \\ &\vdots \\ w_{1N} &= w_{N+1} - a_{N2} w_{2N} \\ w_{1N+1} &= a_{N+1} w_{2N+1} \\ w_{20} &= w_{21}(n+1) \end{aligned}$$

$$\begin{aligned}
 w_{11} &= a_1 w_{11} \\
 w_{22} &= w_{21}(n-1) \\
 w_{23} &= w_{22}(n-1) \\
 &\vdots \\
 w_{2N} &= w_{2N-1}(n-1) \\
 w_{2N+1} &= w_{2N}(n-1) \\
 w_{31} &= b_0 w_{21} + w_{32} \\
 w_{32} &= b_1 w_{22} + w_{33} \\
 w_{33} &= b_2 w_{23} + w_{34} \\
 &\vdots \\
 w_{3N} &= b_{N-1} w_{2N} + w_{3N+1} \\
 w_{3N+1} &= b_N w_{2N+1}
 \end{aligned}$$

위의 식의 매트릭스표시는 다음과 같다.

$$\begin{aligned}
 \begin{bmatrix} W_1(n) \\ W_2(n) \\ W_3(n) \end{bmatrix} &= \begin{bmatrix} A_{11} & A_{12} & A_{13} \\ A_{21} & A_{22} & A_{23} \\ A_{31} & A_{32} & A_{33} \end{bmatrix} \begin{bmatrix} W_1(n+1) \\ W_2(n+1) \\ W_3(n+1) \end{bmatrix} \\
 + \begin{bmatrix} B_{11} & B_{12} & B_{13} \\ B_{21} & B_{22} & B_{23} \\ B_{31} & B_{32} & B_{33} \end{bmatrix} \begin{bmatrix} W_1(n) \\ W_2(n) \\ W_3(n) \end{bmatrix} &+ \begin{bmatrix} C_{11} & C_{12} & C_{13} \\ C_{21} & C_{22} & C_{23} \\ C_{31} & C_{32} & C_{33} \end{bmatrix} \\
 \begin{bmatrix} W_1(n-1) \\ W_2(n-1) \\ W_3(n-1) \end{bmatrix} &+ \begin{bmatrix} D_1 \\ D_2 \\ D_3 \end{bmatrix} i(n) \quad (12)
 \end{aligned}$$

$A_{11}, A_{12}, A_{21}, A_{22}, B_{11}, B_{12}, B_{21}, B_{22}, C_{11},$
 $C_{12}, C_{21}, C_{22}: (N+2) \times (N+2)$ matrix
 $A_{13}, A_{23}, B_{31}, B_{32}, C_{31}, B_{32}, C_{31}, C_{32}: (N+1)$
 $\times (N+2)$ matrix
 $A_{31}, A_{32}, B_{31}, B_{32}, C_{31}, C_{32}: S(N+1) \times (N$
 $+2)$ matrix
 $A_{23}, B_{33}, C_{33}: (N+1) \times (N+1)$ matrix
 $A_{11} = A_{12} = A_{13} = A_{21} = A_{23} = A_{31} = A_{32} = A_{33} = 0$

$$A_{22} = \begin{bmatrix} 0 & 1 & 0 & \dots & 0 \\ 0 & 0 & 0 & \dots & 0 \\ \vdots & \vdots & \vdots & \ddots & \vdots \\ 0 & \dots & \dots & \dots & 0 \end{bmatrix}$$

$$B_{11} = \begin{bmatrix} 0 & 0 & 0 & \dots & 0 \\ 1 & 0 & 1 & 0 & \dots & 0 \\ 0 & 0 & 0 & 1 & \dots & 0 \\ \vdots & \vdots & \vdots & \vdots & \ddots & \vdots \\ 0 & \dots & \dots & \dots & \dots & 1 \\ \vdots & \vdots & \vdots & \vdots & \vdots & \vdots \\ 0 & \dots & \dots & \dots & \dots & 0 \end{bmatrix}$$

$$B_{12} = \begin{bmatrix} -a_0 & 0 & 0 & \dots & 0 \\ 0 & 0 & 0 & \dots & 0 \\ 0 & 0 & -a_2 & \dots & 0 \\ \vdots & \vdots & \vdots & \ddots & \vdots \\ 0 & \dots & \dots & \dots & -a_N \\ 0 & \dots & \dots & \dots & 0 - a_{N+1} \end{bmatrix}$$

$$B_{31} = \begin{bmatrix} 0 & 0 & 0 & \dots & 0 \\ 0 & 1 & 0 & \dots & 0 \\ \vdots & \vdots & \vdots & \ddots & \vdots \\ 0 & 0 & \dots & \dots & 0 \end{bmatrix}$$

$$B_{32} = \begin{bmatrix} 0 & b_0 & 0 & \dots & 0 \\ 0 & 0 & b_1 & \dots & 0 \\ \vdots & \vdots & \vdots & \ddots & \vdots \\ 0 & \dots & \dots & \dots & b_{N-1} \\ 0 & \dots & \dots & \dots & 0, b_N \end{bmatrix} \quad B_{33} = \begin{bmatrix} 0 & 1 & \dots & 0 \\ 0 & 0 & 1 & \dots & 0 \\ \vdots & \vdots & \vdots & \ddots & \vdots \\ 0 & 0 & \dots & 1 & \dots & 0 \\ \vdots & \vdots & \vdots & \vdots & \vdots & \vdots \\ 0 & \dots & \dots & \dots & \dots & 1 \\ \vdots & \vdots & \vdots & \vdots & \vdots & \vdots \\ 0 & \dots & \dots & \dots & \dots & 0 \end{bmatrix}$$

$$B_{13} = B_{22} = B_{23} = B_{31} = 0$$

$$C_{22} = \begin{bmatrix} 0 & \dots & \dots & \dots & 0 \\ 0 & 1 & 0 & \dots & 0 \\ \vdots & \vdots & \vdots & \ddots & \vdots \\ 0 & \dots & \dots & \dots & 1 \\ 0 & \dots & \dots & \dots & 0 \end{bmatrix}$$

$$C_{11} = C_{12} = C_{13} = C_{21} = C_{23} = C_{31} = C_{32} = C_{33} = 0$$

$$W_1 = \begin{bmatrix} w_{10} \\ w_{11} \\ w_{12} \\ \vdots \\ w_{1N} \\ w_{1N+1} \end{bmatrix} \quad W_2 = \begin{bmatrix} w_{20} \\ w_{21} \\ w_{22} \\ \vdots \\ w_{2N} \\ w_{2N+1} \end{bmatrix} \quad w_3 = \begin{bmatrix} w_{31} \\ w_{32} \\ \vdots \\ w_{3N} \\ w_{3N+1} \end{bmatrix}$$

$D_1, D_2: (N+2)$ 열매트릭스

$D_3: (N+1)$ 열매트릭스

$$D_1 = \begin{bmatrix} 0 \\ 1 \\ 0 \\ \vdots \\ 0 \end{bmatrix} \quad D_2 = D_3 = 0$$

이상에서 선형차분방정식으로부터 얻은 weighted-digraph를 가지고 (12)식의 매트릭스를 구할 수 있으며, 이 매트릭스의 w_{31} 의 값을 전산기로 계산하면 출력 $v(n)$ 은 바로 이 w_{31} 이 된다.

V. 결론 및 검토

Immittance 함수들을 선형차분방정식화하여 weighted-digraph의 구성, 그리고 이들로부터 얻은 매트릭스의 처리에 의하여 연속함수를 이산값으로 바꾸어 계산기로 처리가 가능해 졌다. 그리고 이때의 node수는 최소화가 이루어 졌고, weighted-digraph들 상호간의 관계도 명백히 표시되며 digraph에 의한 연산도 가능하리라 여겨진다.

여기에 K-Formula⁽⁵⁾표식을 응용하면 더욱 일관성 있는 수식도 도출가능할 것이며, Filter의 simulation에의 응용도 가능하리라 생각된다.

참 고 문 헌

1. Cadzow, Nartens, 'Discrete Time and Computer Control System' Prentice-Hall, (1970)
2. 高井宏幸, 'プロツ線圖の 描きとその アナログシミュレーションに對する應用' 日本電氣學會雜誌 第87卷 第942號, (1967)
3. Oppenheim, Schafer, 'Digital Sigital Processing' Prentice-Hall, (1975)
4. Gold, Radar, 'Digital processing of signals' McGraw-Hill, (1969)
5. Berztiss, 'Data structures' Aca demy press New York and London, (1971)