

## RF Magnetron Sputtering법에 의해 저온 증착한 (Ba,Sr)TiO<sub>3</sub> 박막의 전기적 특성

고정덕 · 이재신  
재료공학과

### <요 약>

세라믹 (Ba<sub>0.5</sub>Sr<sub>0.5</sub>)TiO<sub>3</sub> 타겟을 이용하여 RF magnetron sputtering법으로 Pt/Ti/SiO<sub>2</sub>/Si 기판 위에 300 °C 이하의 저온에서 BST 박막을 증착하였다. 본 연구에서는 증착변수인 기판온도와 양의 기판 DC bias가 박막의 물성 및 전기적 특성에 미치는 영향을 주로 살펴 보았다. 기판의 온도와 인가된 양의 기판 DC bias가 증가할수록 증착된 BST 박막의 결정성이 증가하였다. 증착된 박막은 타겟 조성보다 Ba와 Sr의 양이 결핍되었지만 다결정상의 BST가 형성되었으며 증착 중에 양의 기판 DC bias를 인가하면 박막의 방향성 성장을 촉진시켜 박막의 성장속도와 결정성이 향상되었다. 100kHz에서의 유전율 및 유전손실은 기판온도가 증가함에 따라 20~82와 2.6~6.5%로 증가하였고, 양의 기판 DC bias를 인가하면 유전율과 유전손실이 약간 감소하였다. 그러나 기판온도와 양의 기판 DC bias가 증가할수록 박막의 누설전류는 감소하였다.

---

## Electrical Properties of (Ba,Sr)TiO<sub>3</sub> Thin Films Deposited at Low Temperatures by Reactive RF Magnetron Sputtering

Jeong Deog Koh · Jae Shin Lee  
Department of Materials Science and Engineering

### <Abstract>

(Ba,Sr)TiO<sub>3</sub>(BST) thin films were deposited on Pt/Ti/SiO<sub>2</sub>/Si substrates at low

temperatures below 300°C by reactive RF magnetron sputtering methods. The electrical properties of the deposited films were investigated by controlling deposition parameters such as substrate temperature and positive substrate DC bias. The crystallinity of the BST film increased with increasing substrate temperature and positive substrate DC bias. The amounts of Ba and Sr in the film, however, were less than those of a target. With increasing substrate temperature and positive substrate DC bias, the deficiency of Ba and Sr in the film was decreased. Dielectric constant and dielectric loss measured at 100kHz were increased from 20 to 82 and from 2.6 to 6.5%, respectively, with increasing substrate temperature in the range of 80~300°C, but were decreased a little with the positive substrate DC bias. The leakage current density of BST thin film capacitors was reduced with increasing substrate temperature and positive substrate DC bias.

## 1. 서 론

최근에  $Ta_2O_5$ ,<sup>1)</sup>  $SrTiO_3$ ,<sup>2-3)</sup>  $(Ba,Sr)TiO_3$ (BST),<sup>4-7)</sup>  $Pb(Zr,Ti)O_3$ (PZT)<sup>8)</sup>와 같은 고유전율 재료를 초고집적 실리콘 dynamic random access memory(DRAM) 소자에 응용하기 위한 연구가 활발히 진행되고 있다. 이들 중에서 BST 박막은 종래에 집적소자용 유전체재료로 이용되어 왔던  $SiO_2$ 나  $SiN_x$  박막에 비하여 100배 이상의 유전율을 나타내고, PZT 박막에 비하여 더 높은 주파수까지 고유전율을 유지할 수 있는 특징이 있다. 또한 Ba/Sr의 조성비를 조절하여 상온부근에서 BST를 상유전체로 전환시킬 수 있기 때문에 내피로 및 노화 특성이 우수하여 집적소자용 커패시터 재료로 유망하다.<sup>9)</sup> 이와 같은 특징을 갖는 BST 박막을 GaAs microwave monolithic integrated circuits(MMICs)에 적용하면 소자의 소형화와 고신뢰화를 이룰 수 있다.<sup>10)</sup> 현재 GaAs MMIC는 통신분야의 요구에 따라 대용량의 커패시터가 필요하나, 현재 GaAs 집적소자용 박막 커패시터 재료로 이용되는  $SiN_x$ 는 유전율이 7정도로 낮아 면적의 증가 문제 뿐만 아니라 대면적화에 따른 결함발생확율이 높아지는 문제가 있어서 대용량 커패시터 제조가 곤란하다. 한편 결정성이 우수하고 높은 유전율을 갖는 BST 박막을 얻기 위해서는 500°C 이상의 높은 기판온도가 요구되는 것으로 보고되고 있다.<sup>4-7,11)</sup> 그러나 GaAs 집적소자용 유전체 박막재료 형성에는 낮은 공정온도가 요구된다. 그 이유는 현재 널리 이용되는 AuGe/Ni 합금계의 Ohmic contact 배선공정이 커패시터 형성공정 이전에 수행되며, 이 합금재료는 400 °C정도에서 열화현상을 나타내기 때문이다.

본 연구에서는 이상과 같은 배경에서 BST박막을 GaAs MMIC 공정에 응용하기 위한 목적을 가지고 유전특성이 양호한 BST 박막을 저온에서 형성하고자 하였다. 세라믹  $(Ba_{0.5}Sr_{0.5})TiO_3$  타겟과  $(Ar+O_2)$  플라즈마를 이용하여 rf magnetron sputtering 방법으로 BST 박막을 증착하는 동안 기판에 양의 기판 DC bias를 인가함으로써 기판 전위를 제어하여 BST 박막의 특성을 향상시키려 하였다. 본 연구에서는 증착온도와 DC bias 인가여부에 따른 BST 박막의 결정구조 및 미세구조, 화학적 조성을 분석하였고, MIM(metal-insulator-metal) 커패시터를 Al/BST/Pt/Ti 구조로 제작하여 BST 박막의 유

전특성과 전류-전압 특성을 측정하였다. 본 논문에서는 BST의 전기적 특성을 BST박막의 미세구조와 화학적 조성 등 재료적 성질과 연관시켜 고찰하였다.

## 2. 실험방법

(주)고진공에서 주문제작한 rf magnetron sputter 장치를 BST 박막의 증착에 이용하였다. 화학적 조성이 (Ba<sub>0.5</sub>Sr<sub>0.5</sub>)TiO<sub>3</sub>인 직경 3 inch의 타겟을 Cerac사에서 주문제작하여 이용하였으며, 타겟재료의 순도는 99.9% 이상이었다. 증착시 기판과 전극간 거리는 5cm로 하였으며 타겟의 뒤에는 과열을 방지하기 위해서 냉각수를 흘렸다. 기판은 1 $\mu$ m의 열산화막과 Pt/Ti(200nm/40nm) 하부전극막을 차례로 형성시킨 p-Si(100) 웨이퍼를 사용하였다. GaAs MMIC에 적용되는 커패시터는 MIM 구조로 절연막 위에 형성되므로 반도체 기판 재질 자체는 문제가 되지 않아서 본 실험에서는 저렴하고 취급이 용이한 Si 기판을 이용하였다. 증착전에 기판을 아세톤, 알코올, 탈이온수로 초음파 세척하고 고순도 질소로 시편을 건조하였다. 표 1에 BST 박막의 증착조건을 나타내었다. 증착중에 Ar과 O<sub>2</sub>를 9:1의 유속비로 유지시키고, RF 전력은 100W로 고정하였으며, 실험변수로 기판온도를 80 $^{\circ}$ C에서 300 $^{\circ}$ C, 양의 기판 DC bias를 0에서 30V로 변화시키면서 실험을 수행하였다. 증착된 BST 박막의 두께를  $\alpha$ -step으로 박막의 단차부근에서 측정하였으며, 박막의 두께는 증착조건에 따라 2500-4000 $\text{\AA}$ 의 범위를 나타내었다. 박막의 미세구조 및 조성분석을 위해서 x-ray diffractometer(XRD), transmission electron microscopy(TEM), electron probe micro analyser(EPMA) 그리고 Rutherford backscattering spectrometry(RBS) 등을 이용하였다. BST 박막의 전기적 특성을 측정하기 위해 금속 shadow mask를 이용해 0.6mm 직경의 Al 상부전극을 진공증착법으로 증착하여 그림1과 같은 구조의 MIM 커패시터를 만들었다. 유전특성 평가를 위해 impedance analyser(HP 4194A)를 이용하여 100 KHz에서 MIM 커패시터의 정전용량과 유전손실을 측정하였고, DC power supply와 digital multimeter를 이용하여 유전체의 전류-전압 특성을 측정하였다.

Table 1. Sputter-deposition condition for BST films.

Target	(Ba <sub>0.5</sub> Sr <sub>0.5</sub> )TiO <sub>3</sub>
Substrate	Pt/Ti/Si
Base pressure	< 5 $\times$ 10 <sup>-6</sup> torr
Working pressure	8mtorr
RF power	100W
Substrate temperature	80~ 300 $^{\circ}$ C
Substrate DC bias	0~ +30V
Ar : O <sub>2</sub>	9 : 1
Deposition rate	30~40( $\text{\AA}$ /min)

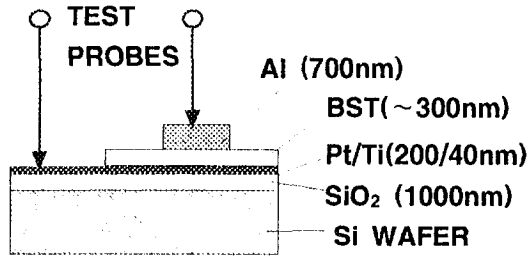


Fig 1. Sample configuration for electrical measurement.

### 3. 결과 및 고찰

그림 2는 30V의 기판 DC bias에서 기판온도의 변화에 따라 증착한 BST 박막의 XRD 회절 pattern을 나타내고 있다. 기판온도가 증가함에 따라 (110) 피크는 감소하는 경향을 보이지만, 상대적으로 (111), (200) 그리고 (211) 등의 입방정의 perovskite 구조에 해당하는 피크가 나타난다. 그러나 전반적으로 피크의 강도가 낮으며, 온도의 변화에 따라 피크 위치의 편이를 보이고 있다. 이는 박막이 얇은 이유도 있겠지만 전체적으로 증착온도가 300°C 이하로 낮아 박막의 결정성이 우수하지 않음을 의미한다. 이전의 연구결과들에 의하면 300°C 이하의 저온에서 BST박막을 증착한 결과는 아직 보고 된 바 없지만, 다른 연구들에 의하면<sup>6,7,11)</sup> 400~700°C의 범위에서 기판온도가 증가할수록 BST의 결정성이 향상되는 결과를 나타내고 있다.

그림 3은 기판온도 300°C에서 기판 DC bias를 인가하지 않은 경우와 30V의 기판 DC bias를 인가하여 증착한 BST 박막의 XRD 회절 pattern을 보여주고 있다. 그림에서 보듯이 두 조건의 피크를 비교하면 30V의 기판 DC bias를 인가할 경우 기판 DC bias를 인가하지 않을 경우보다 (110) 피크의 강도는 상대적으로 감소하였지만, 기판 DC bias를 인가하지 않았을 때 나타나지 않았던 (211) 피크가 나타났다. 그리고 full width half maximum(FWHM)을 비교하면 기판 DC bias를 인가하지 않은 경우보다 기판 DC bias를 인가한 경우가 FWHM은 더 작은 값을 나타내었다. 이 결과는 기판 DC bias를 인가하여 증착하였을 때 BST 박막의 결정성이 향상되었음을 의미한다.

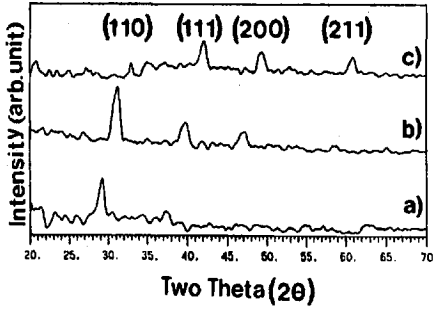


Fig 2. XRD patterns of BST films deposited at substrate temperatures of (a) 80, (b) 200, and (c) 300 °C. Other deposition parameters were kept constant.

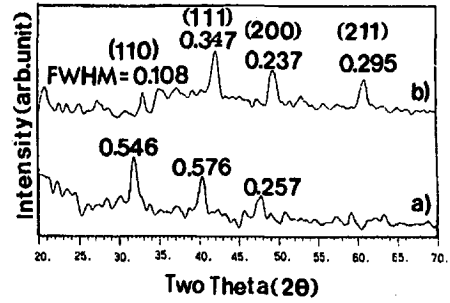
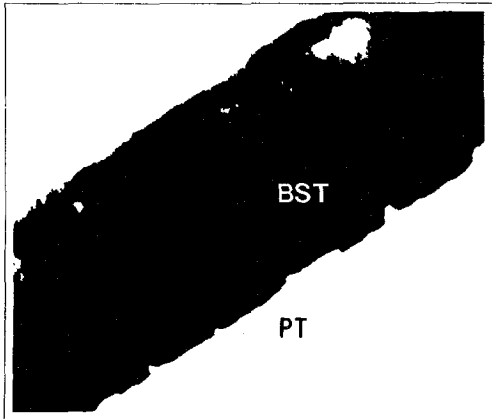
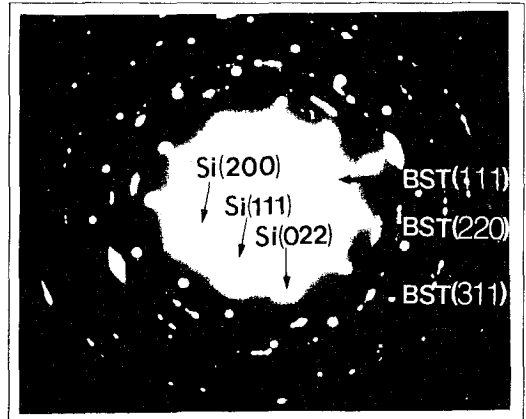


Fig 3. XRD patterns of BST films deposited (a) without and (b) with a positive substrate DC bias of 30 V.

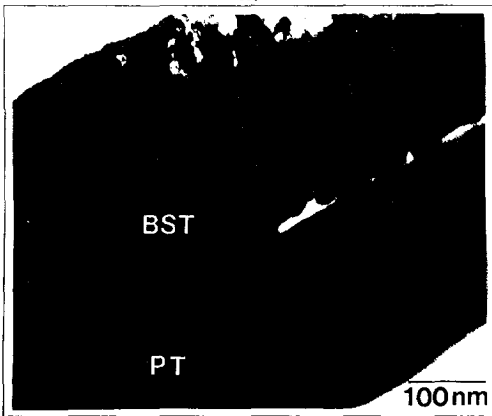
박막의 미세구조를 관찰하고자 주사전자현미경으로 BST 박막의 표면 및 단면을 관찰하였으나, 입계를 관찰할 수 없었다. 그래서 본 연구에서 얻은 대표적인 두 경우에 대하여 시편의 단면을 TEM으로 관찰하였다. 그림 4는 기판온도 300°C에서 기판 DC bias를 인가하지 않은 경우와 30V의 기판 DC bias를 인가하여 90분간 증착한 BST 박막의 TEM 사진을 나타낸다. 기판 DC bias를 인가하지 않고 증착한 박막은 대부분의 비정질 상과 약간의 결정상으로 이루어진 혼합상 조직을 나타내고 있고, 박막의 두께는 280nm 정도였다. 그리고 30V의 기판 DC bias를 인가하여 증착한 BST 박막도 역시 비정질 상과 결정상으로 이루어진 혼합상 조직을 나타내고 있지만, 박막의 두께는 약 330nm 정도로 DC bias를 인가하지 않은 경우보다 더 두꺼움을 알 수 있다. 즉 BST 증착 중에 기판에 양의 DC bias를 인가하면 박막의 성장속도가 증가함을 의미한다. 또한 이 시편의 결정상은 columnar 조직을 나타내며, 조직의 수평과 수직길이의 비는 약 4배 정도였으며 조직의 크기는 약 30~100nm였다. 이렇게 두 조건에서 증착한 박막의 두께와 결정상의 모양에 있어서 차이를 보이는 이유는 증착시 기판에 양의 기판 DC bias를 인가할 경우 증착되는 음전하를 띤 산소이온의 가속으로 박막의 방향성 성장을 촉진시키고, 결과적으로 증착속도가 증가하는 것으로 판단된다. 그림 5는 기판온도 300°C에서 기판 DC bias를 인가하지 않은 경우와 30V의 기판 DC bias를 인가하여 증착한 BST 박막의 전자빔 회절 pattern을 보이고 있다. 기판 DC bias를 인가하지 않고 증착한 BST 박막은 (111), (220) 그리고 (311) 피크가 나타났고, 30V의 기판 DC bias를 인가하여 증착한 BST 박막은 (211), (220) 그리고 (311) 피크가 나타나고 있다. 30V의 기판 DC bias를 인가할 경우 (111) 피크는 사라지고, XRD 결과와 같이 (211) 피크가 나타나고 있다.



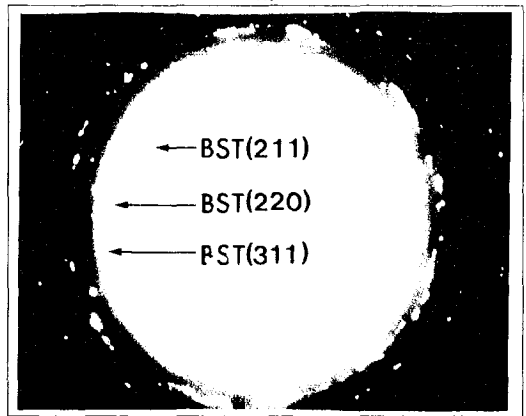
a)



a)



b)



b)

Fig 4. Cross-sectional TEM micrographs showing BST/Pt/Ti/Si interfaces. BST films were grown (a) without and (b) with a substrate DC bias of 30 V.

Fig 5. Electron diffraction patterns for samples shown in Fig. 4. BST films were grown (a) without and (b) with a substrate DC bias of 30 V.

박막의 화학적 조성을 분석하기 위해 본 연구에서는 EPMA와 RBS 분석을 시도하였다. EPMA 분석의 경우 시편의 정량분석을 위해서는 표준시편이 있어야 하나, 본 연구에서는 정량분석이 곤란하여 타겟과 동일한 조성의 세라믹 시편을 제작하여 박막에 존재하는 Ba, Sr, Ti의 상대적인 양을 비교하였다. 표2에 EPMA와 RBS로 분석한 BST 박막의 조성을 나타내었다. EPMA 분석결과 Ti 피크에 대한 Ba, Sr 원소에 해당하는 피크의 상대치를 나타내었다. 표에서 보듯이 EPMA와 RBS 분석결과 전체적으로 타겟의 조성보다 Ba, Sr 그리고 O의 양은 결핍되었으며, 기판온도가 낮을수록 결핍량은 증가하였다. 그러나 300°C에서 증착한 시편들의 경우 기판 DC bias를 증가하여 증착한 시편은 증가하지 않은 경우보다 Ba, Sr의 양은 적은 반면에 O의 함량은 높은 값을 나타내었다. 이 결과는 증착 중에

타겟으로부터 튀어 나온 원소들 중에 양이온 화가 될 가능성이 높은 Ba, Sr은 기판으로부터 정전기적인 척력을 받아 박막으로의 흡착이 방해 받았고, 반면에 음이온으로 존재할 수 있는 산소는 기판과 정전기적 인력이 작용하여 기판으로의 흡착이 보다 용이했음을 의미하는 것이다.

Table 2. Results of chemical composition analyses for BST films.

분류 증착 조건	EPMA (피크 상대치)		RBS			
	Ba/Ti	Sr/Ti	Ba/Ti	Sr/Ti	O/Ti	화학조성
target	0.44	0.094	0.5	0.5	3	(Ba <sub>0.5</sub> Sr <sub>0.5</sub> )TiO <sub>3</sub>
80°C, 0V	0.30	0.071	0.288	0.36	2.352	(Ba <sub>0.288</sub> Sr <sub>0.36</sub> )TiO <sub>2.352</sub>
300°C, 0V	0.41	0.074	0.327	0.409	2.81	(Ba <sub>0.327</sub> Sr <sub>0.409</sub> )TiO <sub>2.81</sub>
300°C, 30V	0.40	0.073	0.318	0.227	3.3	(Ba <sub>0.318</sub> Sr <sub>0.227</sub> )TiO <sub>3.3</sub>

그림 6은 기판온도와 기판 DC bias 인가에 따른 BST 박막의 유전율과 유전손실을 보여주고 있다. 기판온도가 증가할수록 유전율과 유전손실은 증가하였으며, 이 결과는 350°C이상의 고온에서 얻은 다른 연구결과들<sup>7,11)</sup>과도 일치하며, 기판온도가 증가할수록 BST 박막의 결정성이 향상되기 때문으로 설명될 수 있다. 역시 본 연구에서도 XRD 분석에 의하면 기판온도가 증가할수록 박막의 결정성이 향상되었음을 앞에서 살펴 본 바 있다. 그러나 BST 증착 중에 기판에 30V의 기판 DC bias를 인가하였을 때 유전율과 유전손실은 기판 DC bias를 인가하지 않은 경우보다 약간 감소하는 경향을 나타내었다. 본 연구에서 얻은 최대 유전율은 82로 나타났으며, 이 결과는 고온에서 증착된 다른 연구들에서 얻어진 값인 100~700에 비교하면 낮은 편이다. 이와 같은 이유는 근본적으로 300°C 정도의 저온에서는 화학량론적인 조성의 BST 박막을 얻기 어려우며, TEM사진에서 볼 수 있었던 듯이 완전한 결정상을 얻을 수 없었기 때문으로 생각한다. 그러나 80이상의 유전율은 상 유전체로서는 얻기 어려운 값이므로, 완전하지는 않으나 강유전성의 BST가 형성되었다는 증거로 생각된다. 또한 현재 GaAs MMIC에 이용되는 SiN<sub>x</sub> 박막의 유전율이 7~8인점을 고려하면 현재보다 유전특성 면에서 10배 정도의 향상을 가져온 것이다.

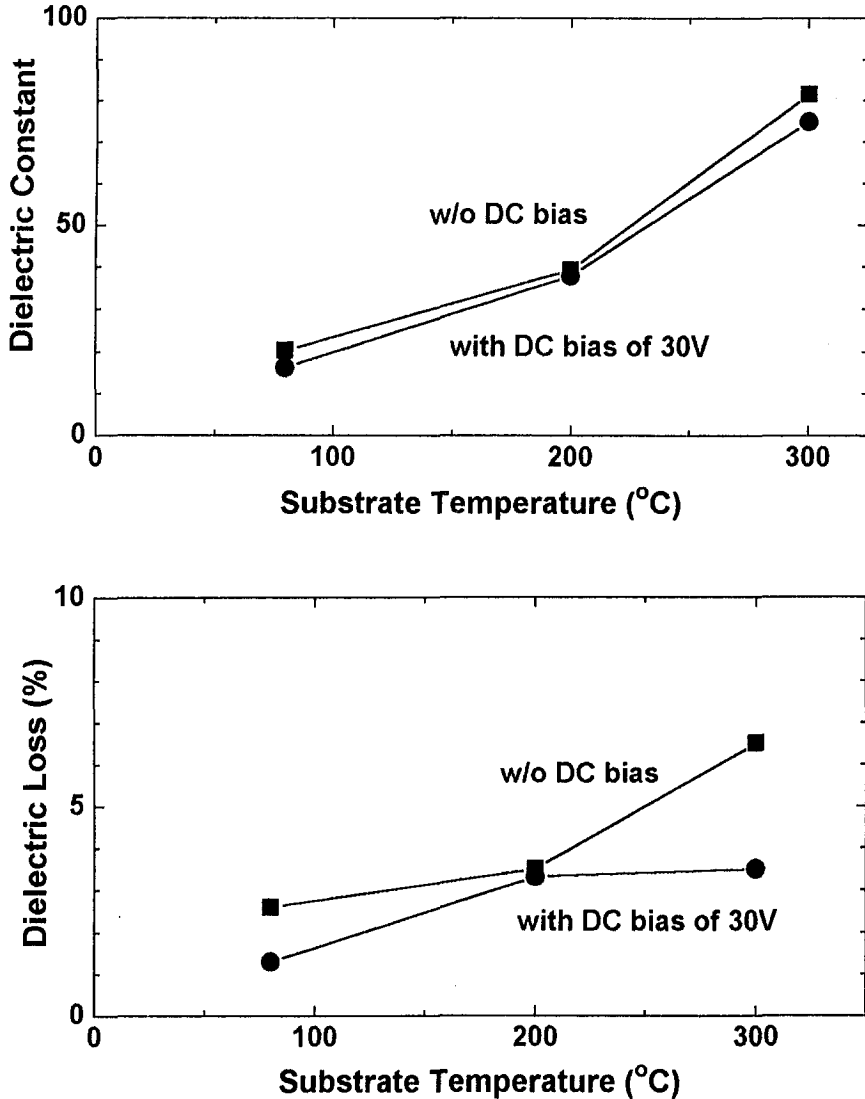


Fig 6. Dielectric constant and dielectric loss of BST MIM capacitors as a function of substrate temperature.

그림 7은 기판온도의 변화에 따른 BST 박막의 전류-전압 특성을 나타내고 있다. 기판온도가 증가함에 따라 BST 박막의 누설전류가 감소하고 절연파괴전압이 증가함을 알 수 있다. 그러나 기판온도가 300°C이고 기판에 30V의 양의 전압을 인가하여 증착한 SrTiO<sub>3</sub>는 누설전류가 10<sup>-8</sup>A/cm<sup>2</sup>이하로 낮고 내전압특성도 매우 우수함을 보이고 있다. 이 시편의 경우 20V정도까지 절연파괴가 일어나지 않았다. 기판온도가 증가함에 따라 전기적 특성이 향상되는 이유는 크게 두가지로 생각된다. 첫째는 기판온도가 증가함에 따라 박막의



결정성이 향상된 점이고, 둘째는 기판온도가 증가할수록 Ba과 Sr같은 양이온의 결핍이 감소한다는 점이다. 박막 증착중에 기판에 양의 DC bias를 인가하면 누설전류가 현저히 감소하고 절연내압이 크게 향상된 이유는 확실치는 않지만 TEM 사진에서 보았듯이 박막의 결정성이 크게 향상되었기 때문으로 생각된다. 이 결과는 sputtering 방법으로 SrTiO<sub>3</sub> 박막을 형성할 때 기판 DC bias 를 인가하면 유전체 박막의 누설전류를 줄일 수 있다는 이전의 보고<sup>12)</sup>와도 일치한다.

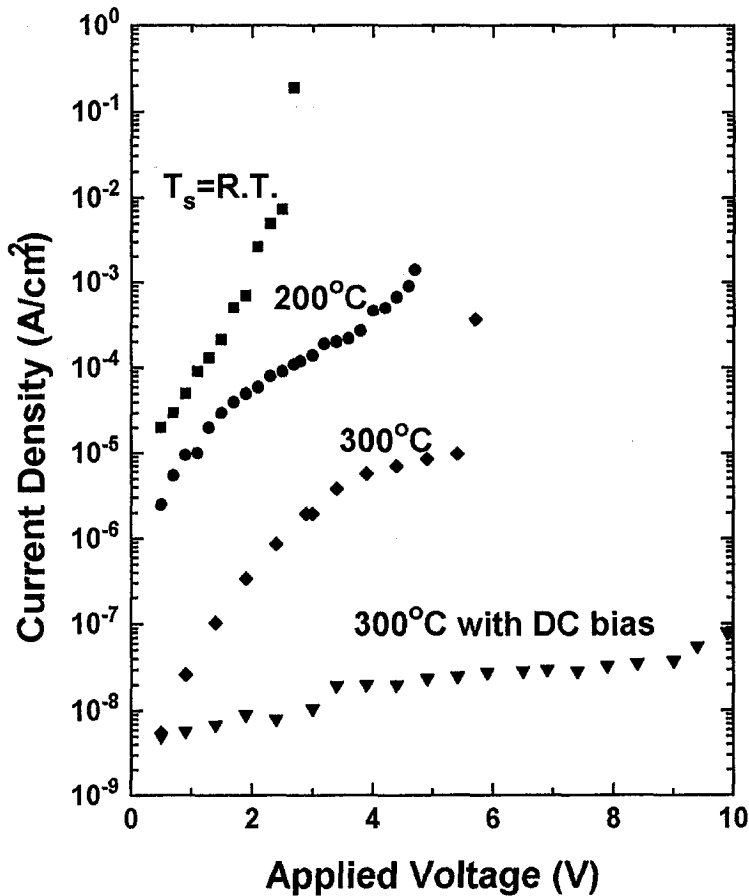


Fig 7. Current-voltage characteristics of BST MIM capacitors grown at different substrate temperatures. One of the capacitors were grown with substrate DC bias of 30 V.

이상의 유전특성과 전류-전압 특성의 결과를 종합적으로 검토해 보면 BST 박막의 전기적 특성은 BST 박막의 미세구조, 결정성 그리고 화학조성 등에 강하게 영향을 받는 것으로 보인다. 즉 결정성이 우수하고, 화학양론비에 가까울수록 전기적 특성이 양호해진다 고 볼 수 있다. 참고로 전류-전압 특성에서 지적하고 싶은 점은 3V의 인가전압에서  $10^{-8} \text{A/cm}^2$ 의 누설전류 값을 나타낸 사실이다. GaAs MMIC에서는 커패시터의 누설전류가 Si DRAM 소자보다 훨씬 높은 3V의 동작전압에서  $1 \text{mA/cm}^2$  이하를 요구한다. 따라서 기본적인 전기적 특성 면에서 본 연구에서 저온 증착한 BST 박막은 고용량 커패시터가 요구되는 GaAs MMIC에 적합한 것으로 판단한다. 그러나 신뢰성 입증 및 전체 집적소자 공정에의 적합성 판단 여부 등은 앞으로 연구되어야 할 숙제로 남아 있다.

#### 4. 결 론

본 연구에서는 반응성 RF-magnetron 스퍼터링 방법으로 300nm 정도의 두께의 (Ba,Sr)TiO<sub>3</sub> 박막을 제조하였다. 증착된 BST 박막의 물성과 유전특성을 분석한 결과 BST 박막의 전기적 특성은 BST 박막의 결정성, 화학양론에 깊은 관계가 있음을 알았다. 즉 유전율이 높고 누설전류가 작은 BST 박막을 얻기 위해서는 BST 박막의 결정성이 우수하고, 화학양론에 가까운 조성을 얻어야 한다. 본 연구에서 300°C 이하의 저온에서 얻은 BST 박막의 최대 유전율은 82로 종래의 GaAs MMIC에 이용되는 SiN<sub>x</sub>보다 10배 정도의 유전을 향상을 이루었다. 또한 누설전류도 GaAs MMIC의 동작전압인 3V에서  $10^{-8} \text{A/cm}^2$ 를 나타내었다. 저온에서 양질의 BST 박막을 얻기 위해서는 스퍼터링 중에 기판에 양의 DC bias를 가하는 것이 효과적이었다. 양의 DC bias는 박막의 결정성을 향상시키고, 유전체 박막의 절연특성을 크게 개선시키는 효과를 나타내었다.

#### 참 고 문 헌

1. 김영욱, 권기원, 하정민, 강창석, 선용빈, 김영남, 한국재료학회지, 제1권, 제4호, 229 (1991).
2. K. Abe and S. Komatsu, Jpn. J. Appl. Phys. **31**(9B), 2985 (1992).
3. S. H. Nam and H. G. Kim, Ferroelectrics **152**, 79 (1994).
4. E. Fujii, Y. Uemoto, S. Hayashi, T. Nasu, Y. Shimada, A. Matsuda, M. Kiba, M. Azuma, T. Otsuki, G. Kano, M. Scott, L. D. McMillan, and C. A. Paz de Araujo, IEEE IEDM Tech. Dig., 267 (1992).
5. T. Eimori, Y. Ohno, H. Kimura, J. Matsufusa, S. Kishimura, and H. Sumitani, IEEE IEDM Tech. Dig., 631 (1993).
6. W. J. Lee and H. G. Kim, Integrated Ferroelectrics **5**, 207(1995).
7. W. J. Lee, I. K. Park, G. E. Jang, and H. G. Kim, Jpn. J. Appl. Phys. **34**(1), 196 (1995).
8. J. Lee, C. Sudhama, and R. Khamankar, Extended Abstracts of Int. Conf. on Solid

- State Devices and Materials, 850(1993).
9. N. Ichinose and T. Ogiwara, Jpn. J. Appl. Phys. **32**(9B), 4115(1993).
  10. S. Nagata, T. Ueda, A. Noma, H. Koizumi, K. Kanazawa, H. Ishida, T. Ueda, T. Tanaka, D. Ueda, M. Kazumura, G. Kano, and C. P. Araujo, IEEE Int. Solid-State Circuits Conf., 172 (1992).
  11. N. Ichinose and T. Ogiwara, Jpn. J. Appl. Phys., **32**(9B), 4115(1993).
  12. M. Shibuya, M. Nishitsuji, M. Kitagawa, T. Kamada, S. Hayashi, A. Tamura, and T. Hirao, Jpn. J. Appl. Phys., **32**(12B), L1830(1993).